

# 大型高能物理实验中高速 双向光纤收发器的研究

华中师范大学 郭迪  
2026年7月2号  
2026超级陶粲装置STCF研讨会 西安

2026年  
超级陶粲装置  
研讨会

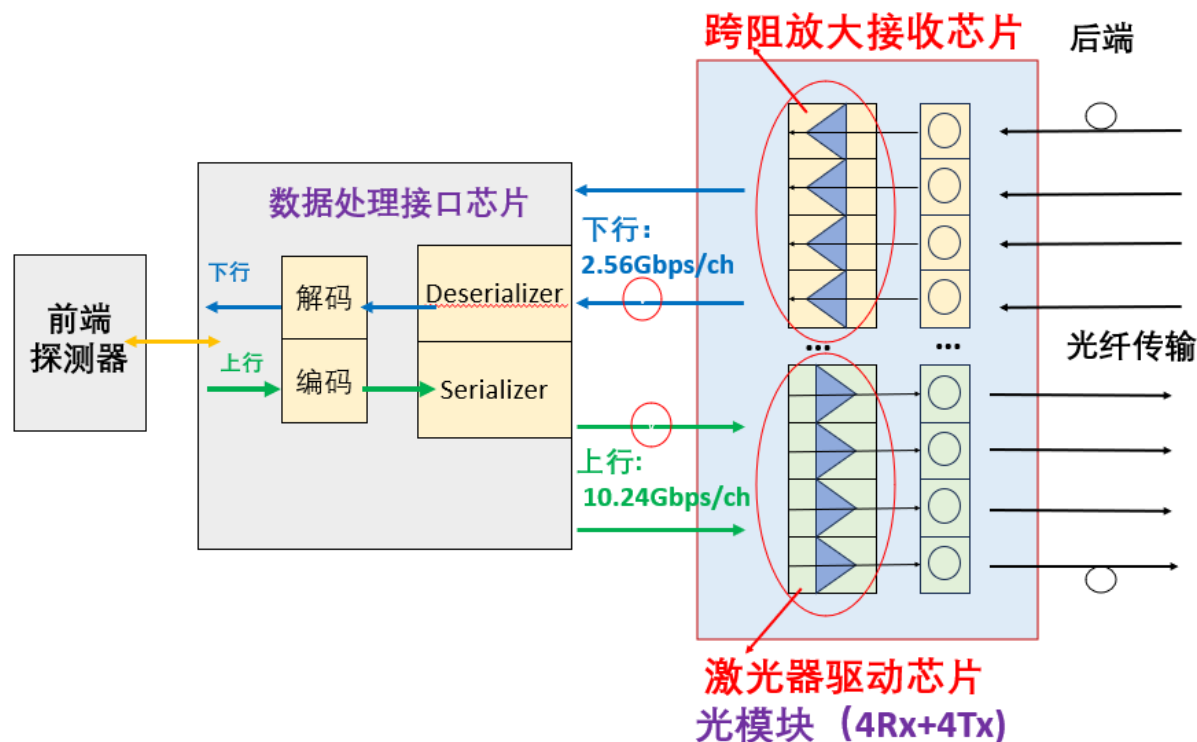
🕒 会议时间 | 2026.06.30-07.05

📍 会议地点 | 曲江惠宾苑酒店

🏢 会议主办 | 中国科学技术大学、中国科学院西安光学精密机械研究所  
超快光科学与技术全国重点实验室

- 
- 1、项目整体结构**
  - 2、跨阻放大接收芯片设计**
  - 3、激光器驱动芯片设计**
  - 4、定制化光模块设计**
  - 5、测试方案与测试结果**

# 超级陶浆STCF探测器中的光纤双向数据传输系统

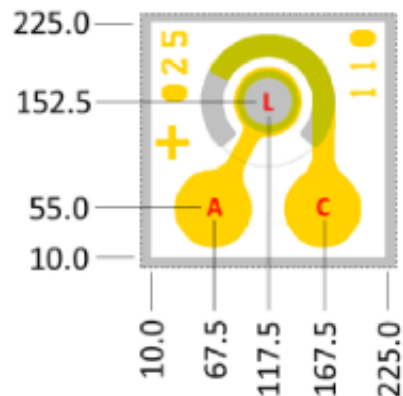


STCF探测器中的光纤双向数据传输系统

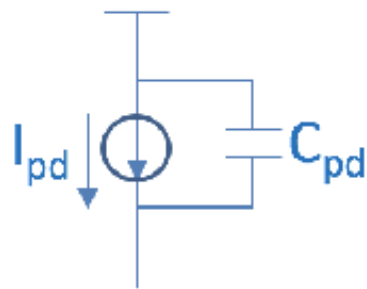
- 超级陶浆STCF探测器中的光纤双向数据传输系统包括以下关键的模块与ASIC芯片：
- 定制化光模块 ( 4Tx + 4Rx )
- 跨阻放大接收芯片：2.56 Gbps/ch 阵列式ASIC ( 兼容至5 Ghz/ch )
- 激光器驱动芯片: 10.24 Gbps/ch 阵列式ASIC ( 兼容至5 Ghz/ch )

- 
- 1、项目整体结构
  - 2、跨阻放大接收芯片设计
  - 3、激光器驱动芯片设计
  - 4、定制化光模块设计
  - 5、测试方案与测试结果

# 跨阻放大接收芯片功能原理



PD光电二极管芯片



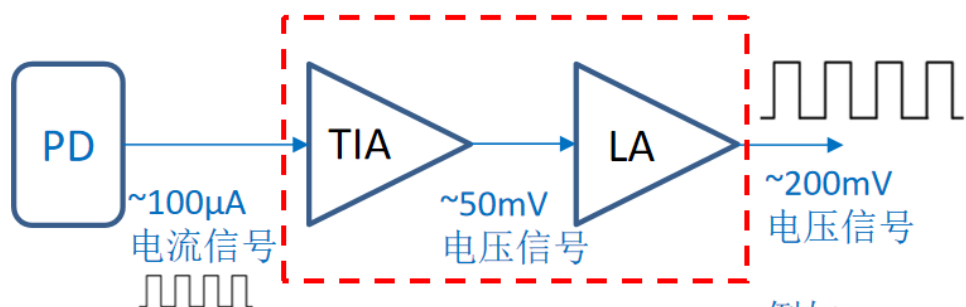
PD的电模型

- **左图：PD（光电二极管芯片）示意图**

- 通过C阴极加入偏压，使二极管反偏
- 光纤中的光信号通过L进光点进入
- 完成光->电转换，从A阳极输出微弱（百 $\mu\text{A}$ 量级）的高速电流信号

- **PD光电二极管核心参数：**

- **带宽（寄生电容）、光电转换效率**



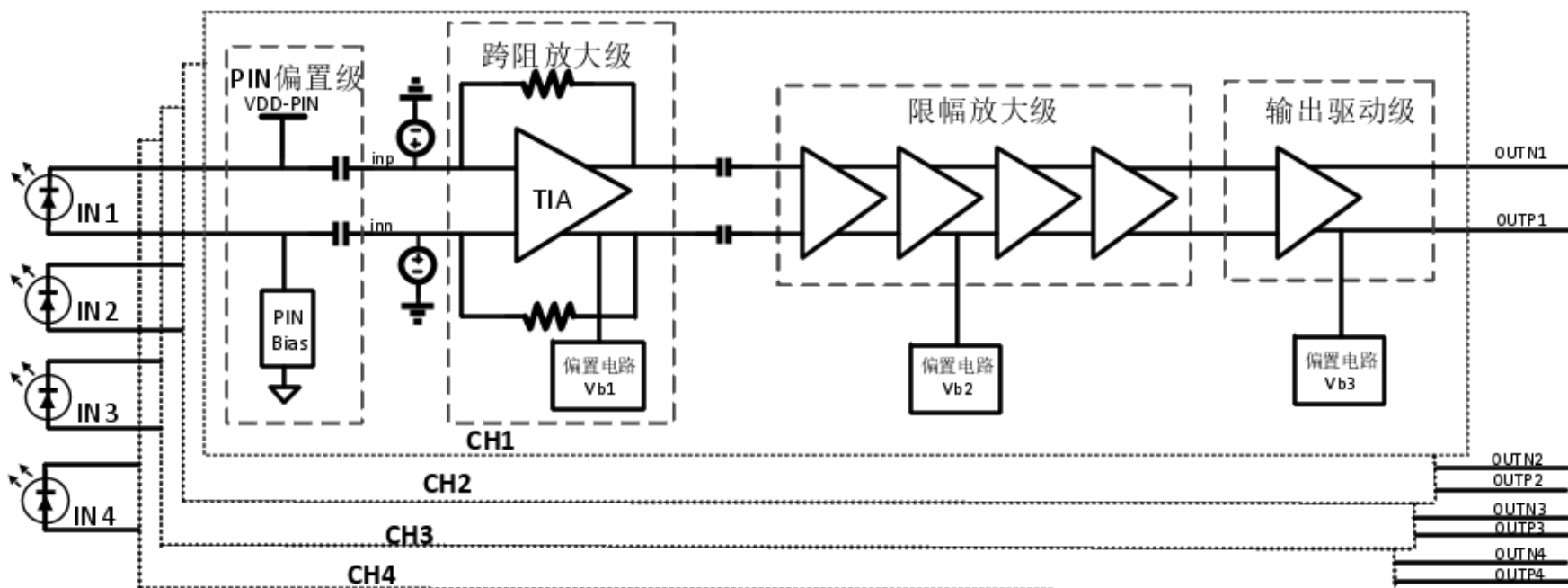
跨阻放大接收芯片

例如  
CML/LVDS  
信号

- **跨阻放大芯片: 接收放大PD的高速电流信号**

- 通过TIA跨阻放大，实现 $\sim 100\mu\text{A}$ 电流到 $\sim 50\text{mV}$ 电压信号的转换放大
- 通过LA（Limiting Amplifier）限幅放大器，实现电压信号的进一步放大

# 跨阻放大级接收芯片设计与后仿真结果



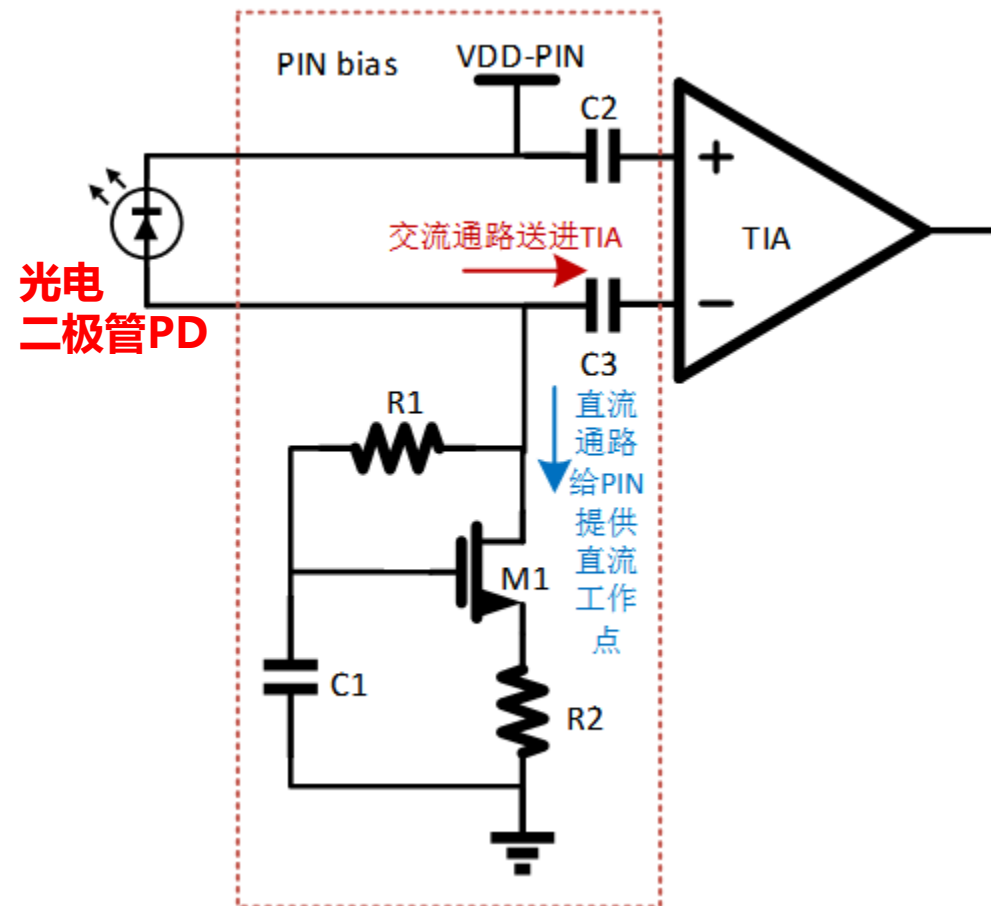
4×2.56 Gbps/ch 跨阻放大接收芯片整体结构框图

- 4×2.56 Gbps/ch 跨阻放大接收芯片主要包括：
  - PD Bias：PD偏置电路
  - 跨阻放大级：完成微弱电流信号到电压信号的转换
  - 限幅放大级：对电压信号进一步放大
  - 输出驱动级：实现预加重和50Ω阻抗匹配
- 整体增益：75 dB ohm
- 输出差分信号，幅度为 400 mV，并支持自配置预加重

| 参数           | 设计指标           |
|--------------|----------------|
| 数据传输速率       | 2.56 Gbps      |
| 工艺           | SMIC 55nm CMOS |
| 电源电压         | 1.2 V          |
| PIN工作电压      | 3.3 V          |
| 工作温度范围       | -20 ~ 85 °C    |
| 跨阻增益         | 70 dB          |
| 输入动态范围       | 40 μA ~ 1 mA   |
| 输出差分信号峰峰值    | ≥400 mV        |
| 输出信号总抖动 (TJ) | ≤34 ps         |
| 等效输入噪声电流     | ≤2 μA          |
| 整体功耗         | < 100 mW/ch    |

跨阻放大接收芯片设计指标

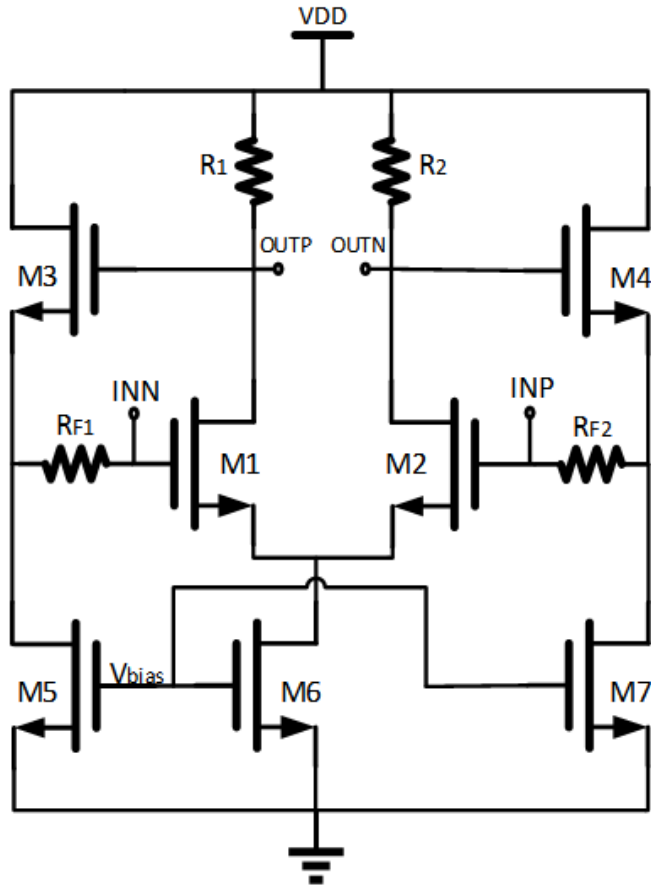
# 光电二极管PD的偏置电路结构与原理



光电二极管PD的偏置电路  
(为PD提供工作所需的反偏电压)

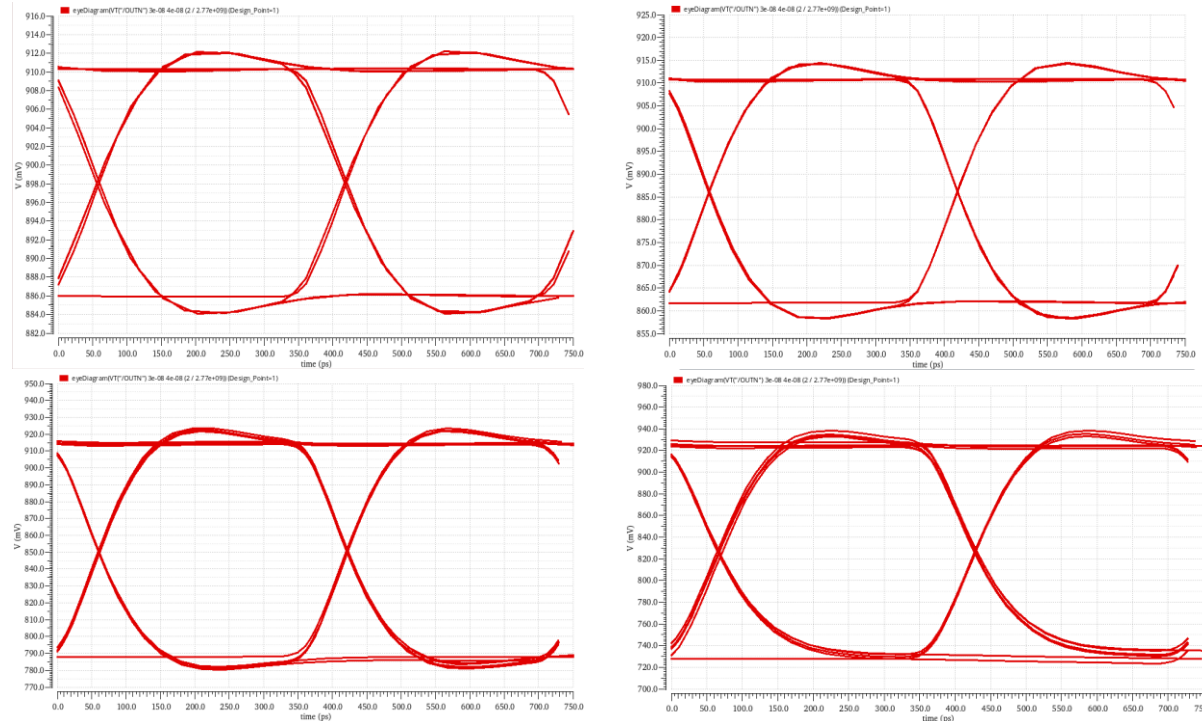
- PD 通过**双偏置电路 + AC 耦合**
- 与跨阻放大接收芯片内部的第一级相连
- 偏置电路特点：
  - 低直流阻抗：不影响光电二极管PD的正常偏压
  - 高交流阻抗：“迫使”有效的交流信号以差分形式进入TIA跨阻放大级。
- 实现“输入信号幅度翻倍”与“真正的全差分TIA结构”

# 跨阻放大级结构与后仿真结果



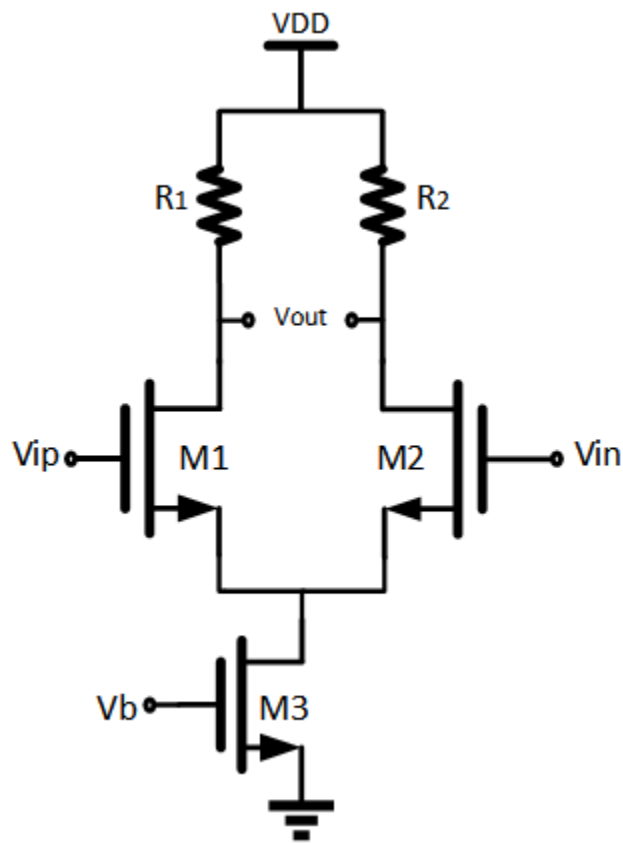
跨阻放大级电路

- 全差分共源并联反馈型 (1.2V电源供电)
- 反馈电阻 $R_F$ 调节跨阻增益和带宽
- 跨阻放大级增益约为 45 dB , 带宽约为3.8 GHz
- TT工艺角下100  $\mu$ A、 200  $\mu$ A、 500  $\mu$ A和1 mA输入电流幅度时输出眼图



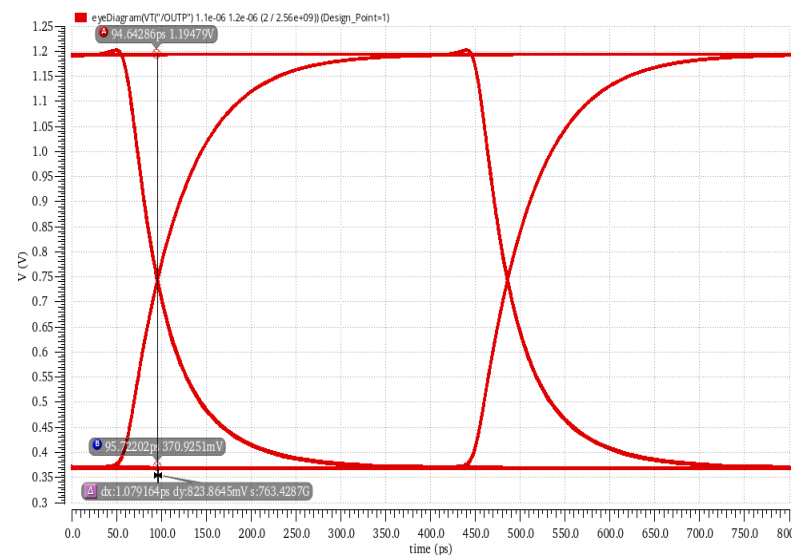
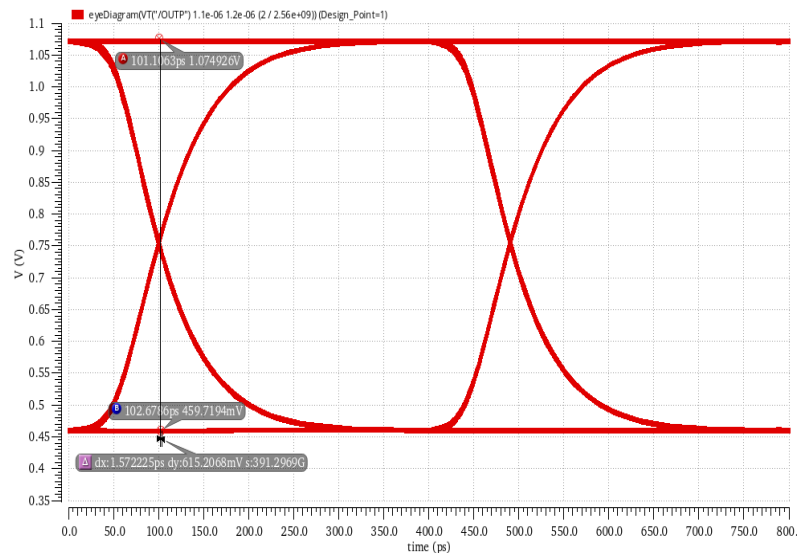
TT工艺角下不同输入电流情况下跨阻放大级输出眼图

# 限幅放大级结构与后仿真结果



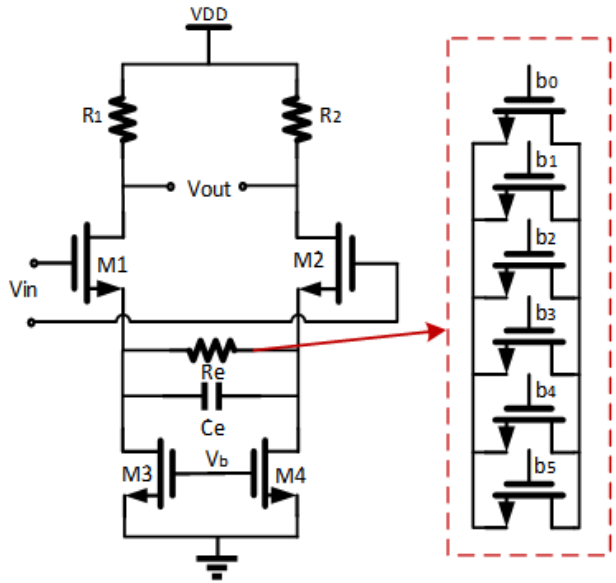
限幅放大级电路

- AC耦合将跨阻放大级和限幅放大级相连
- 限幅放大级偏置电流成比例增加
- 限幅放大级增益约为 28~35 dB , 带宽可达3.1GHz
- 输入幅度分别取20 mVpp和100 mVpp时输出眼图



TT工艺角下不同输入幅度下限幅放大级输出眼图

# 输出驱动级结构与后仿真结果



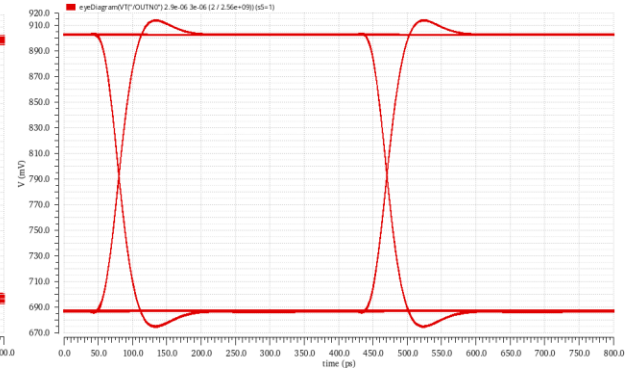
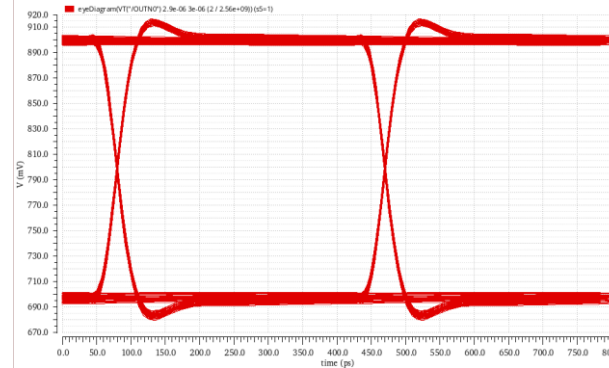
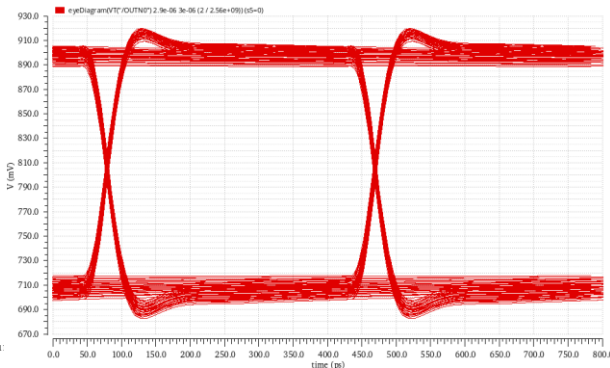
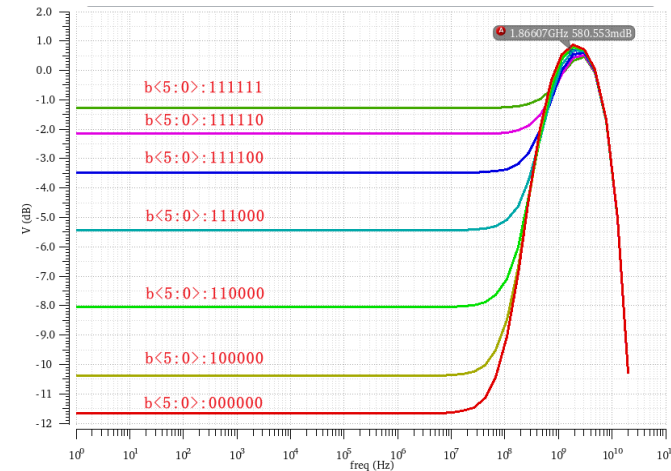
输出驱动级电路

- 采用 CTLE (连续时间线性均衡器) 结构的 CML 驱动器, 具备可配置的预加重功能:
  - 可配置电阻通过 SPI 控制的 6 个 NMOS 实现
  - 峰值强度为 0 - 8.2 dB@1.7GHz

- 输出幅度可通过可配置的偏置电流进行调节

- 输出幅度为差分 140 mV ~ 600 mV 信号, 输出阻抗为 50 Ω, 以实现阻抗匹配

- 不同控制字条件下的输出眼图



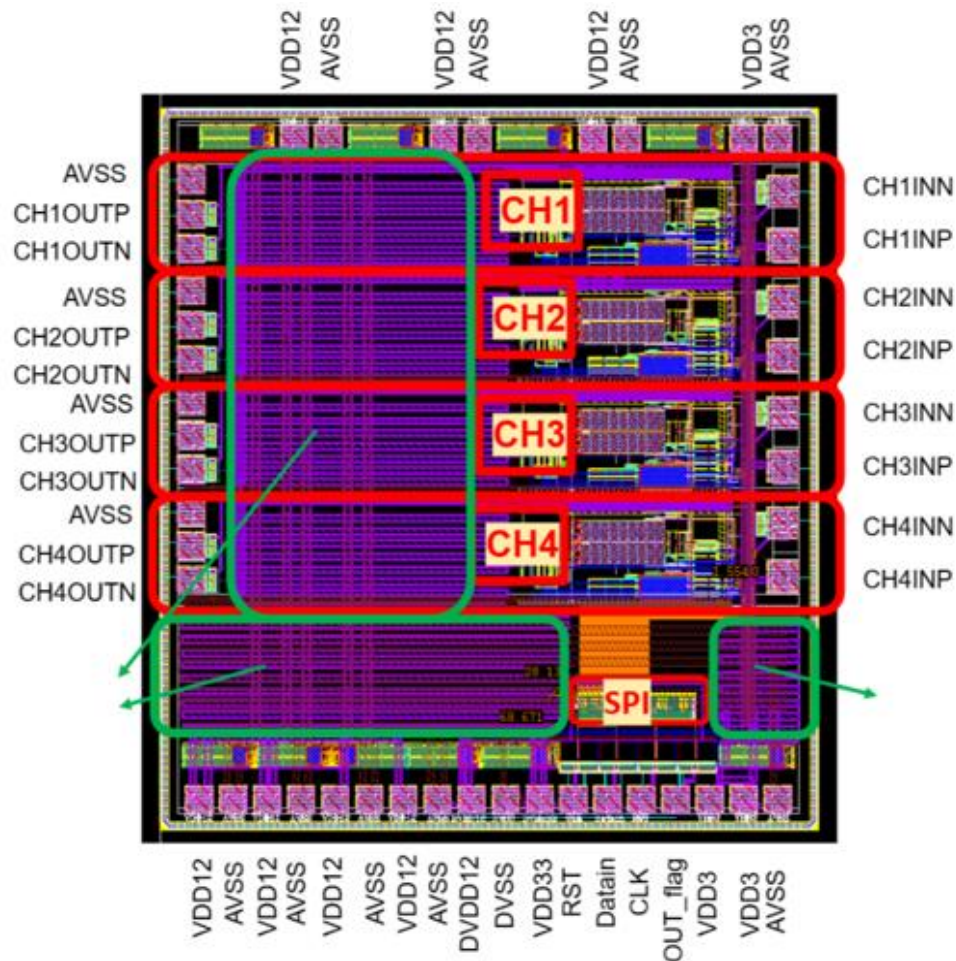
输出驱动级不同 Peaking 的频率响应曲线

$b_{<5:0>} = 000000$

$b_{<5:0>} = 110000$

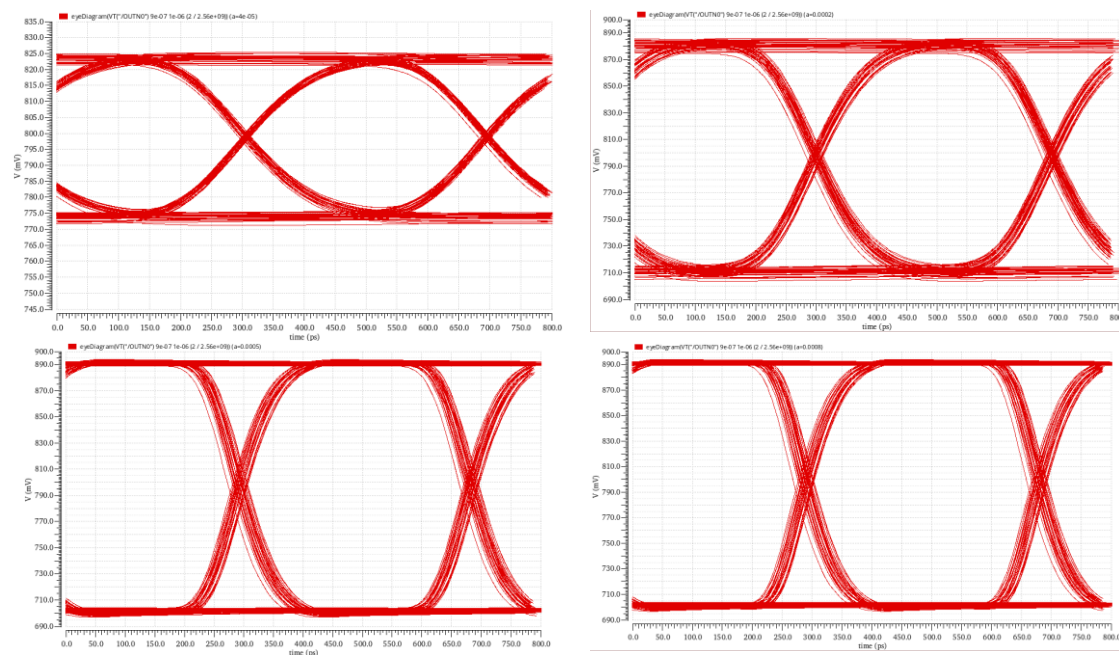
$b_{<5:0>} = 111100$

# 跨阻放大接收芯片整体版图



4×2.56 Gbps/ch 跨阻放大接收芯片整体版图

- 基于中芯国际SMIC 55nm CMOS工艺
- 整体芯片版图面积为1750×1900 um
- TT工艺角下输入电流分别为40 μA、200 μA、500 μA和800 μA时的输出眼图



TT工艺角下不同输入电流情况下最终2.56 Gbps/ch的后仿真输出眼图

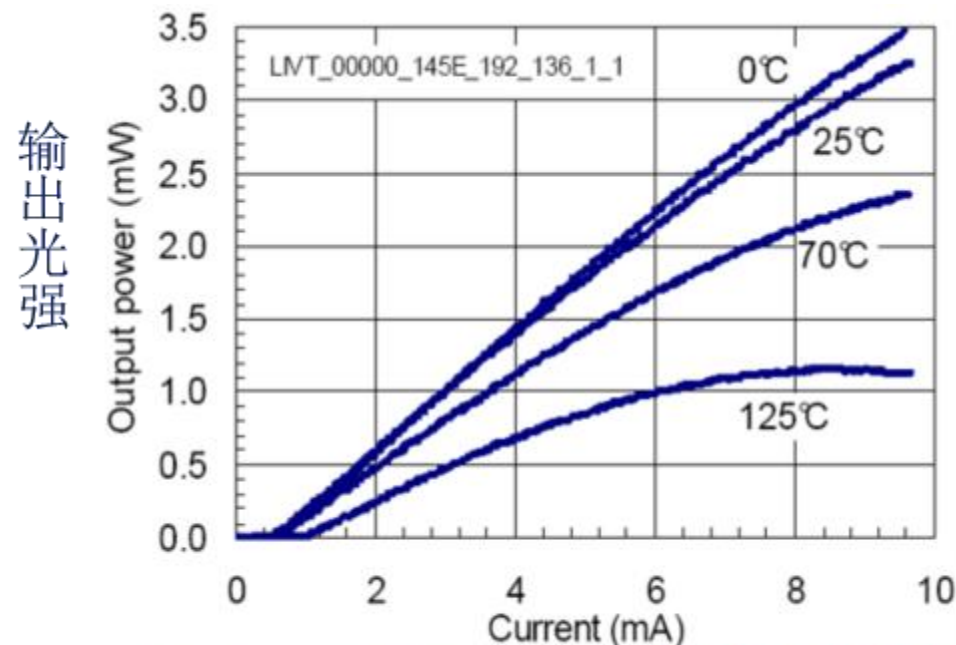
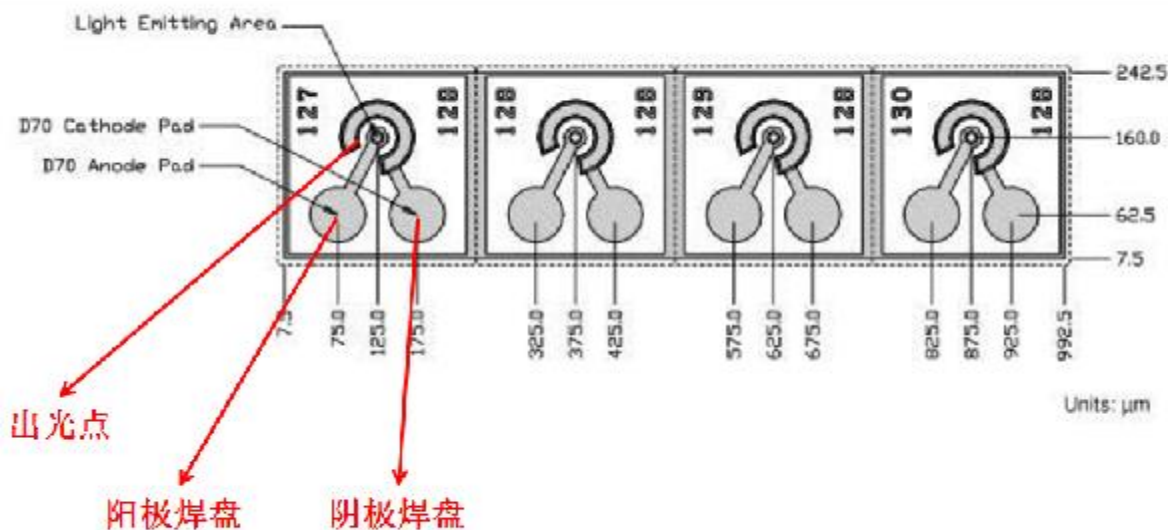
- 
- 1、项目整体结构
  - 2、跨阻放大接收芯片设计
  - 3、**激光器驱动芯片设计**
  - 4、定制化光模块设计
  - 5、测试方案与测试结果

# 激光器驱动芯片原理与激光器芯片功能

## ● VCSEL激光器芯片工作的功能描述：

- 激光器的阴极焊盘Cathode接地
- 从阳极焊盘Anode输入电流信号
- 当输入电流超过一定的阈值电流( $I_{th}$ )后，激光器发光
- 发出的光强与输入的电流值成正比

## ● 激光器芯片核心参数：阈值电流、电流-光强转换效率、自身带宽（寄生电容参数）

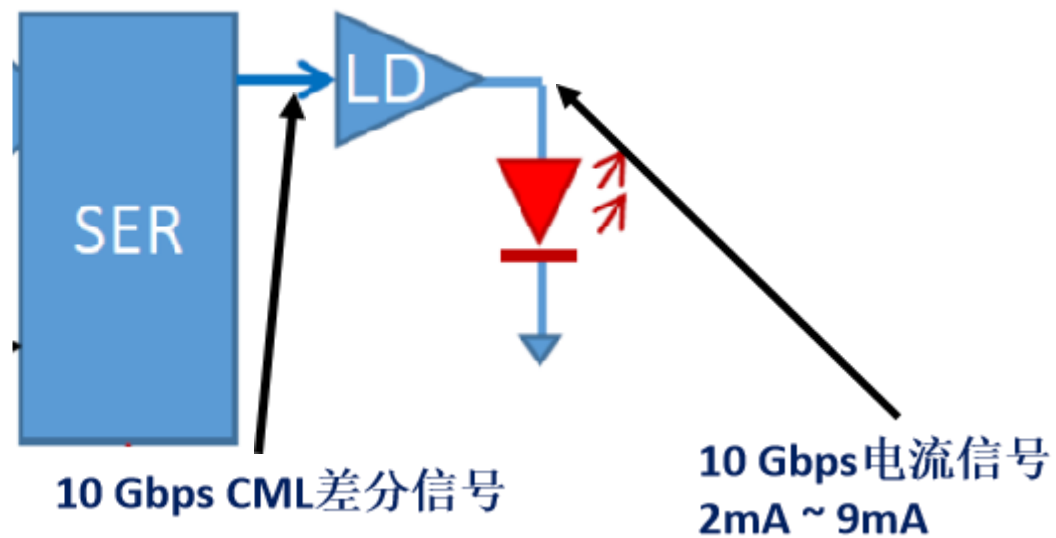
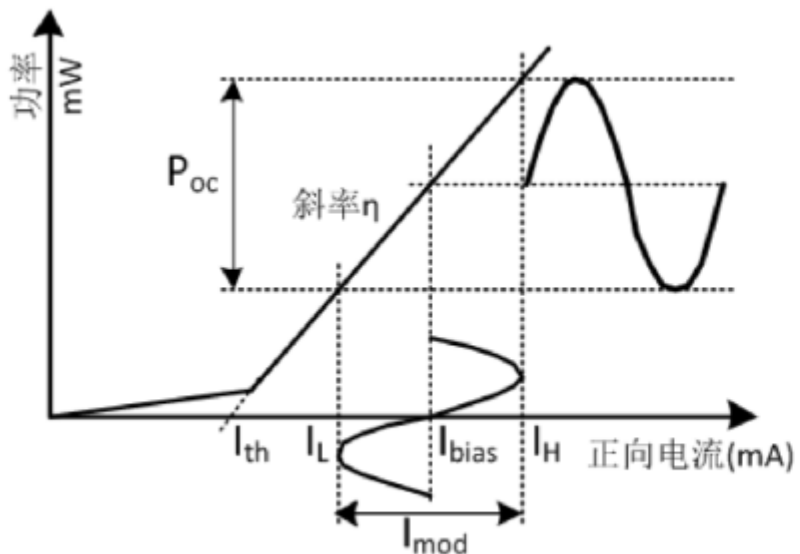


某850 nm VCSEL激光器的输入电流-输出光强曲线

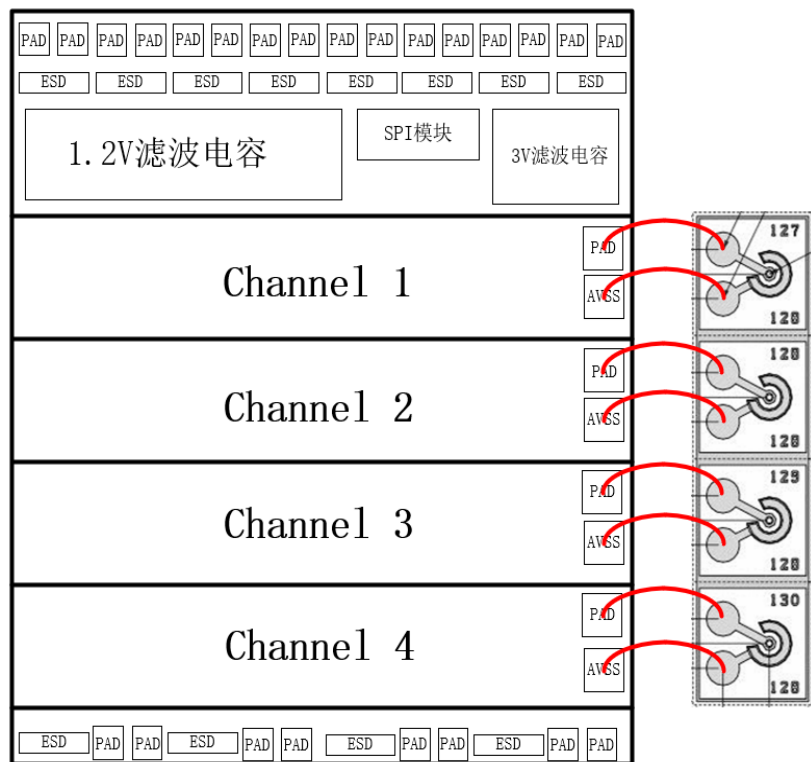
# 激光器驱动芯片功能原理

- VCSEL激光器驱动芯片功能：

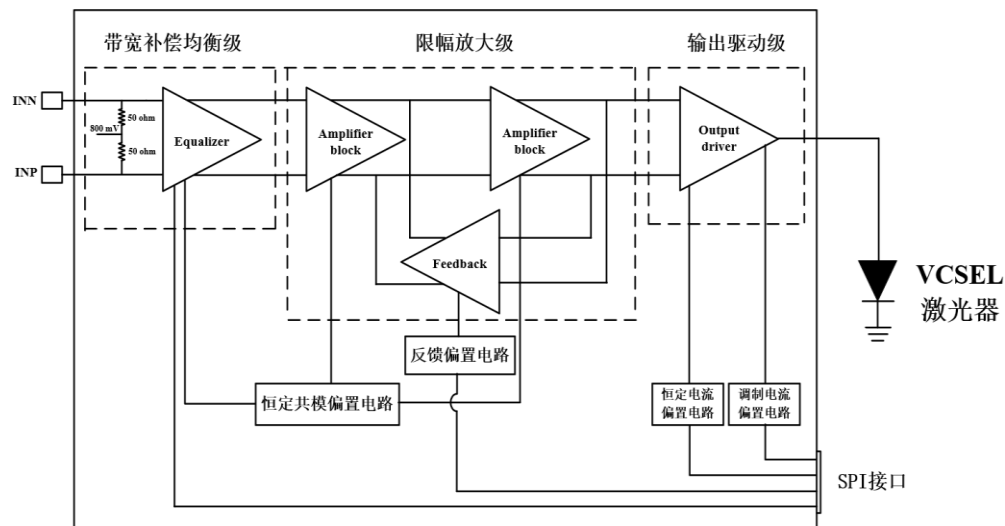
- 提供一个随数据0、1信号调制变化的电流（ $I_L \sim I_H$ 之间变化） $I_L > I_{th}$  以免激光器进入“截止”
- 以850 nm VCSEL为例，需要的典型 $I_L=2\text{mA}$ ,  $I_H=9\text{mA}$
- 因此激光器驱动芯片功能需求即为：放大一个高速差分（CML）信号，输出一个高速2~9mA调制电流驱动激光器



# 激光器驱动芯片



四通道10.24 Gbps NRZ 阵列式激光器芯片的整体结构



单通道核心电路结构

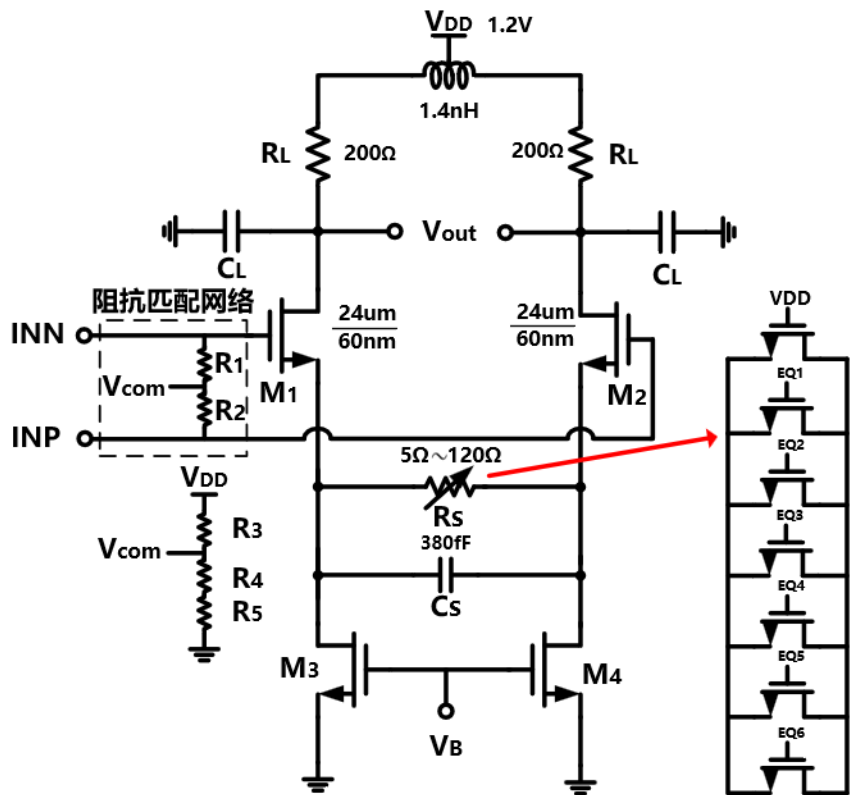
| 参数           | 设计指标            |
|--------------|-----------------|
| 电源电压         | 1.2 V and 3.3 V |
| 数据传输速率       | 10.24 Gbps/ch   |
| 输入差分信号幅度     | 200 mV          |
| 差分输入阻抗       | 100             |
| 最大均衡强度       | 7dB             |
| 限幅放大级增益      | 12dB            |
| 限幅放大级带宽      | 9.8GHZ          |
| 输出电流调制幅度     | 5mA             |
| 最大预加重强度      | 2.5 dB          |
| 仿真ISI jitter | 15ps            |
| 芯片仿真温度       | -55°C~100°C     |

激光器驱动芯片设计指标

- 由四个电路拓扑相同的通道、I/O PAD、ESD保护电路和SPI模块构成
- 接收四对差分电压信号，输出四路单端电流驱动VCSEL激光器发光

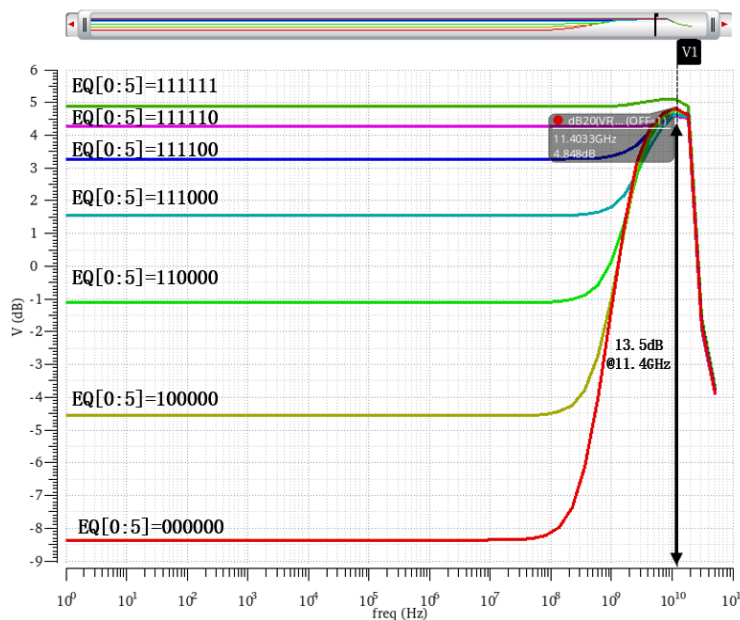
- 单通道核心电路主要包括：
  - 带宽补偿均衡级：接收输入信号并实现高频补偿
  - 限幅放大级：对带宽补偿均衡级信号进一步放大
  - 输出驱动级：将差分电压信号转换成单端调制电流
  - 偏置电路：为各级电路提供偏置电压和偏置电流

# 带宽补偿均衡级



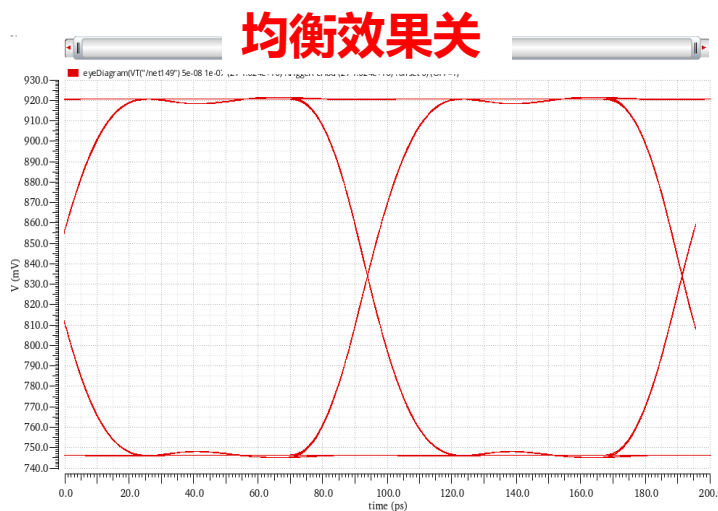
带宽补偿均衡级电路

- 采用并联电感峰化型CTLE结构
- 采用多个MOS并联实现均衡档位可调

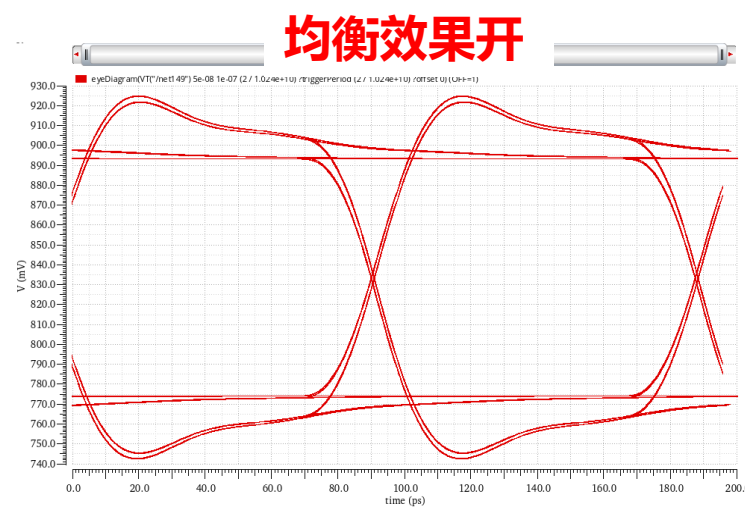


不同均衡档位下的幅频特性曲线

- 最大可实现 13.5dB 的高频补偿
- 均衡效果关闭时，眼图幅度较大；均衡效果开启后，眼图幅度被压低，过冲明显，上升沿下降沿更快；

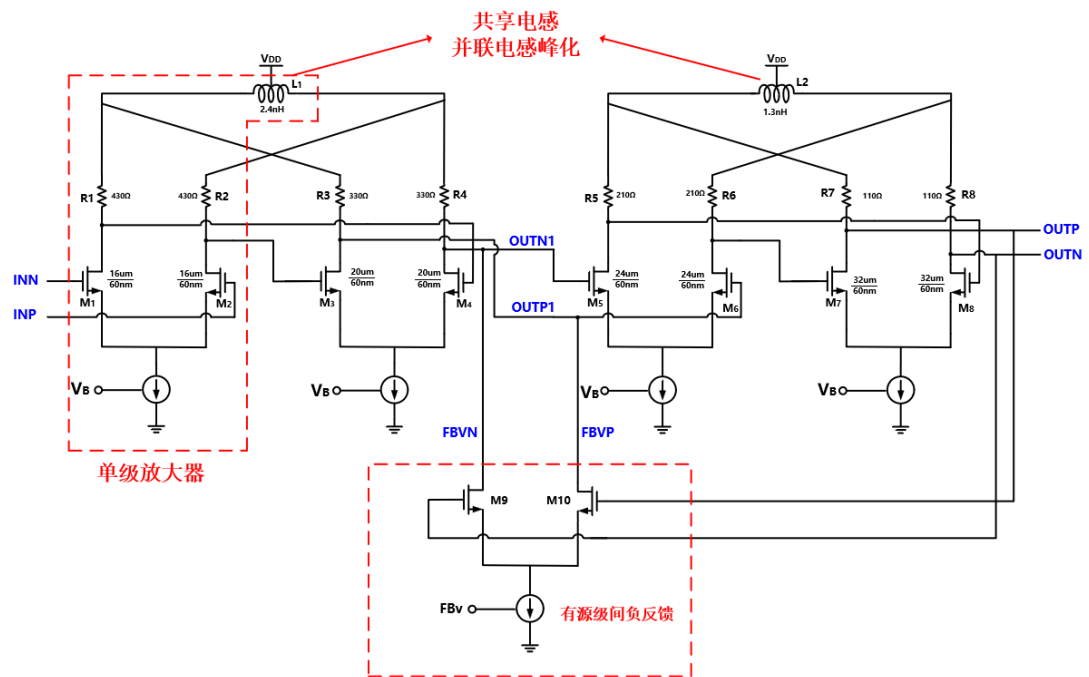


EQ[0:5]=000000

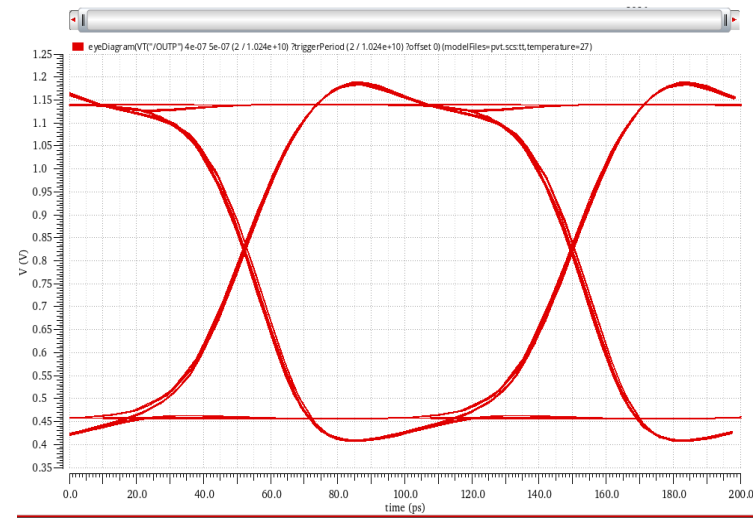
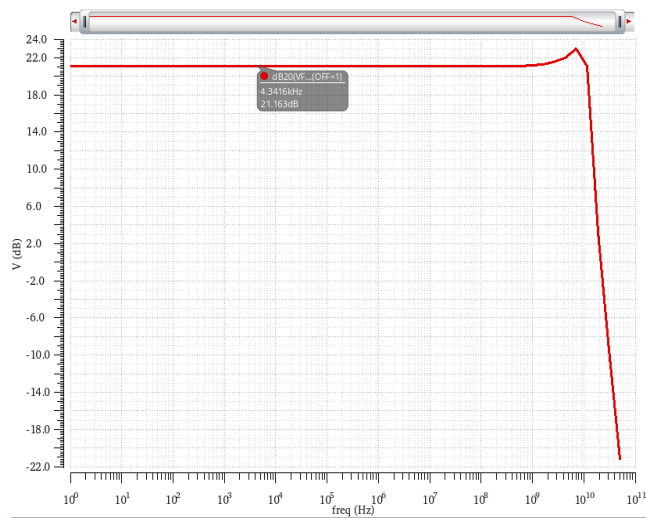


EQ[0:5]=111000

# 限幅放大级



限幅放大级电路



- 采用并联电感峰化技术提升电路带宽
- 采用共享电感技术拓展带宽并节省芯片面积
- 采用有源级间负反馈提升电路带宽

- 低频增益为21.16dB@TT 27°C
- -3dB带宽为13.92GHz @TT 27

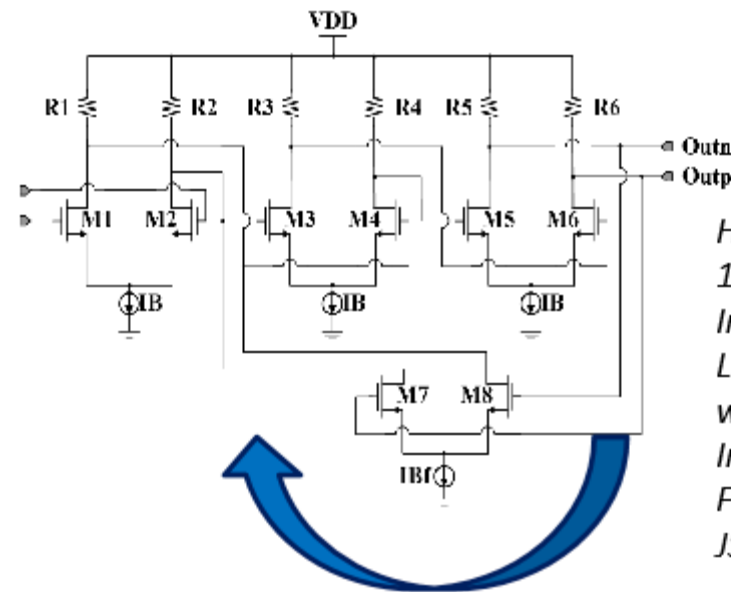
# 限幅放大级中的有源级间反馈

- **有源级间反馈结构的带宽拓展技术：**

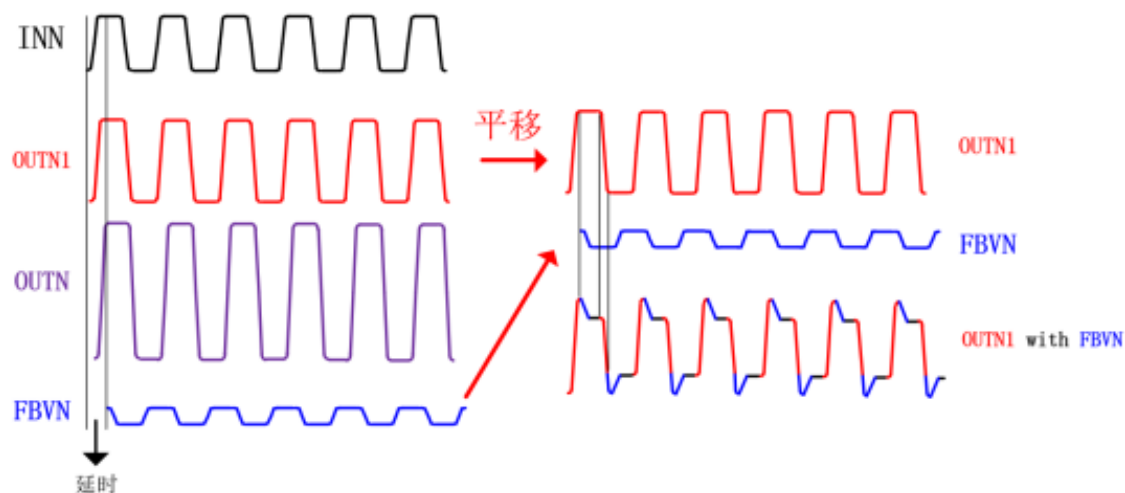
- 多级级联的差分放大级，将后级的差分放大输出信号“反馈”至前级，实现peaking带宽拓展效果
- 小信号模型分析角度来看：
- 每一个差分级简化的传递函数简化成一阶模型，计算开环传递函数、反馈因子传递函数，最终反馈系统的整体传递函数被增加了特定位置的零、极点，提升带宽。

- **从时域更直观角度来看：**

- 信号被“反向延迟”后，叠加在之前的信号上，最终在时域波形上产生了“边沿峰化效果”
- **峰化效果与“延迟时间”、幅度直接相关。**

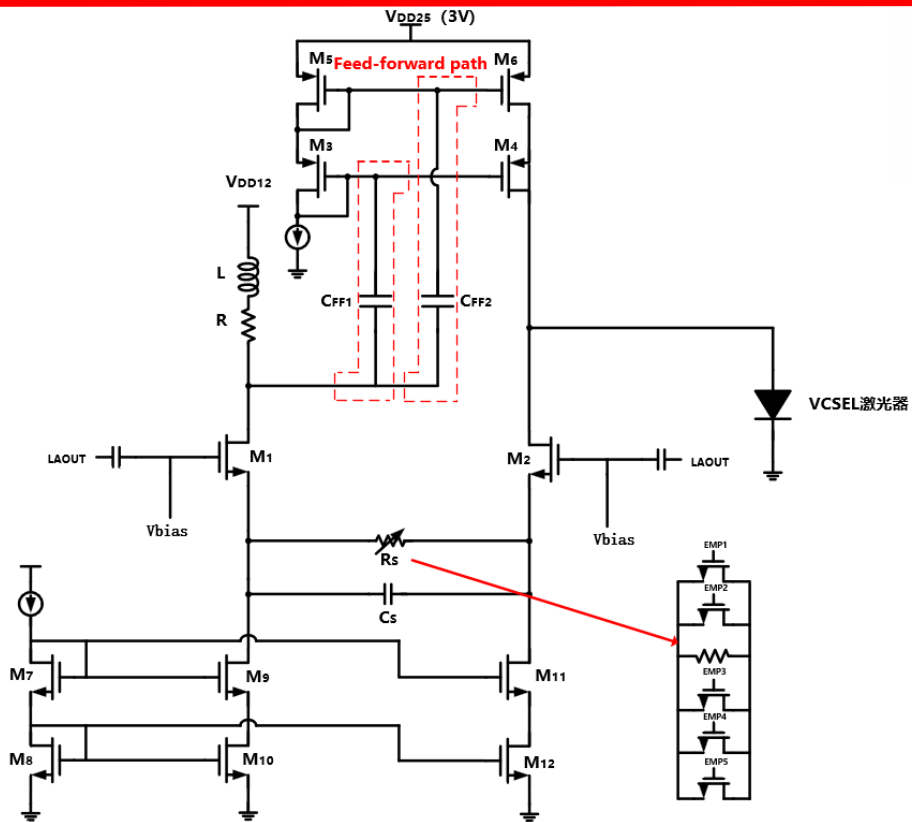


H-Y Huang, et al., A 10-Gb/s Inductorless CMOS Limiting Amplifier with Third-Order Interleaving Active Feedback, IEEE JSSC 2007

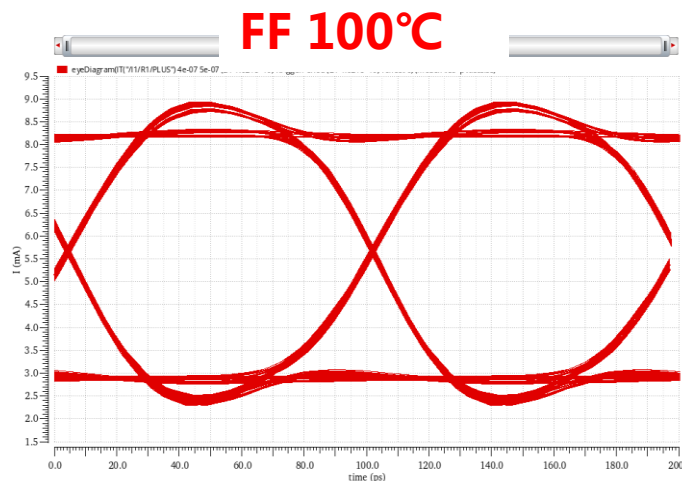
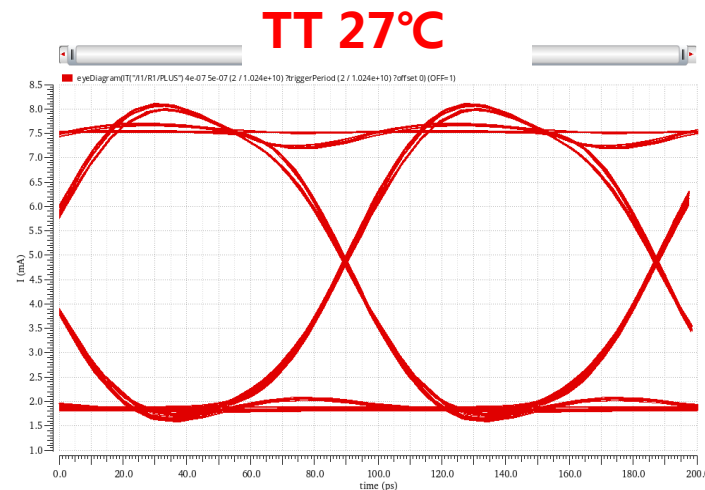
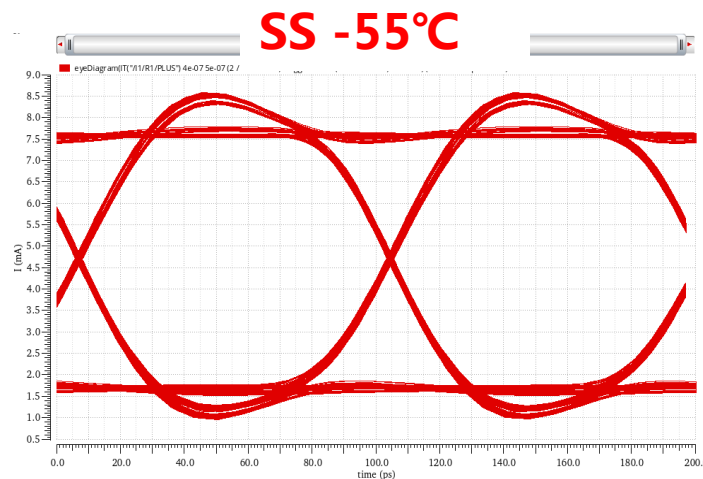


从时域视角来看该电路

# 输出驱动级



输出驱动级电路

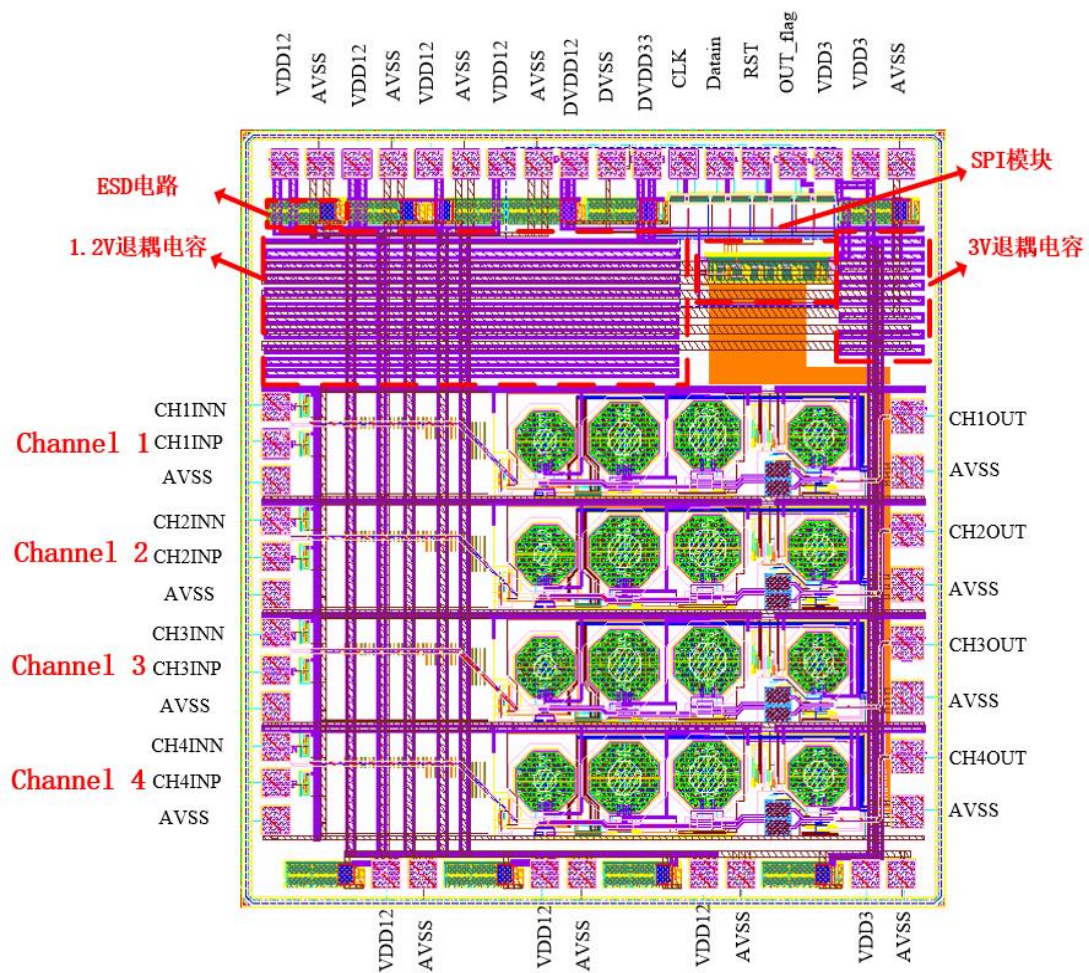


三种条件下最终输出的后仿真电流眼图

- 输出电流均大于阈值电流1.5mA
- 输出电流调制幅度均大于5mA

- 采用双前馈电容耦合技术提升带宽
- 加入电感峰化技术提升前馈通路中的高频分量
- 采用可编程的CTLE预加重结构，优化输出眼图

# 激光器驱动芯片整体版图



- 基于中芯国际SMIC 55nm CMOS工艺

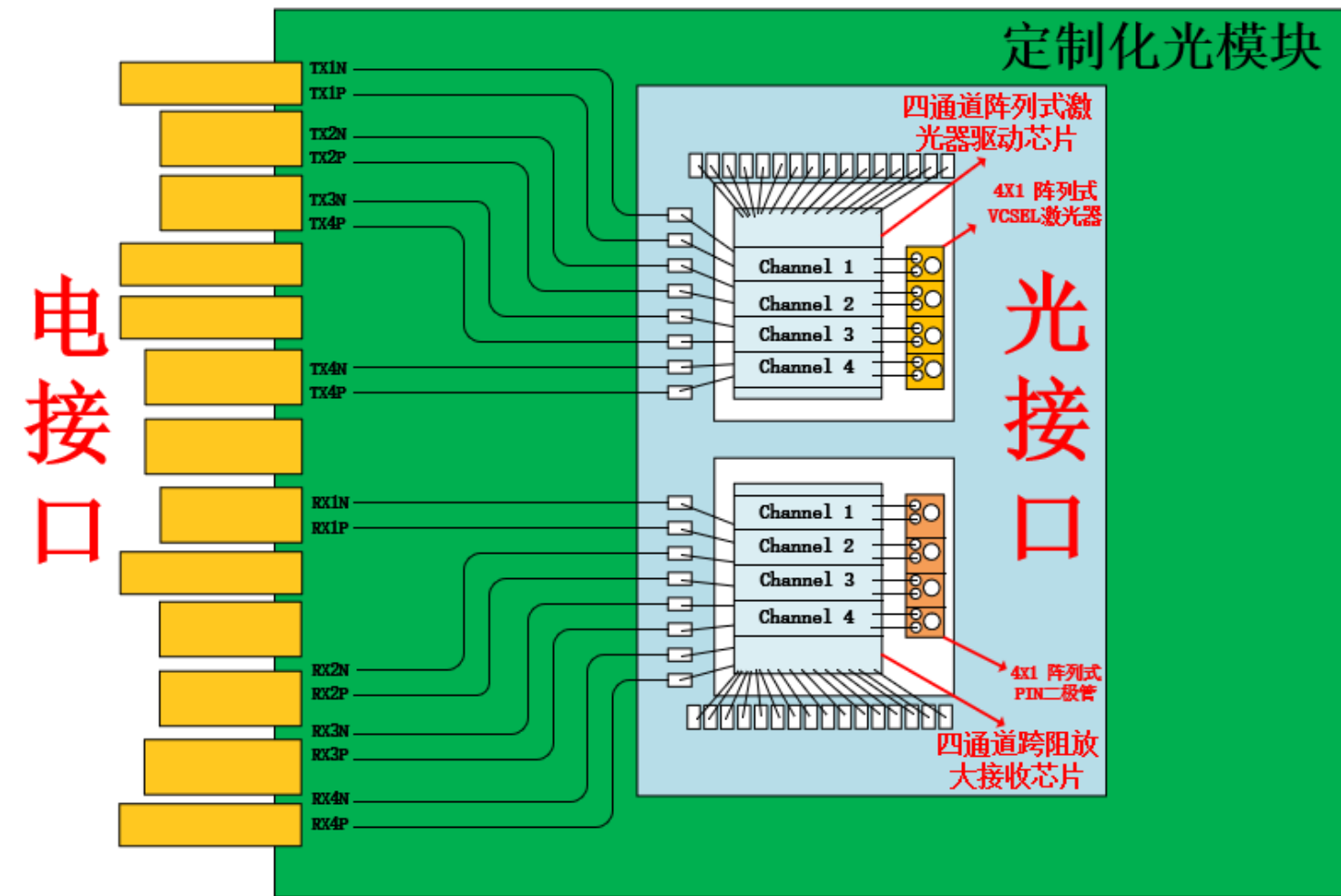
- 芯片整体版图面积为 $1750 \times 1900 \text{ um}$

- 芯片框架和四通道的剩余空间加入了高密度退耦电容

四通道10.24 Gbps NRZ 阵列式激光器芯片版图

- 
- 1、项目整体结构
  - 2、跨阻放大接收芯片设计
  - 3、激光器驱动芯片设计
  - 4、**定制化光模块设计**
  - 5、测试方案与测试结果

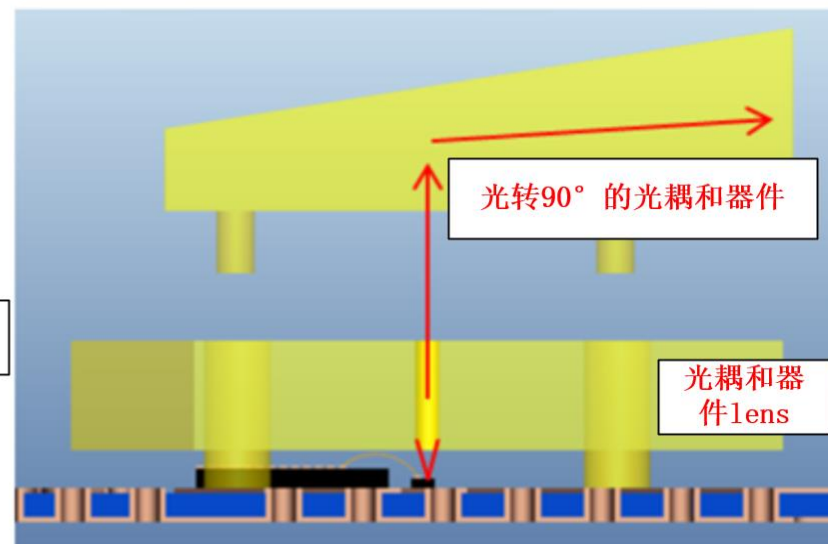
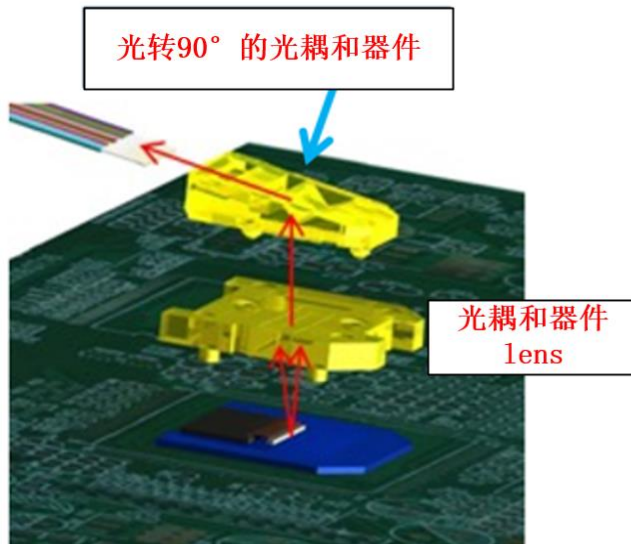
# 定制化光模块



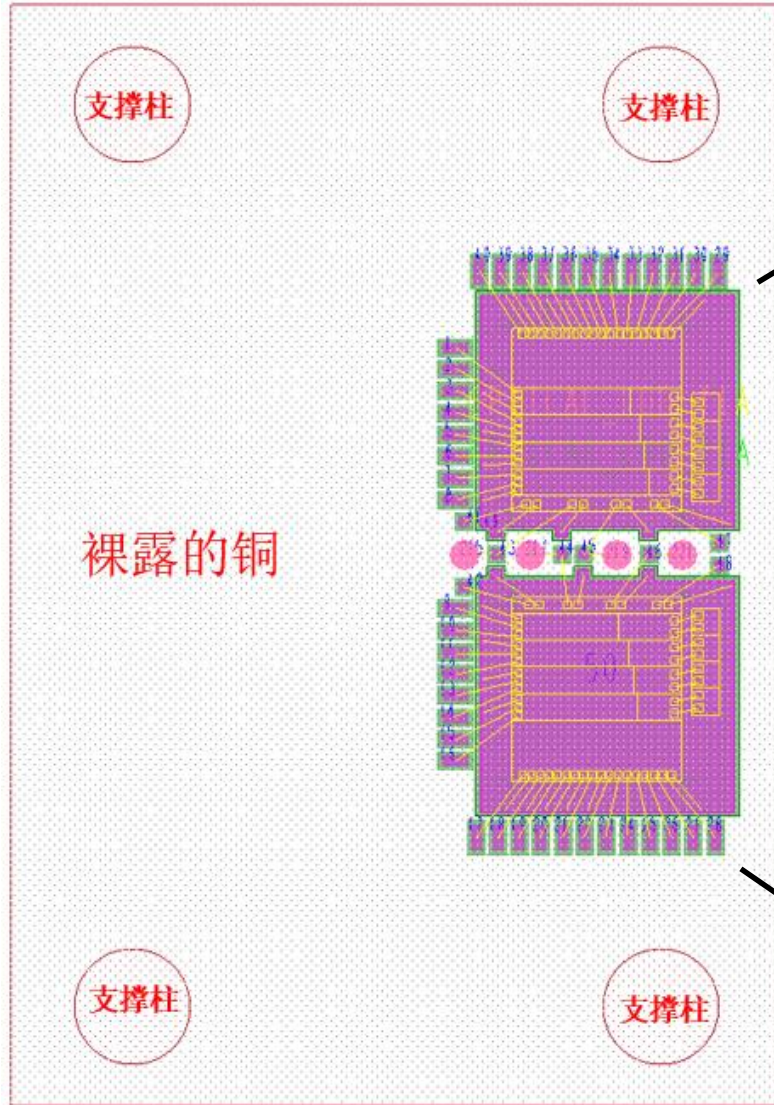
- 采用850nm VCSEL 激光器配合多模光纤的类QSFP形式的定制化模块
- 电接口为类“金手指”型接口，为激光器驱动芯片与跨阻放大接收芯片各提供4对高速电信号的输入、输出接口
- “光接口”是指为板上的4通道激光器、4通道PD光电二极管提供8路并行光通路的光路对齐、耦合（进8路独立的光纤）

# 光耦合方案

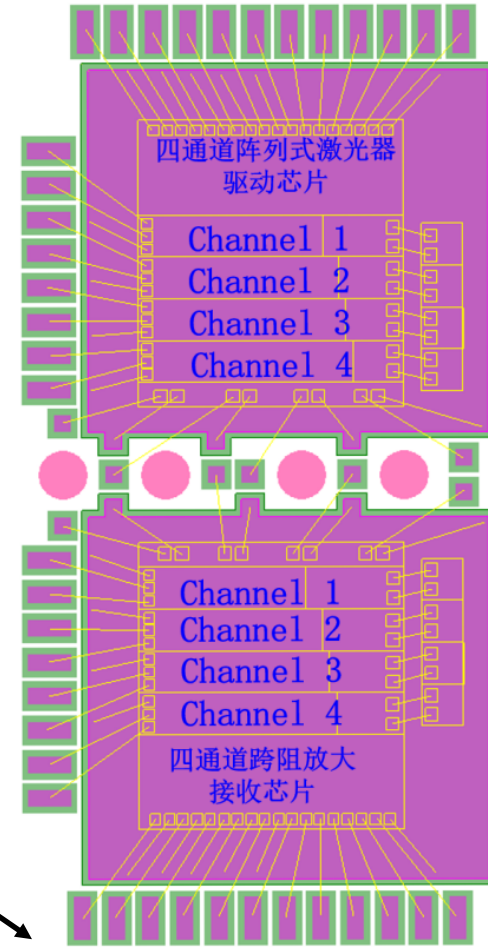
- 光耦合器件lens上包含12个间距为250um的微棱镜(Micro lens)，覆盖在激光器、PD光电二极管之上
- 光转90°的光耦合器件将光信号光转90°，使光信号水平入射光纤阵列
- 光耦合器件lens采用禾橙科技的OT-003，适用于COB工艺，光学穿透率良好，采用良好抗辐射特性的聚醚酰亚胺板材料



# 激光器驱动芯片与跨阻放大接收芯片的COB封装



光模块PCB基板上的芯片封装设计



激光器驱动芯片、跨阻放大芯片与激光器芯片、PD芯片的COB封装设计

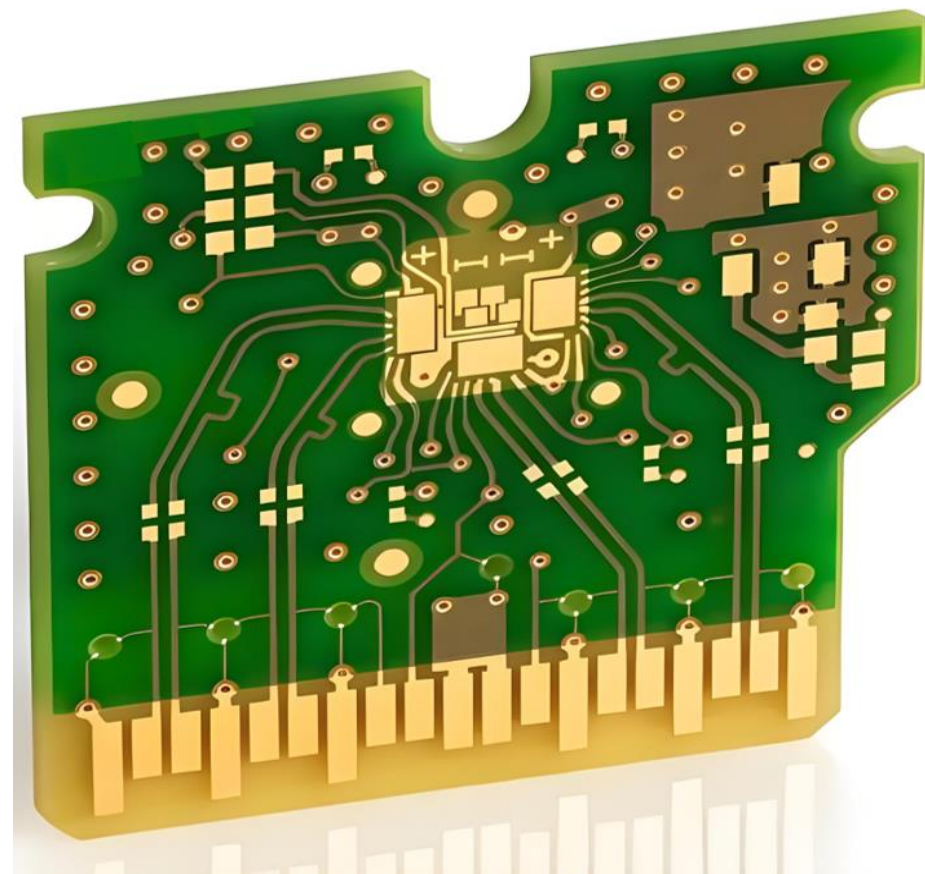
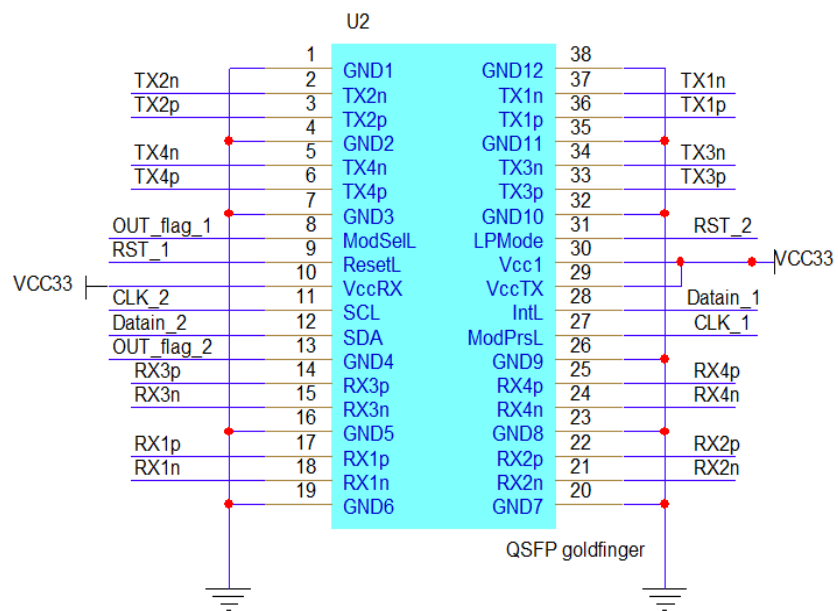
- 激光器驱动芯片与跨阻放大芯片，以及激光器芯片、PD芯片，均采用裸片贴装+COB(chip on board)打线形式，直接在光模块基板上完成相应封装。
- 4款芯片在PCB基板上的footprint设计是光模块基板设计的关键环节。

# 电接口方案

- 参考QSFP协议，包含38个金属引脚（电源地引脚，信号引脚和低速控制信号引脚）
- 电接口方案、插座选型可定制化更改

## Goldfinger

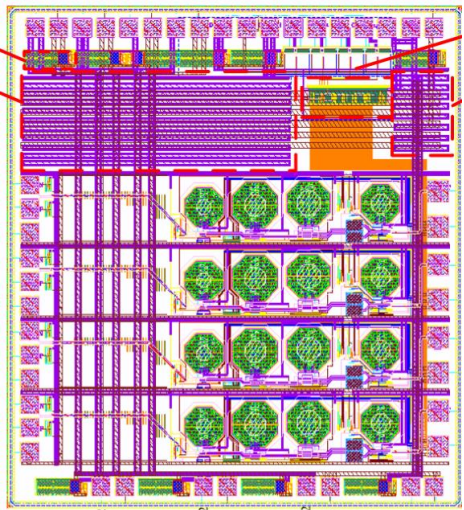
20Gbps TX1p/1n-TX4p/4n  
和RX1p/1n-RX4p/4n高速差分线  
(需要严格阻抗匹配)



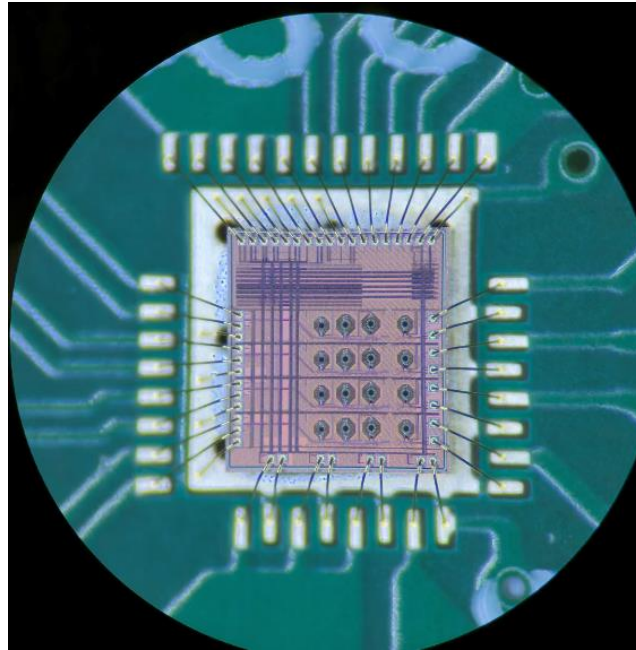
- 
- 1、项目整体结构
  - 2、跨阻放大接收芯片设计
  - 3、激光器驱动芯片设计
  - 4、定制化光模块设计
  - 5、**测试方案与测试结果**

# 芯片实物

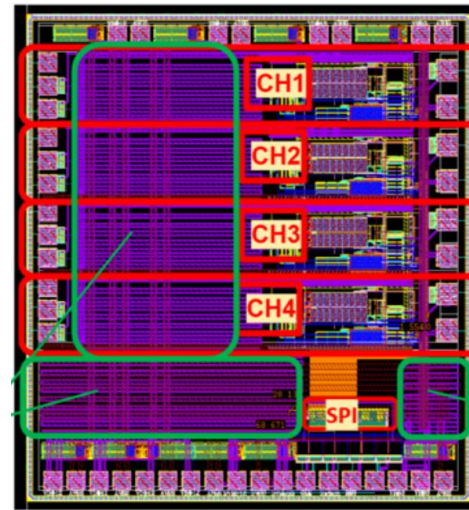
- 两款芯片采用中芯国际SMIC 55nm CMOS 制程工艺设计、流片制造，目前两款芯片实物已返回。
- 两款芯片的测试正在进行中，目前已有激光器驱动芯片的相关结果



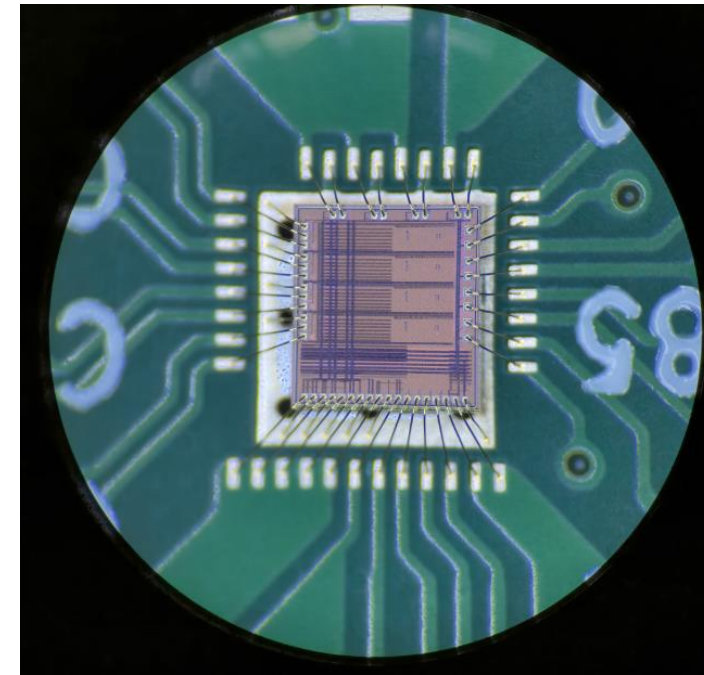
四通道激光器芯片版图



四通道激光器芯片  
实物图

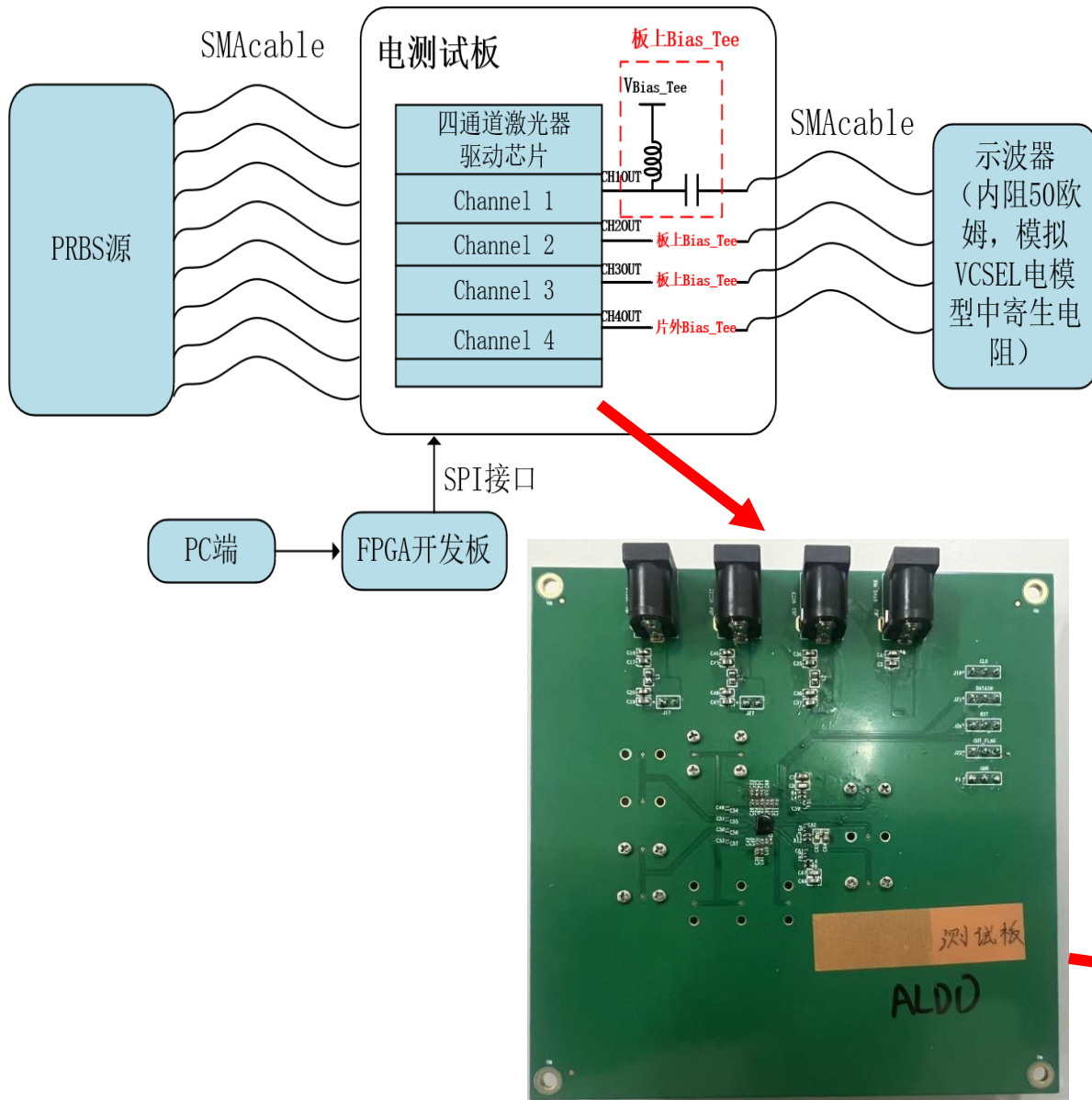


四通道跨阻放大芯片版  
图

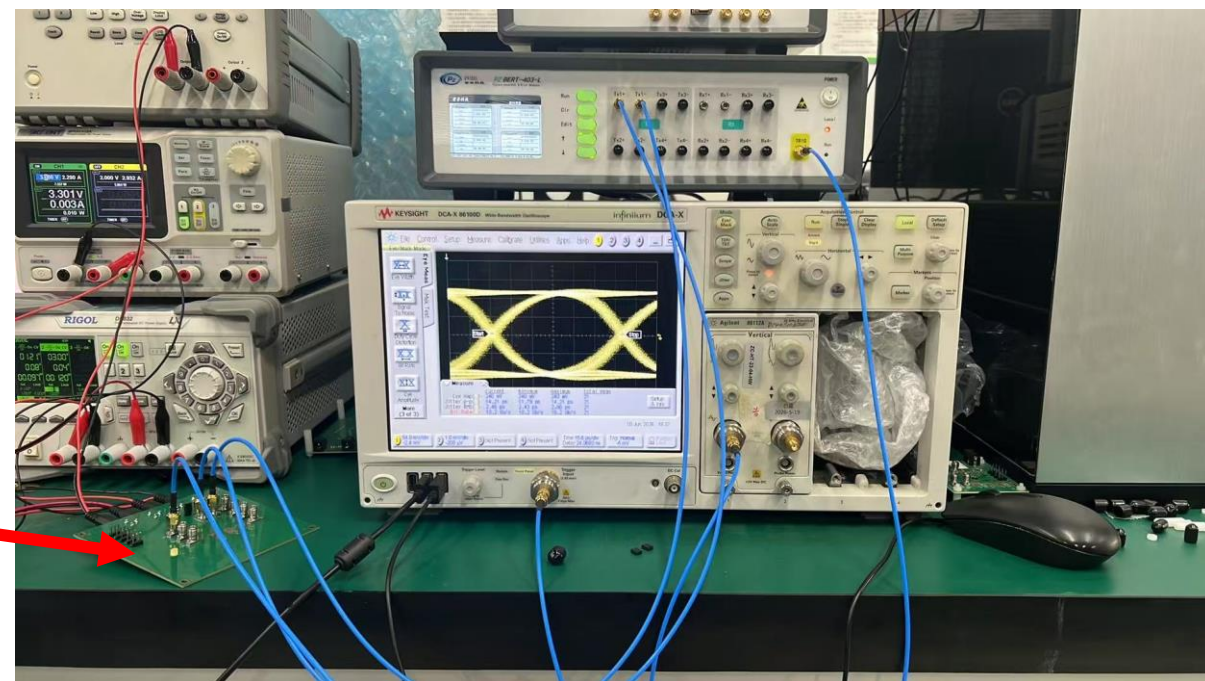


四通道跨阻放大芯片  
实物图

# 激光器驱动芯片电测试方案

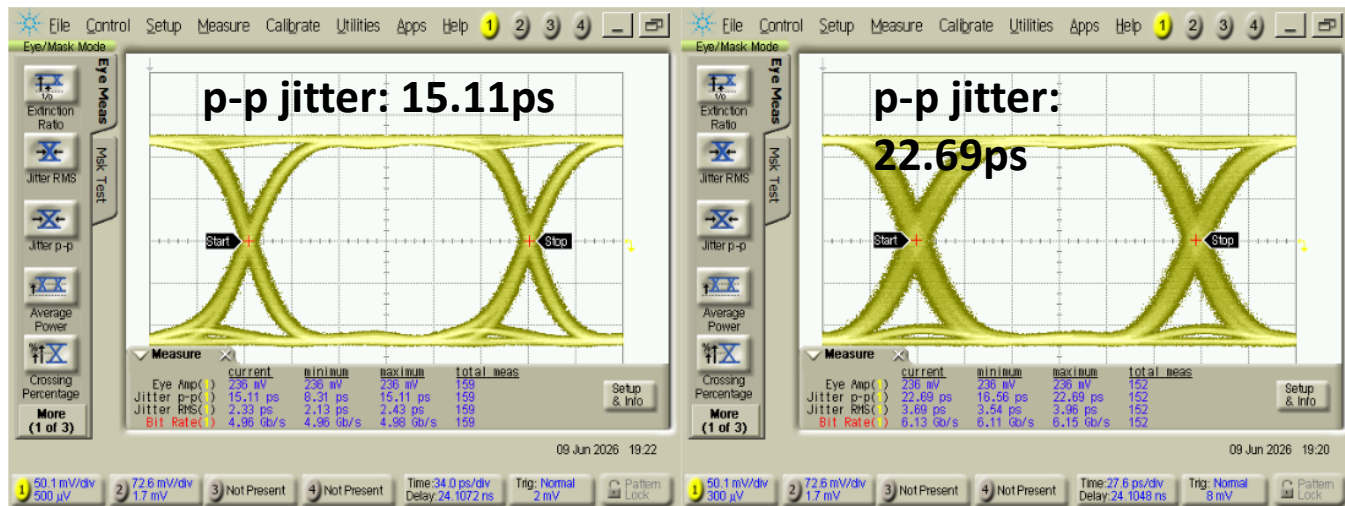


- 采用Bias-Tee结构模拟VCSEL激光器
- PRBS源输出10.24 Gbps的PRBS7信号，经测试板模拟前端输入条件
- 输出信号经测试板引出通过SMA cable 连接到示波器
- 外部FPGA开发板对芯片状态进行实时控制



# 激光器驱动芯片电测试结果

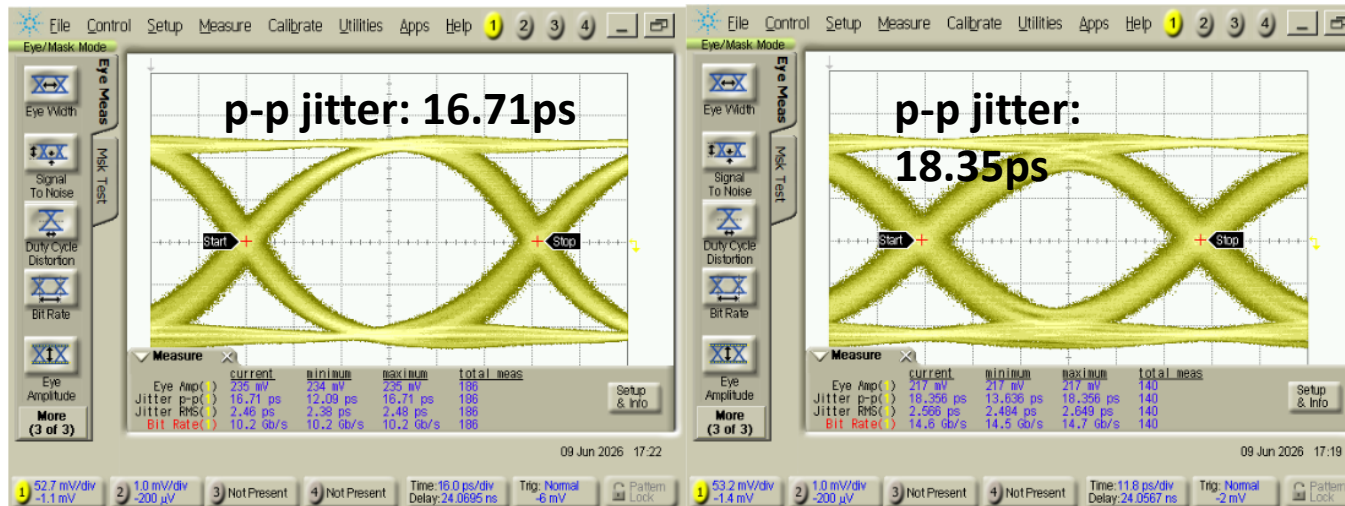
通道 1 输出驱动级电压: 3V Vbias\_Tee: 2V 码型: PRBS7 输入信号幅度 300mv  
输入差分 SMA cable 正常 30 cm, 输出单端 SMA cable 正常 30 cm;



● 不同速率下，激光器驱动芯片电测试通道1测试结果

输入信号速率: 5Gbps

输入信号速率: 6.1Gbps

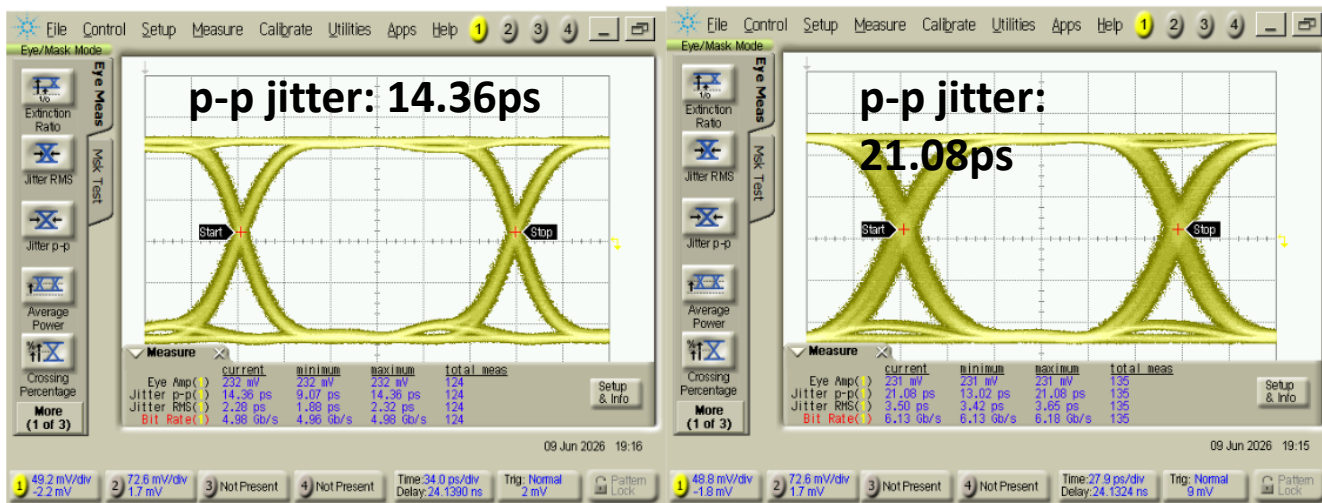


输入信号速率: 10.24Gbps

输入信号速率: 14Gbps

# 激光器驱动芯片电测试结果

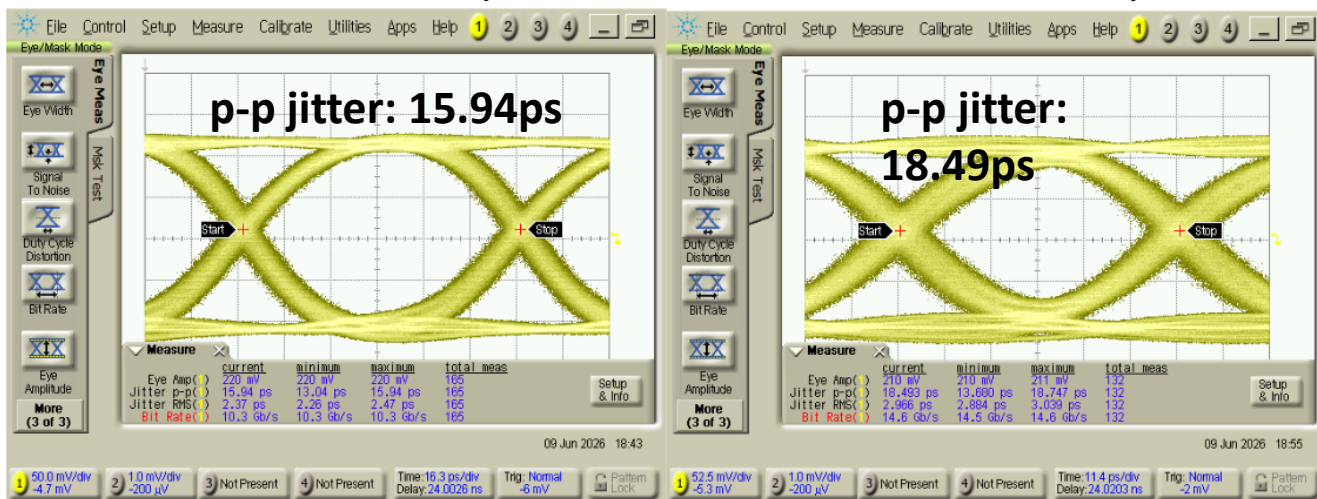
通道 2 输出驱动级电压: 3V Vbias\_Tee: 2V 码型: PRBS7 输入信号幅度 300mv  
输入差分 SMA cable 正常 30 cm, 输出单端 SMA cable 正常 30 cm;



● 不同速率下，激光器驱动芯片电测试通道2测试结果

输入信号速率: 5Gbps

输入信号速率: 6.1Gbps

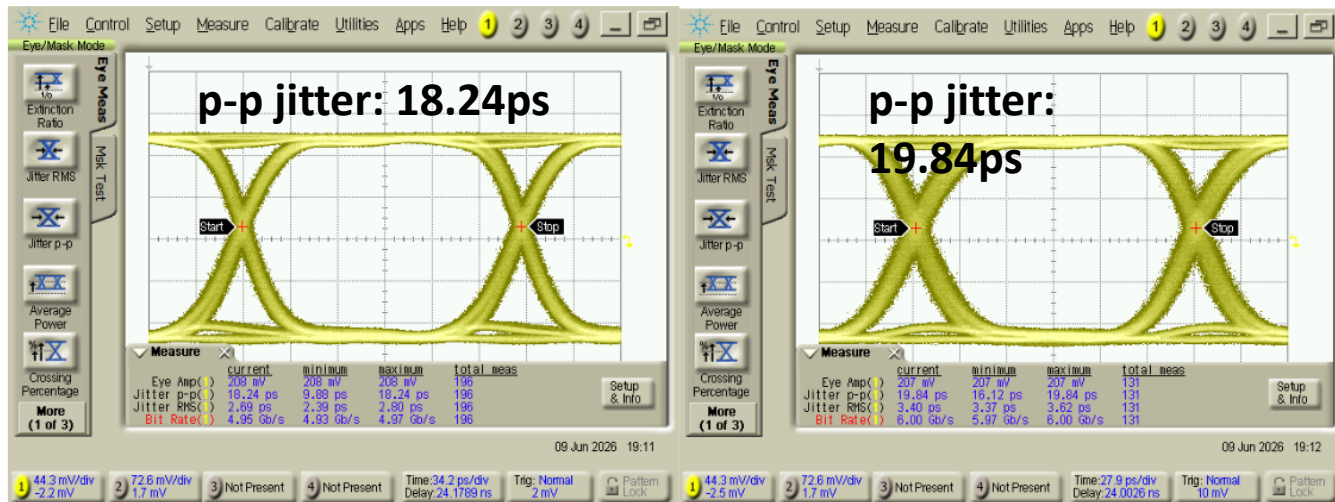


输入信号速率: 10.24Gbps

输入信号速率: 14Gbps

# 激光器驱动芯片电测试结果

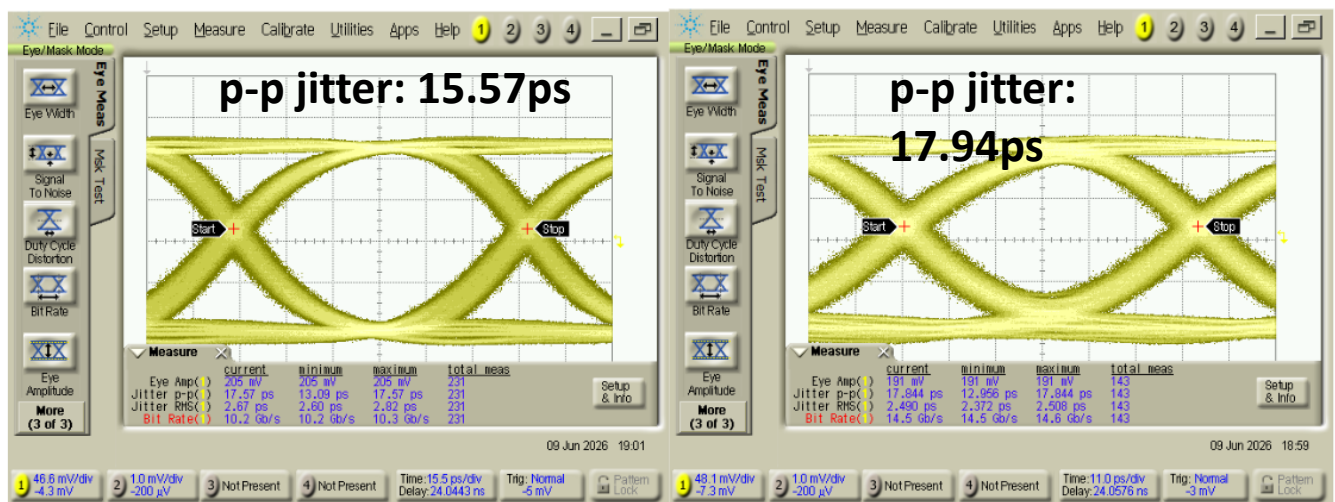
**通道 3** 输出驱动级电压: 3V Vbias\_Tee: 2V 码型: PRBS7 输入信号幅度 300mv  
输入差分 SMA cable 正常 30 cm, 输出单端 SMA cable 正常 30 cm;



输入信号速率: 5Gbps

输入信号速率: 6.1Gbps

● 不同速率下, 激光器驱动芯片电测试通道3测试结果



输入信号速率: 10.24Gbps

输入信号速率: 14Gbps

# 激光器驱动芯片电测试多通道测试结果

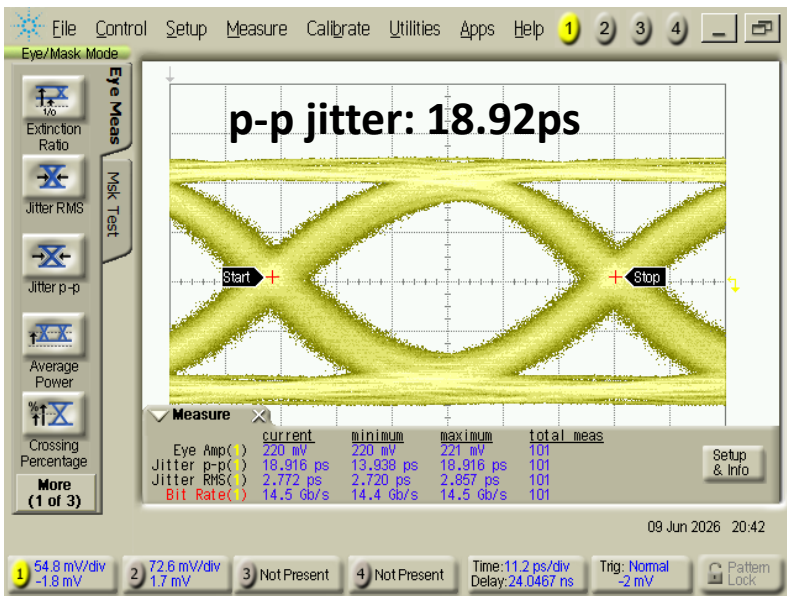
## 3 通道同时输入同源 14Gbps 信号的输出眼图

三个通道的输入信号均来自同一信号源

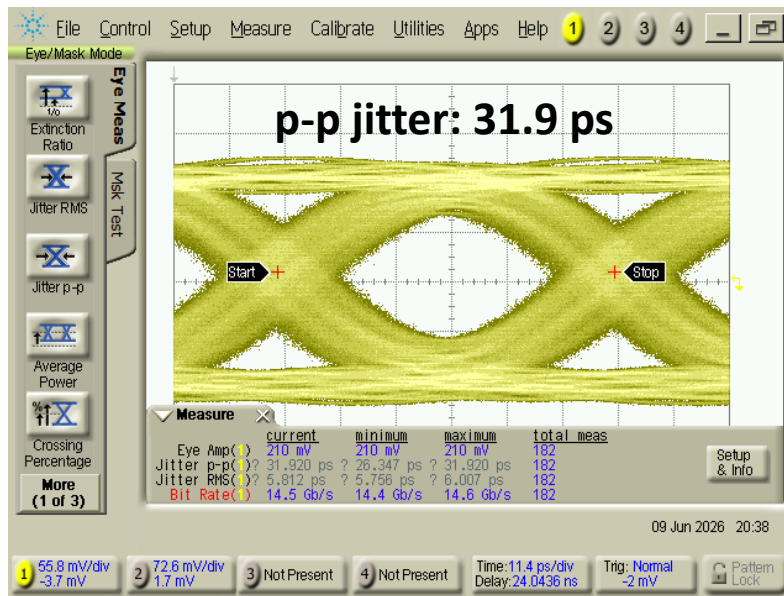
输入信号：幅度 300 mV，14Gbps 的 PRBS7 信号；输出驱动级电压：3V

Vbias\_Tee: 2V

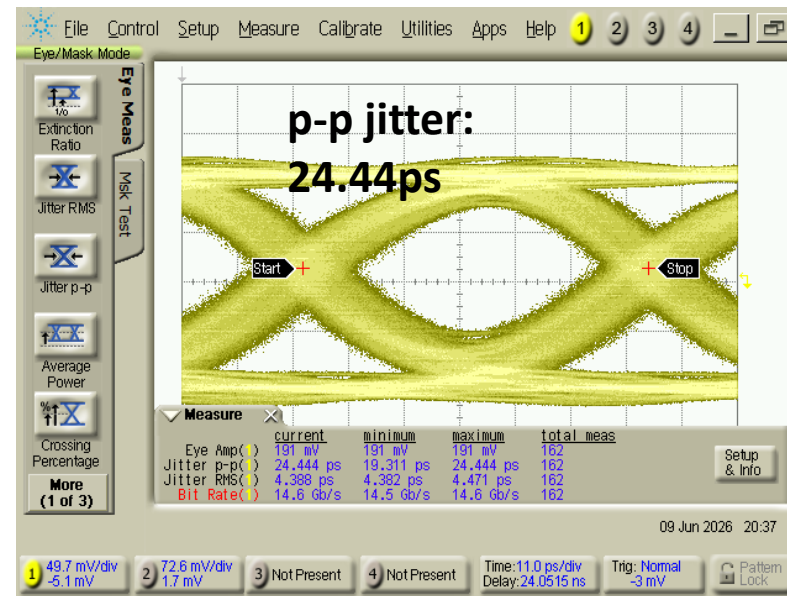
- 3通道同时工作在14 Gbps/ch下，jitter从18ps（单通道工作）增加至最多31.9ps



通道1  
14Gbps眼图



通道2  
14Gbps眼图



通道3  
14Gbps眼图

# 激光器驱动芯片电测试多通道测试结果

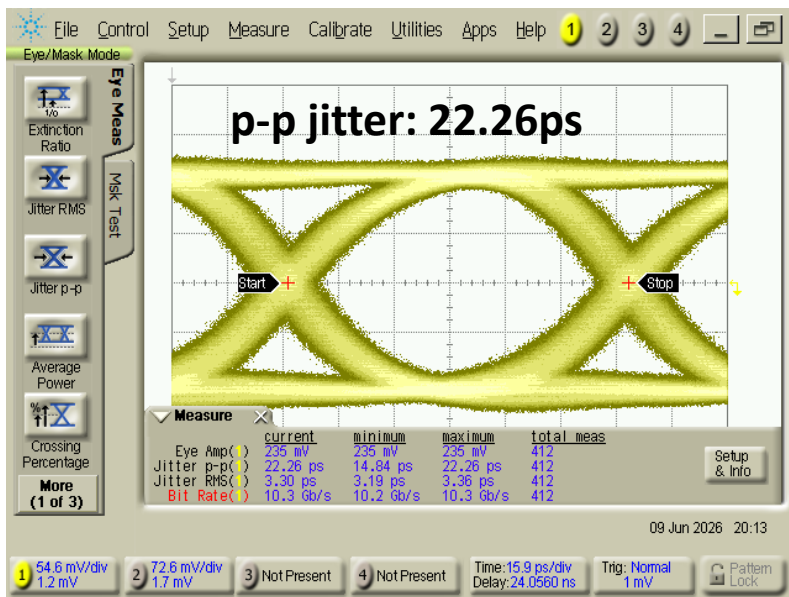
## 3通道同时输入同源10.24 Gbps信号

三个通道的输入信号均来自同一信号源

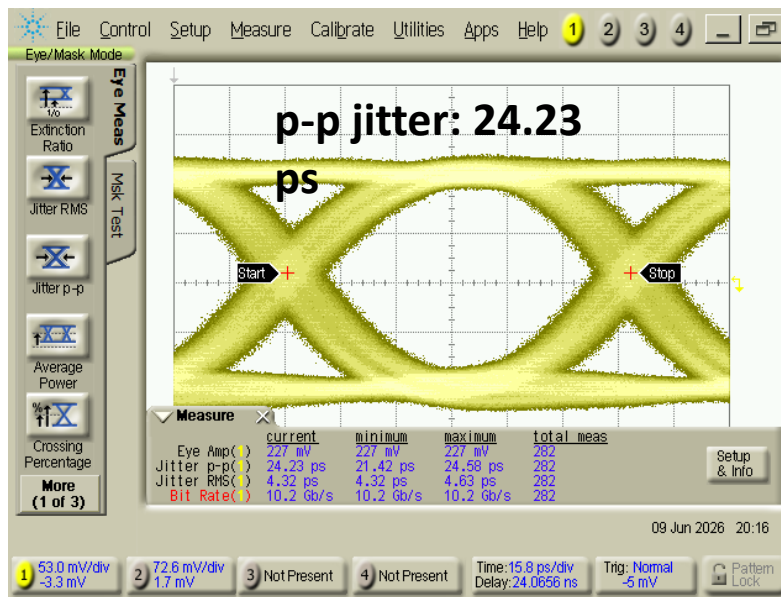
输入信号：幅度 300 mV，14Gbps 的 PRBS7 信号；输出驱动级电压：3V

Vbias\_Tee: 2V

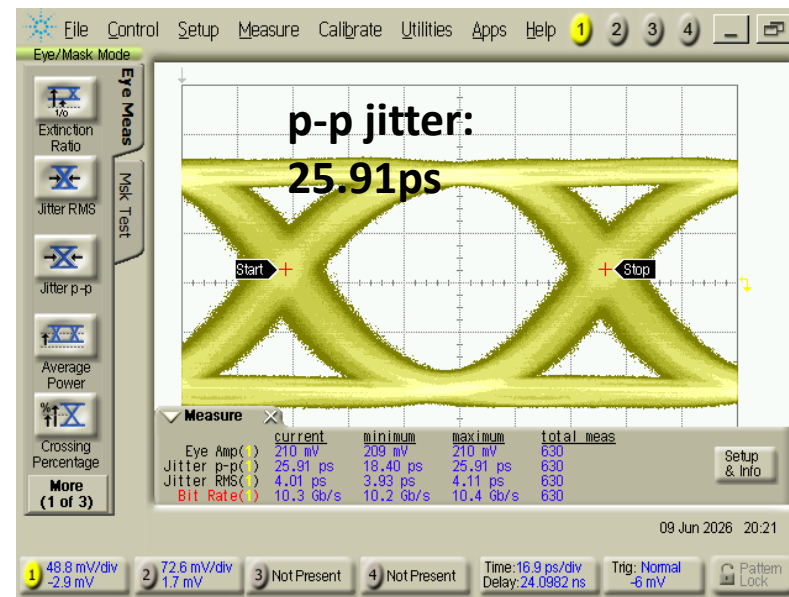
- 3通道同时工作在10.24 Gbps/ch下，jitter从16ps（单通道工作）增加至最多25.91ps



通道1  
10.24Gbps眼图



通道2  
10.24Gbps眼图



通道3  
10.24Gbps眼图

# 总结

---

- **激光器驱动芯片、TIA跨阻放大芯片采用中芯国际SMIC 55nm CMOS制程完成了设计、流片制造。**
- **目前两款芯片已返回，激光器驱动芯片已完成了初步的电性能测试，输出了清晰张开的10.24 Gbps/ch，5 Gbps/ch电眼图，符合设计预期，评估了多通道同时下的通道性能。**
- **TIA跨阻放大芯片以及两款芯片的光测试正在进行中，后续将进一步进行报告。**