

半导体径迹探测体系与关键技术研发

严琪

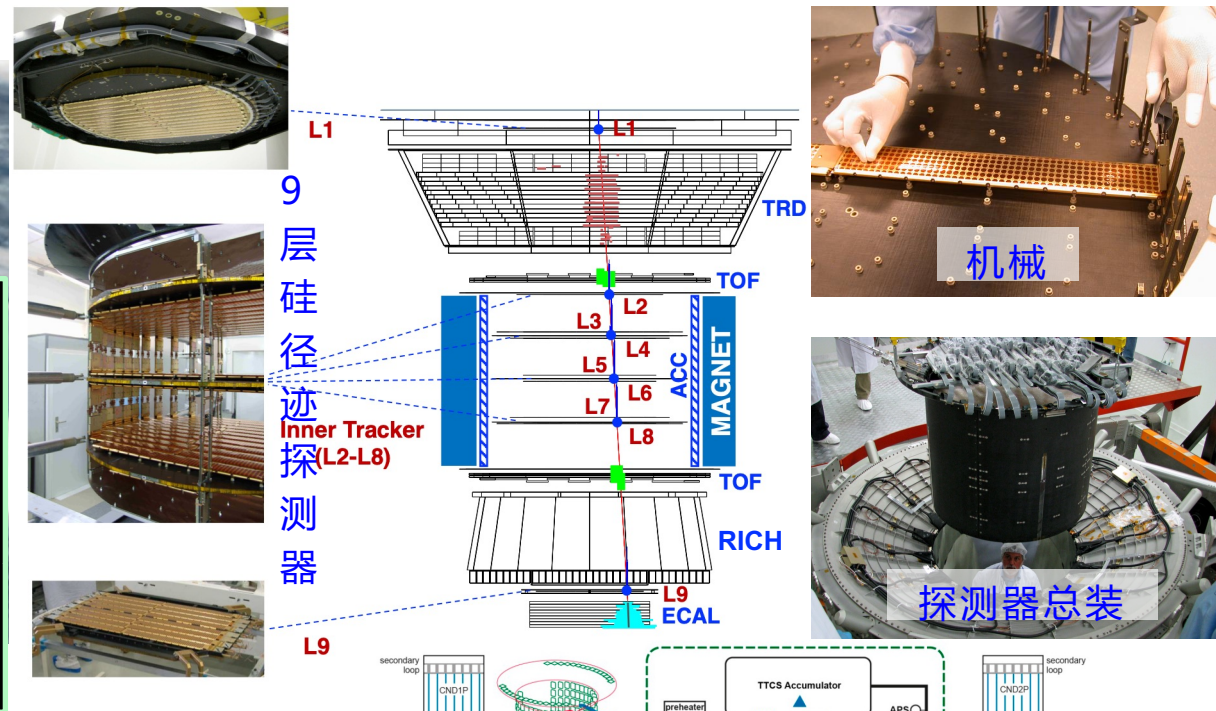
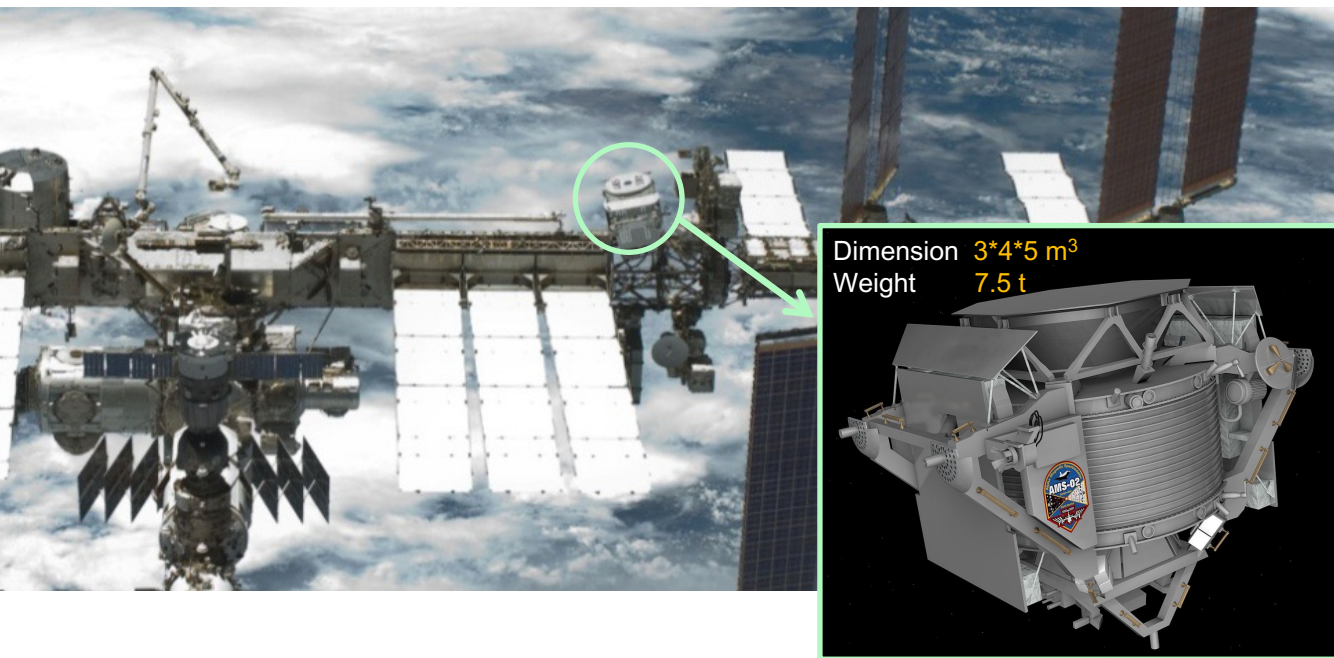
qyan@ihep.ac.cn

中国科学院高能物理研究所

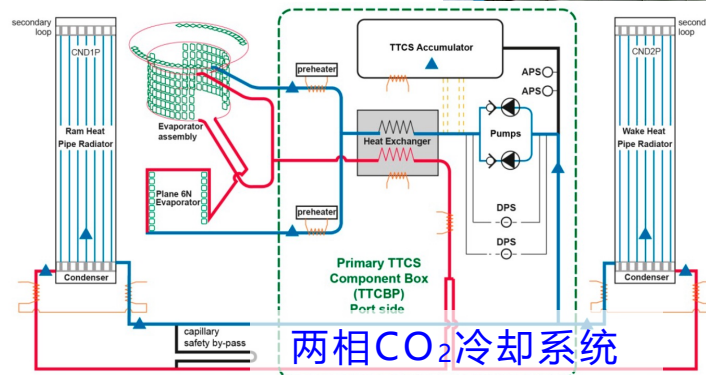
第六届半导体辐射探测器研讨会，2026年4月17日，上海

个人背景

2024年4月回国加入高能所（此前10年在麻省理工学院工作），之前长期从事国际空间站上的阿尔法磁谱仪（AMS）实验，并开展了硅径迹探测器的关键技术研究。回国后主要负责硅径迹探测器（以CEPC探测器为牵引）的相关研发工作



阿尔法磁谱仪(AMS)是目前世界上唯一与地面加速器上使用的最先进探测器相类似的精密太空粒子磁谱仪，造价约20亿美金。AMS的物理目标包括测量宇宙线中的各种带电粒子和反粒子从而对暗物质、反物质、以及宇宙线的起源进行研究，此外还包括在宇宙线中寻找其他新物理

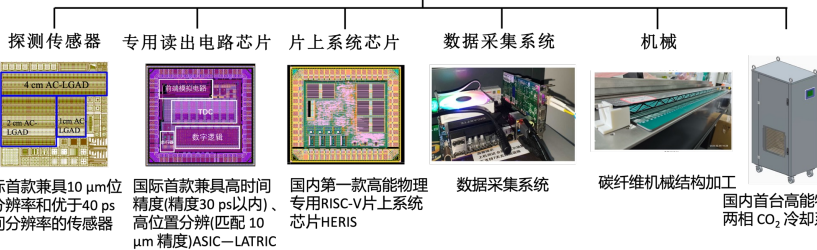


半导体探测器系统研发计划

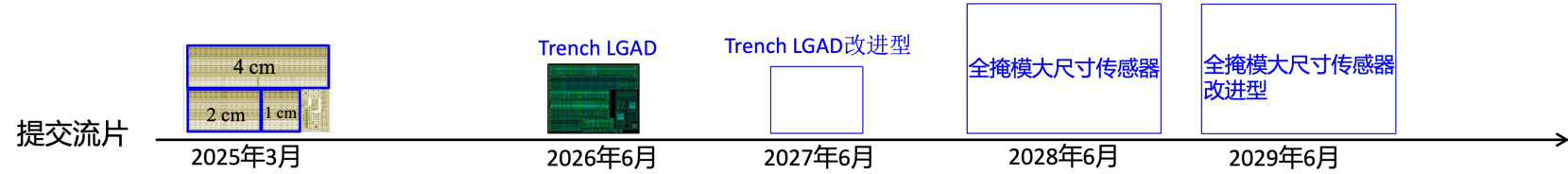
□ 半导体探测器系统级研发

- 以下一代粒子磁谱仪研制为目标，围绕兼具皮秒级时间分辨与微米级位置分辨能力的半导体探测技术，系统开展新型传感器—专用读出电子学—系统集成—原理工程样机研发，**构建高性能半导体径迹探测器的完整技术链**

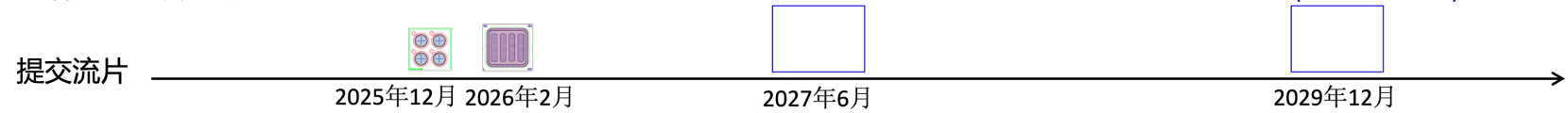
硅径迹探测器系统研发



- LGAD传感器将朝着工艺优化、大传感器尺寸、高探测性能、以及低功耗方向研发:



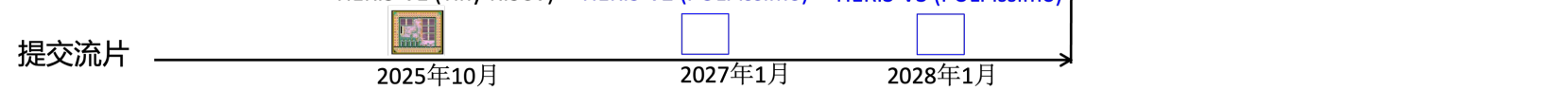
- 增益型SiC传感器:



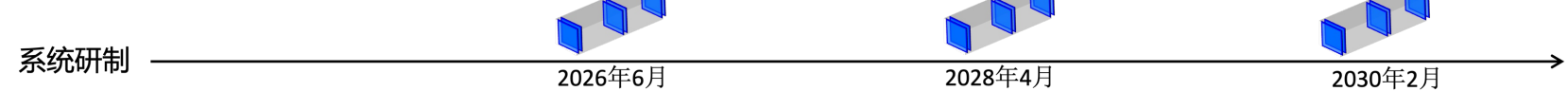
- 高精度读出ASIC芯片 LATRIC往更高集成度、多通道方向发展:



- 片上系统芯片HERIS:



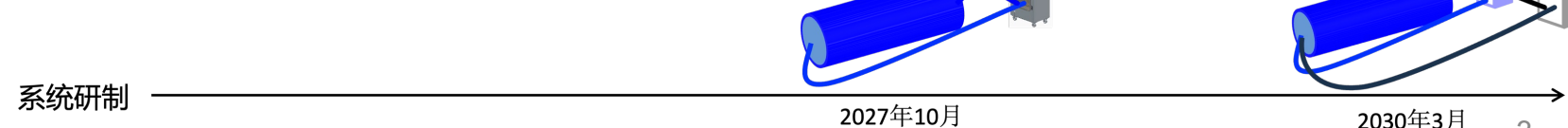
- 束流望远镜系统:



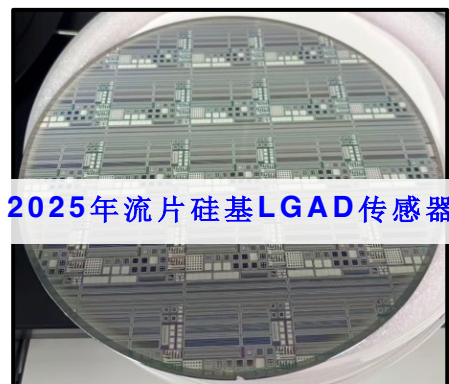
- 两相CO₂冷却系统:



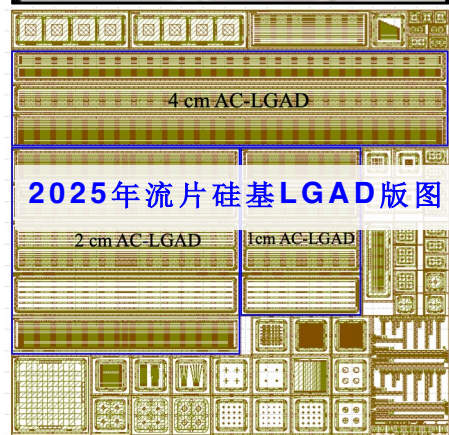
- 探测器样机:



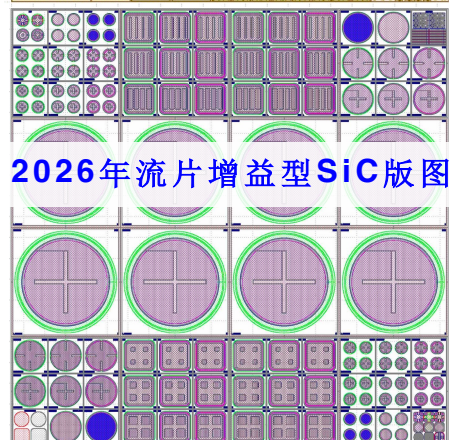
项目半导体传感器及相关芯片研发



2025年流片硅基LGAD传感器



2025年流片硅基LGAD版图



2026年流片增益型SiC版图

□ 半导体探测传感器：

- 硅基传感器：国际首款时间分辨优于40 ps、兼具位置分辨10微米的大尺寸硅基传感器
- SiC传感器：研制出工艺稳定、可工程化应用的4H-SiC传感器，时间分辨 ~30 ps，适合在高温与强辐照下工作

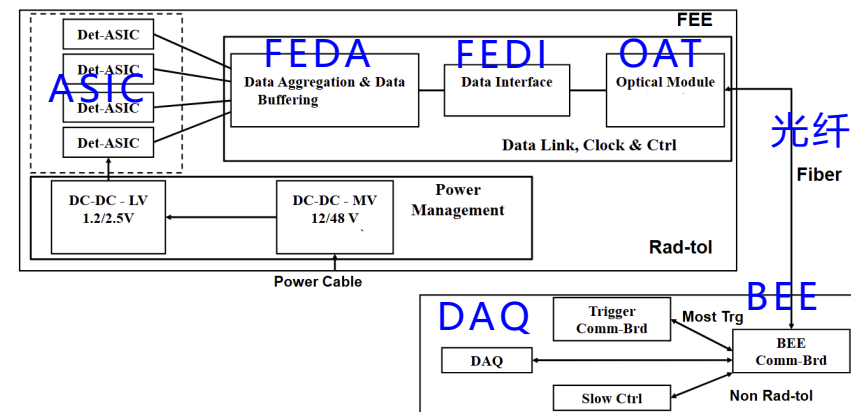
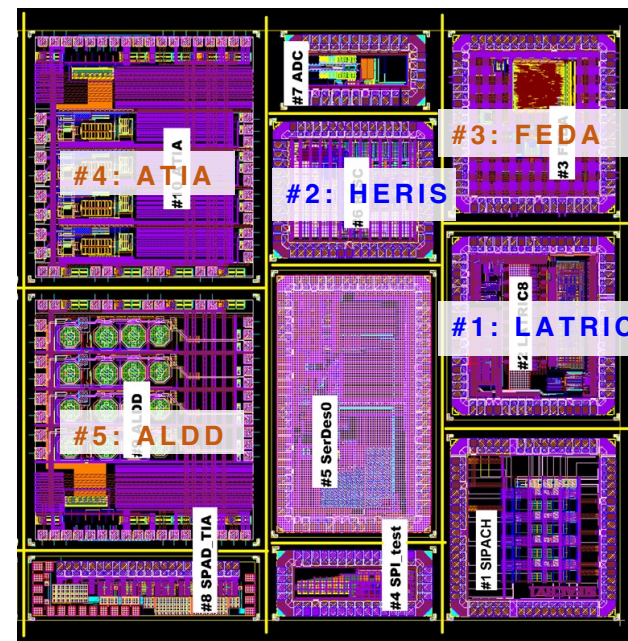
□ 半导体探测器专用读出集成电路：

- LATRIC系列：兼具高时间精度 (≤ 30 ps)、高位置分辨（匹配10 μm 测量精度）、低功耗和高集成度的半导体探测器读出芯片
- HERIS系列：国内首款粒子物理抗辐照RISC-V片上系统芯片

□ 其他高速数据传输专用集成电路：

- FEDA：10.24 Gb/s 数据汇总芯片
- FEDI：数据接口芯片
- ATIA：数据光电信号接收器
- ALDD：激光二极管驱动器

**高能所与华师、西工大等联合研发
(不局限于半导体探测器应用)**



规划的未来探测器电子学读出构架

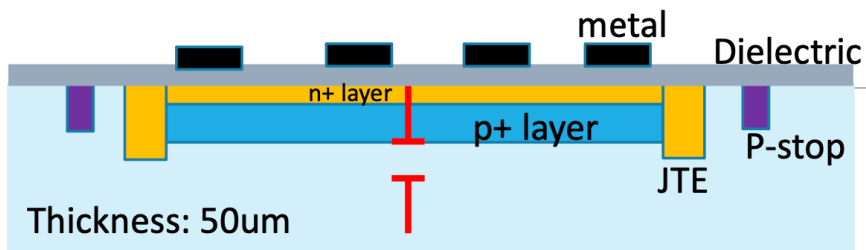
兼具高时间精度、高位置分辨传感器研发

研发首款兼具10 μm 位置分辨率、优于40 ps时间分辨率的大尺寸硅基传感器

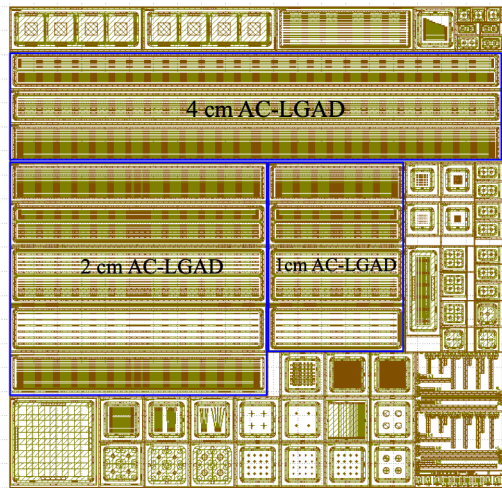
团队研发的交流耦合LGAD (AC-LGAD) 微条型传感器、往大尺寸 ($\geq 2\text{cm} \times 2\text{cm}$) 方向发展, 追求最佳位置分辨、时间分辨、以及更低功耗。2025年提交最新流片, 目前完成了5片晶圆 (共18片) 的制备、正在进行测试和工艺性能迭代

- 不同微条长度: 1 cm、2 cm、4 cm
- 不同微条间距: 100 μm 、200 μm 、500 μm
- 不同电极宽度: 25 μm 、50 μm 、100 μm
- 调节n⁺层掺杂浓度以优化位置分辨能力
- 优化外延层厚度以降低器件寄生电容, 减少读出功耗

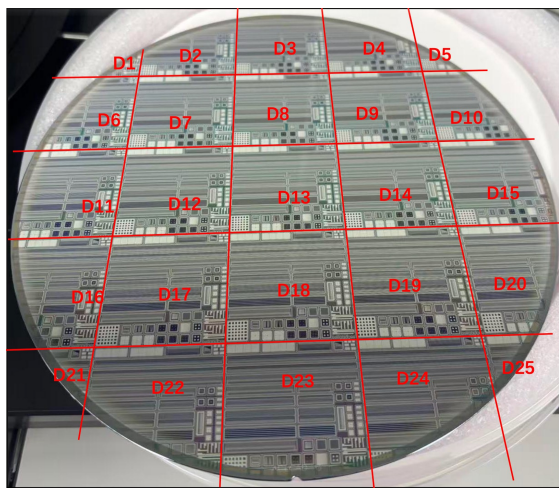
详见赵梅报告



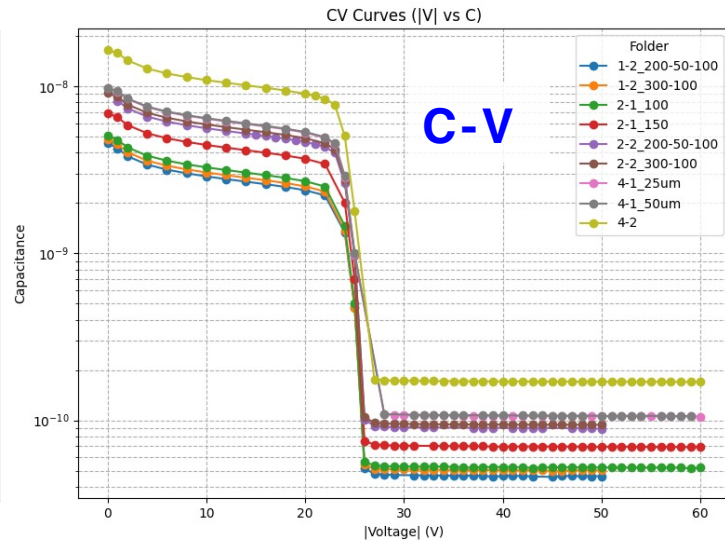
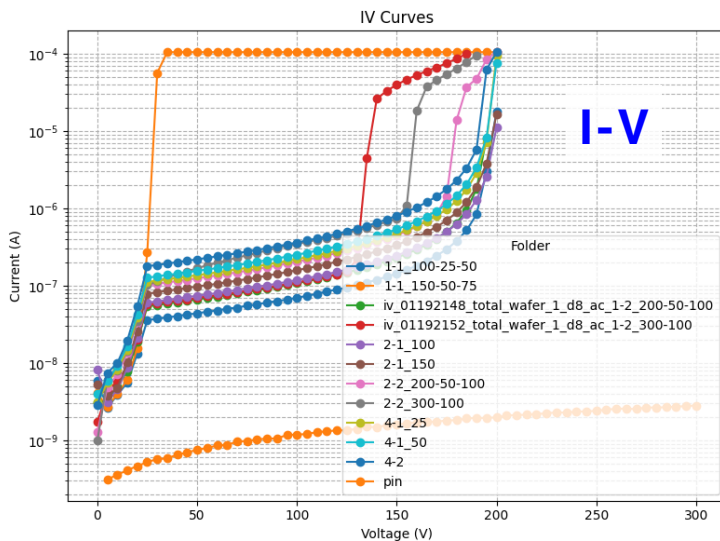
AC-LGAD结构图



流片AC-LGAD传感器版图



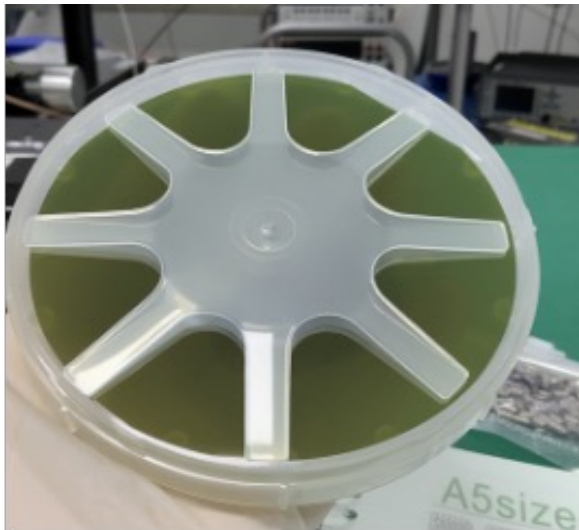
流片AC-LGAD晶圆



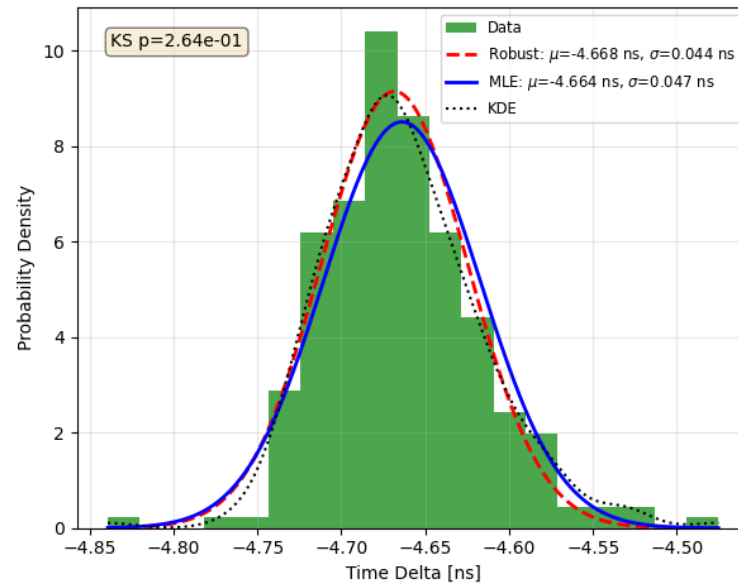
不同材料半导体传感器研发

增益型碳化硅 (SiC) 传感器研制

⇒ SiC具备宽禁带特性：高击穿电场、高热导率与热稳定性及优异抗辐照能力，适用于高温、高辐照等特殊场景。团队已完成两轮增益型SiC器件结构与工艺迭代，并于**2026年2月完成注入增益型SiC传感器设计并提交流片**。后续将围绕关键工艺开展攻关（重点包括衬底与外延优化、表面预处理、终端梯度注入、高温注入、掺杂剖面调控及退火激活），实现工艺突破，**研制出性能稳定、可工程化应用大尺寸高时间分辨SiC传感器**，形成“硅基为主线、多材料协同发展”的半导体探测器研发体系

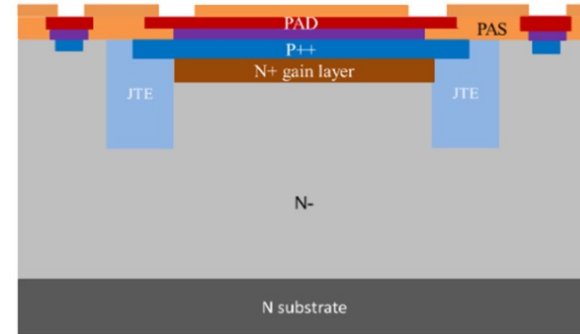


第一版SiC流片晶圆

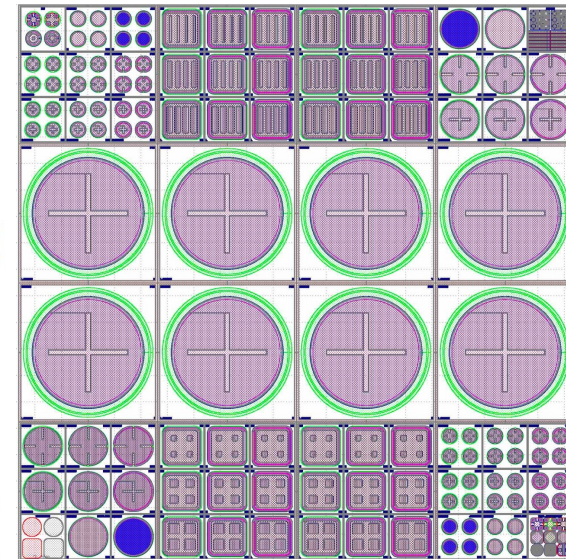


第一版SiC PIN时间分辨率34 ps

详见张希媛报告



注入增益型SiC结构图



最新流片SiC传感器版图

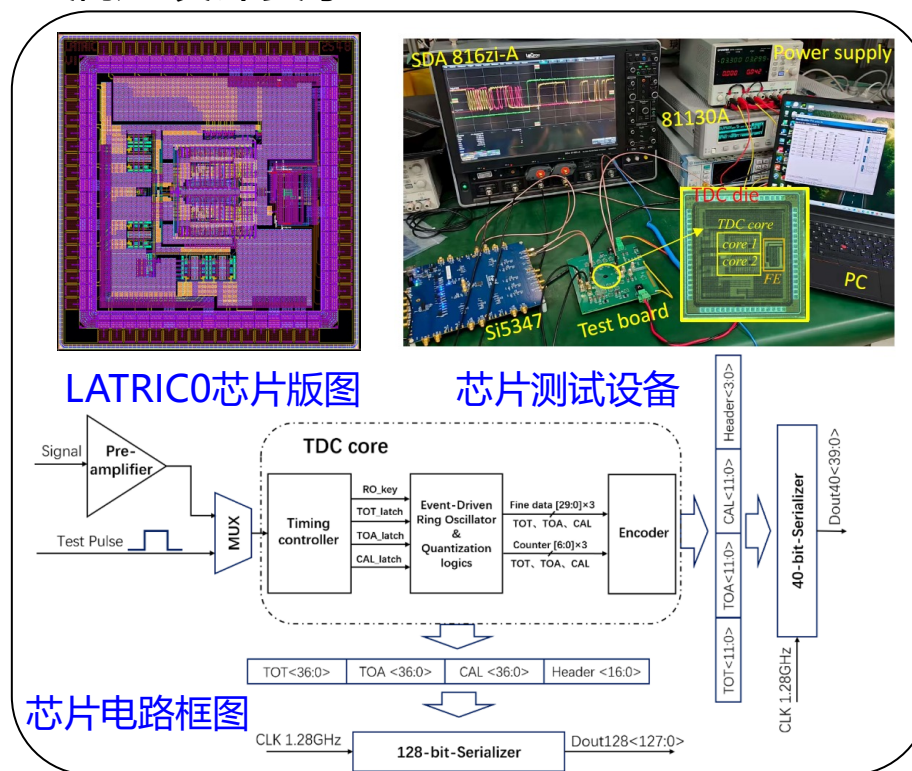
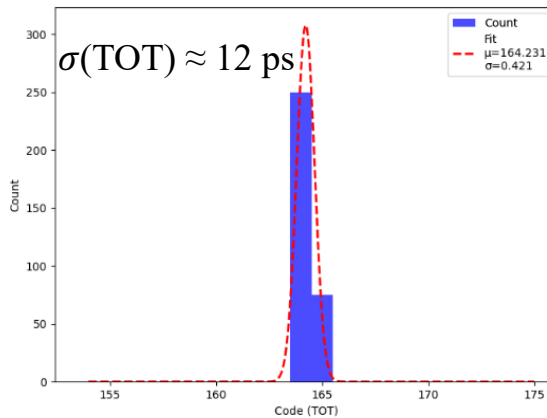
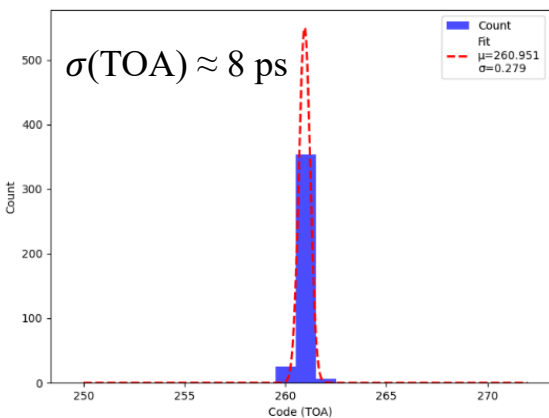
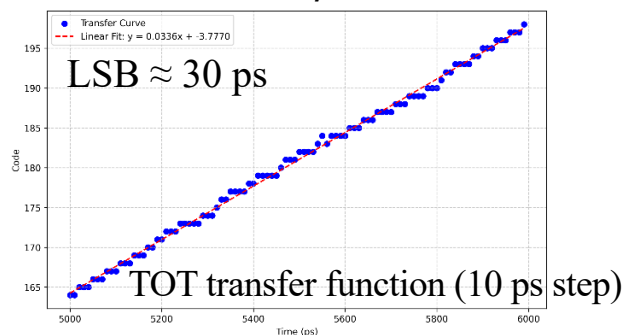
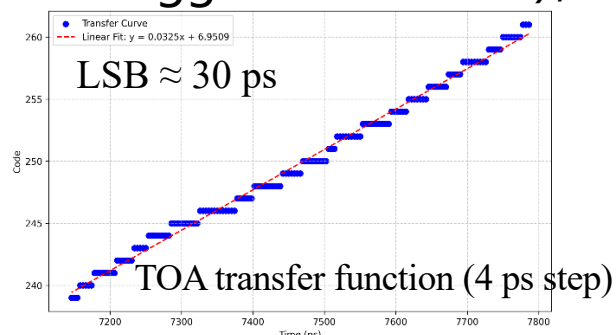
高精度半导体探测器读出芯片的研发

研发兼具高时间精度 (≤ 30 ps)、高位置分辨 (匹配 $10\ \mu\text{m}$ 测量精度)、低功耗和高集成度 ($100\ \mu\text{m}$ 通道间距、 ≥ 64 通道) 的半导体探测器读出ASIC芯片LATRIC:

第一版原型单通道芯片LATRIC0, 于2025年4月份完成设计提交流片

- ASIC集成了模拟前放、甄别器、时间数字转换器TDC、串行器用于数据读出
- 实测得到的时间最低有效位 (LSB) 约30 ps。测量到的TDC功耗0.1 mA (1.2 V) @ 0.5 MTPS (Mega-Trigger Per Second), 0.3 mA @ 1 MTPS, 0.5 mA @ 2 MTPS满足设计要求

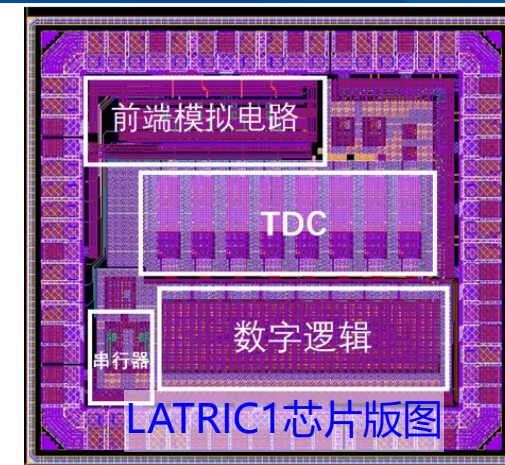
详见严雄波报告



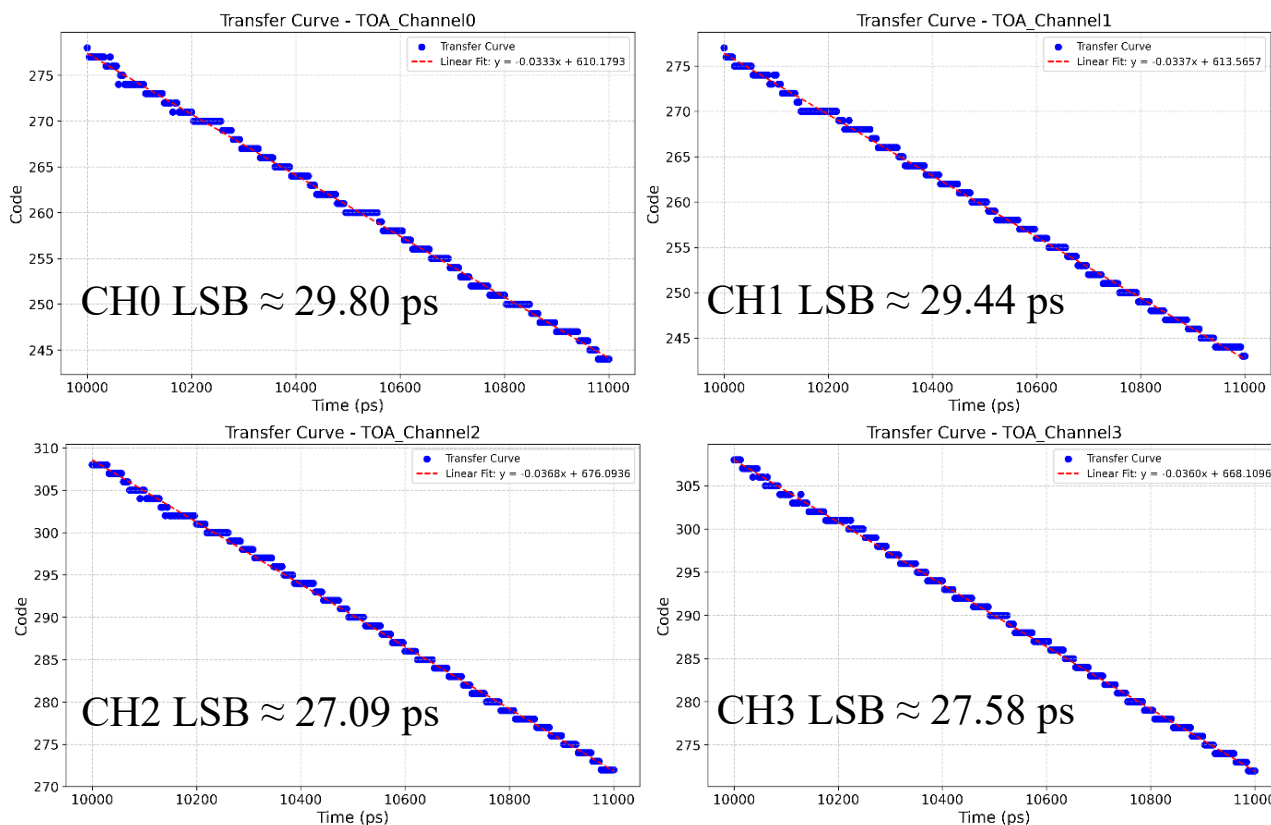
读出芯片LATRIC最新研发进展

⇒ **第二版芯片LATRIC1采用8通道设计，2025年10月份完成设计并递交流片**

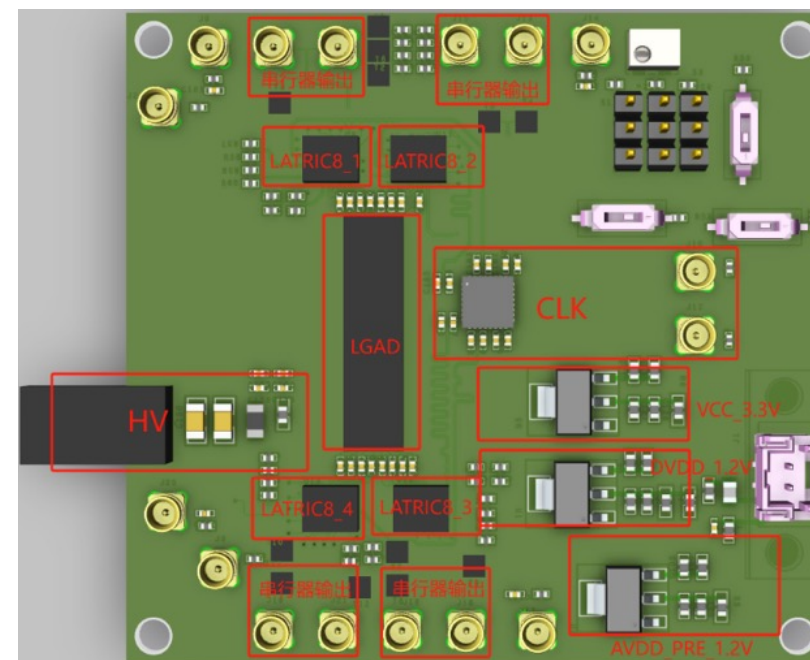
- 4通道集成模拟前端与TDC，另外4通道TDC接差分脉冲接收器，通道间距100 μm
- 性能优化包括：增强型模拟前端以提升前置放大器增益以改善信噪比；编码器逻辑精细化；增加事件构建器及时间戳功能等



详见严雄波报告

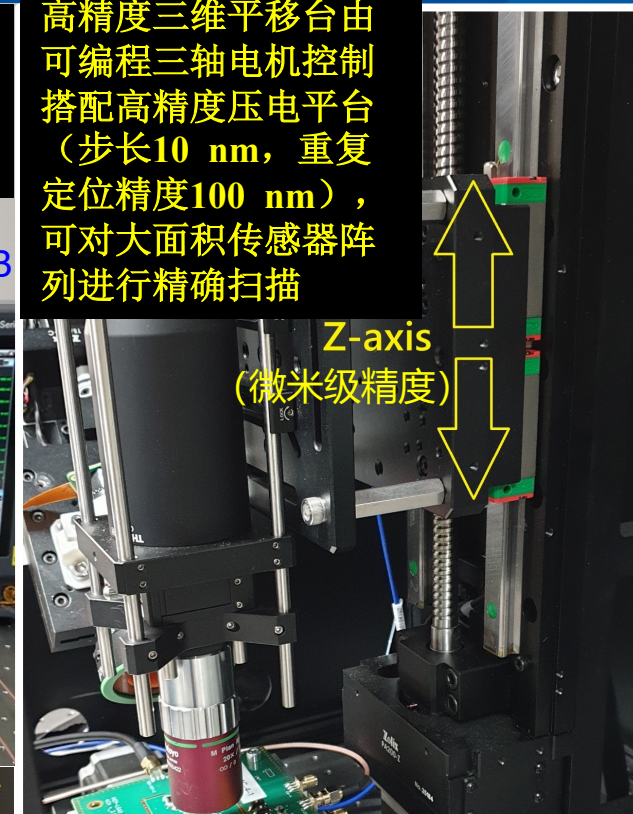


2026年3月回片的LATRIC1最新实测时间有效位 (LSB)

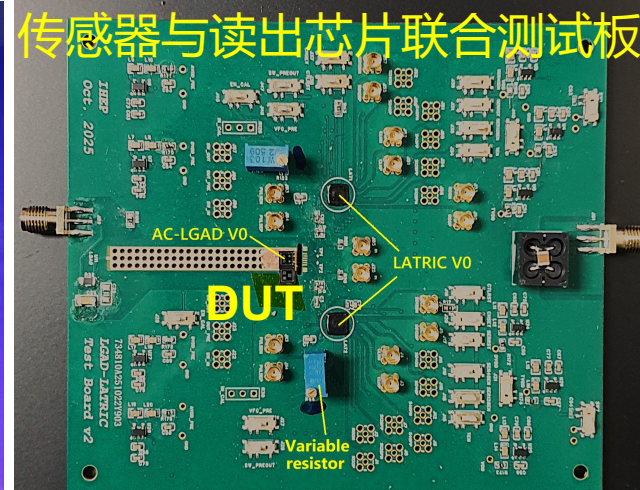
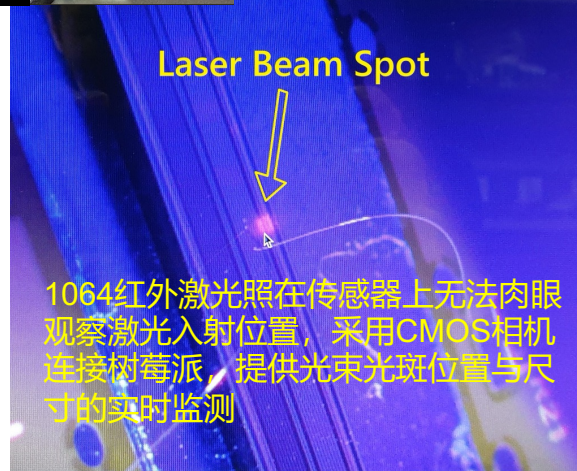


LATRIC1与传感器的联合测试板已提交制板

传感器与读出芯片联合测试



□ 使用高精度皮秒激光TCT测试系统对最新研制的传感器及读出芯片进行性能测试



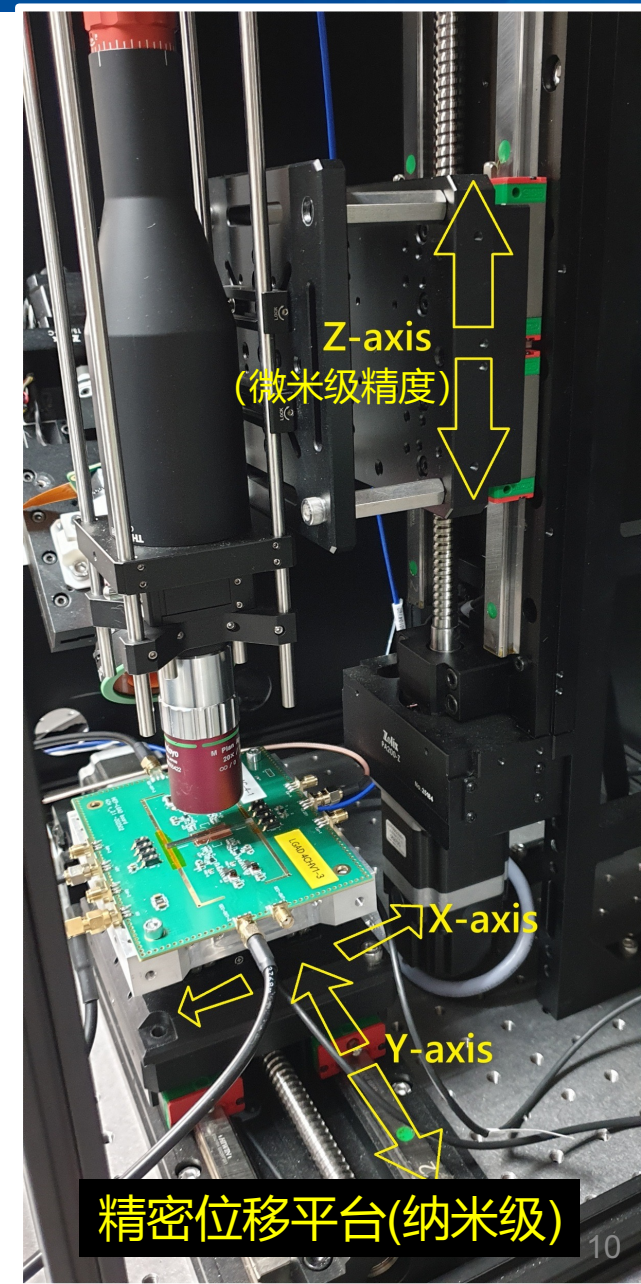
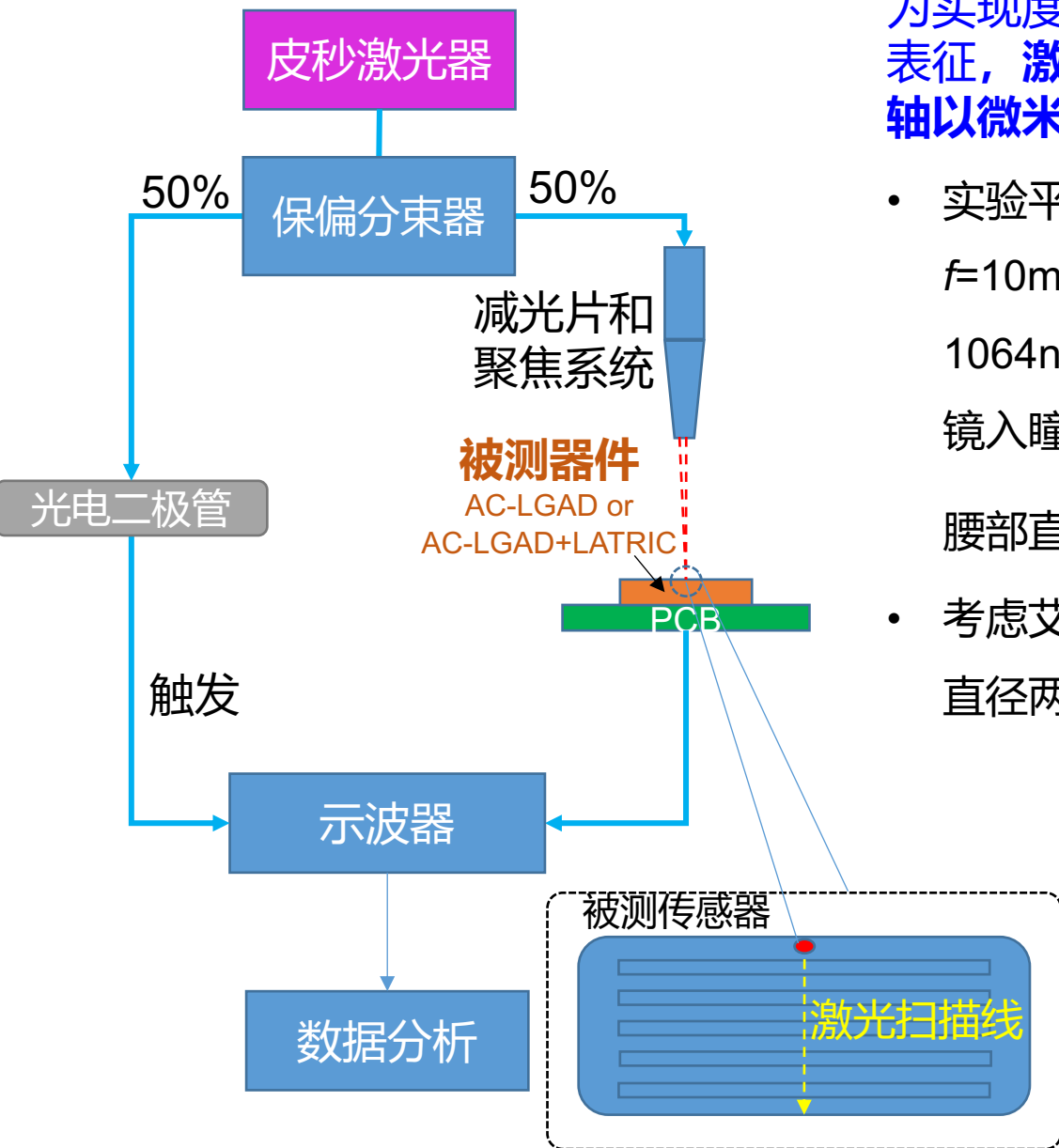
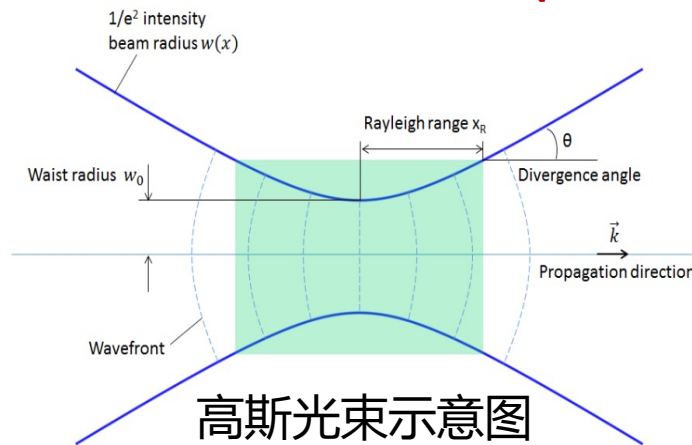
高精度皮秒激光TCT测试系统

为实现度位置分辨率和时间分辨率的高精度表征，激光光斑需聚焦至微米尺度，要求Z轴以微米精度对焦至焦平面：

- 实验平台采用Mitutoyo 20X扩束镜（焦距 $f=10\text{mm}$ 、数字孔径 $N_A=0.42$ ）对 1064nm 激光进行聚焦。根据光学理论，物镜入瞳直径 $D=2*N_A*f=8.4\text{mm}$ ，对应高斯光束

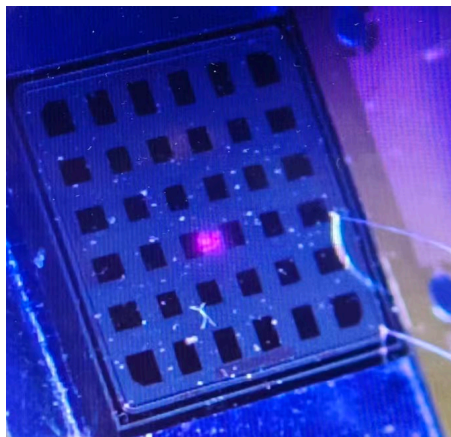
$$\text{腰部直径} \approx \frac{4\lambda f}{\pi D} = \frac{4 * 1.065 \mu\text{m} * 10\text{mm}}{\pi * 8.4\text{mm}} = 1.62 \mu\text{m}$$

- 考虑艾里效应，实际光斑约为高斯光束腰部直径两倍，**光斑理论最小值 $\sim 3.24 \mu\text{m}$**

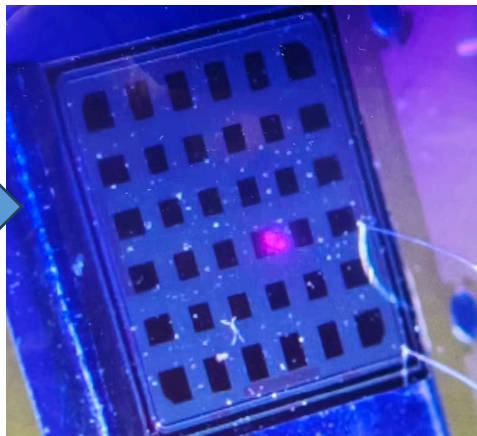


软硬协同测试系统（自动扫描激光光斑“刀刃法”）

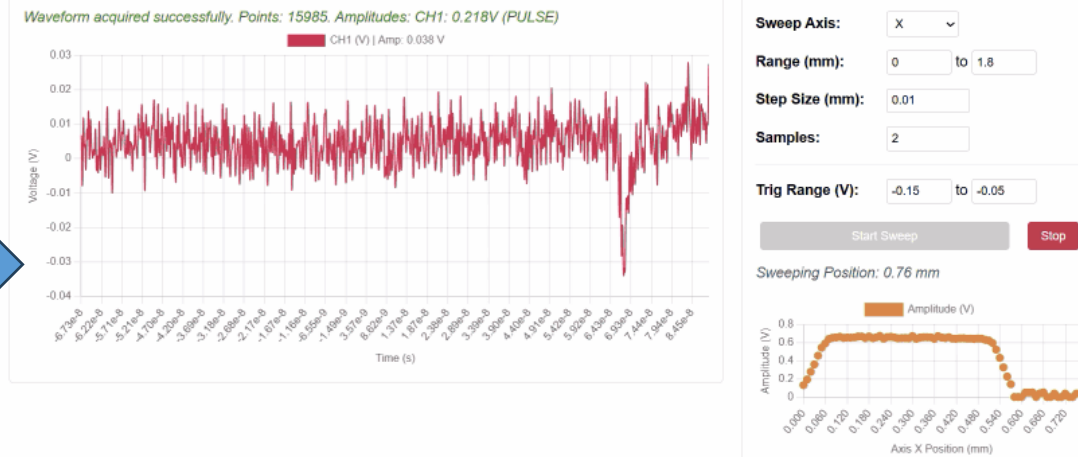
“控制压电平台移动->数据采集传输->上位机光斑分析->调整激光Z轴高度” 全自动闭环流程，自动寻找 Z_0 以最小化光斑



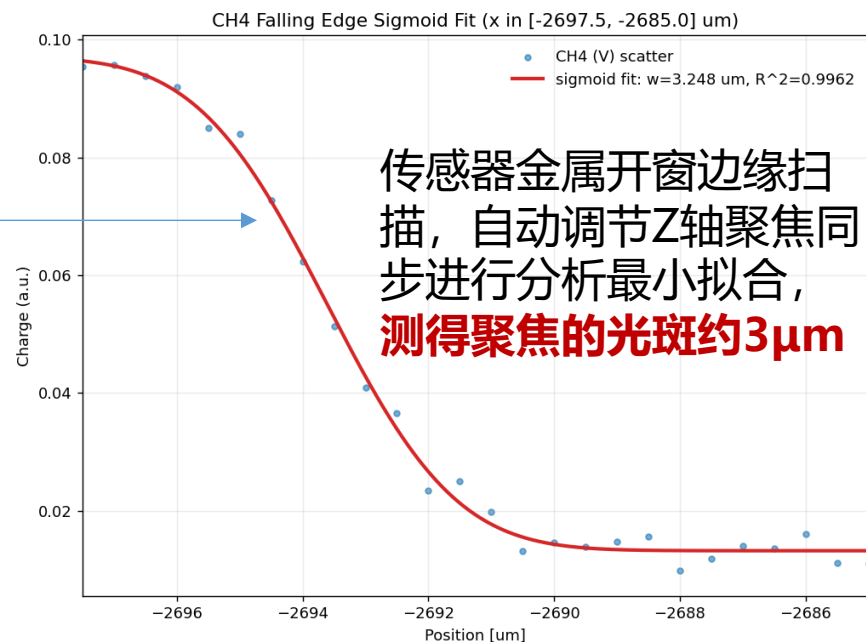
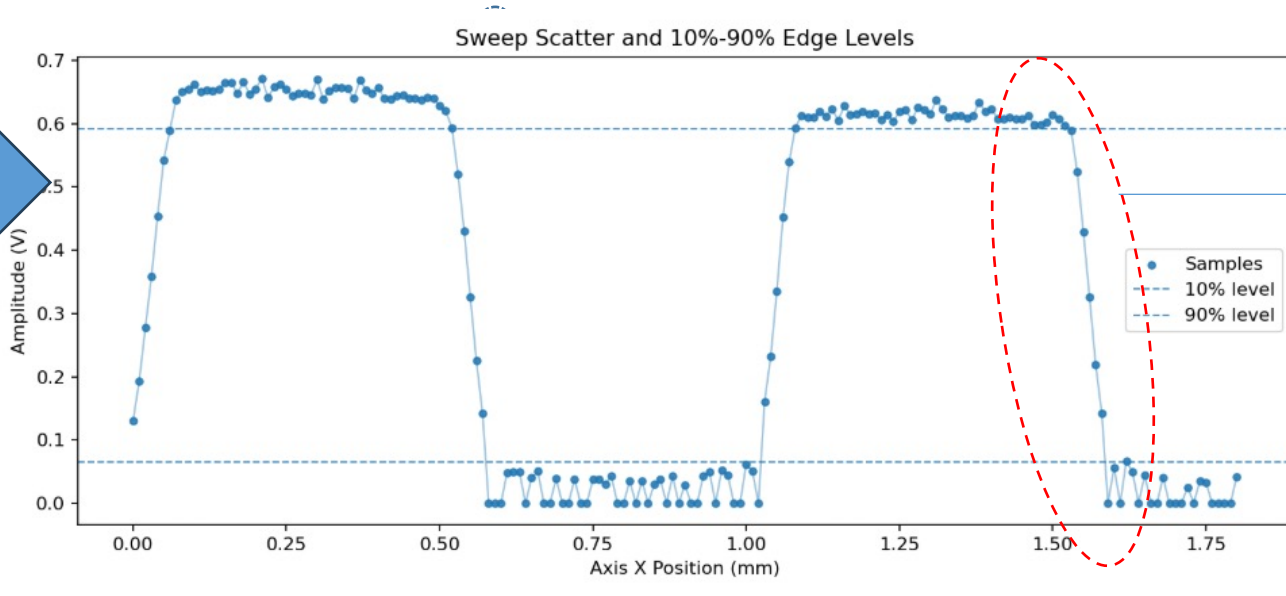
X轴移动



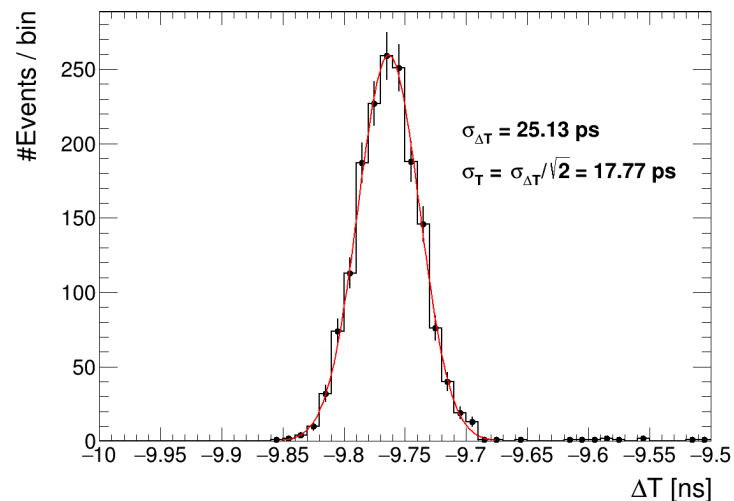
提取幅值



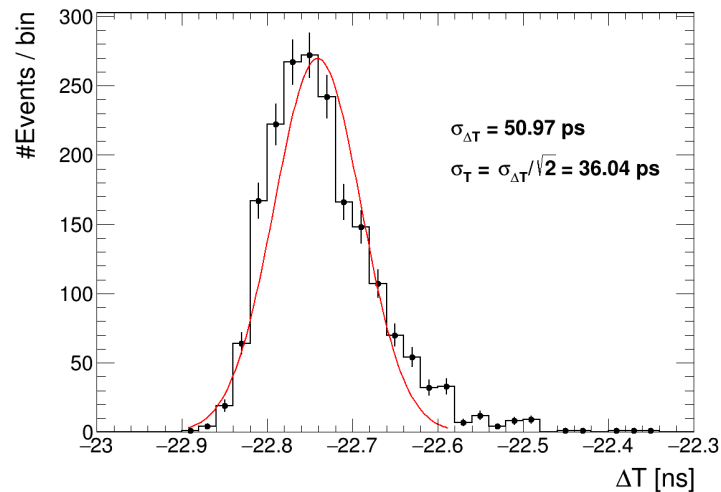
扫描结果



硅基LGAD与LATRIC芯片联合测试时间分辨



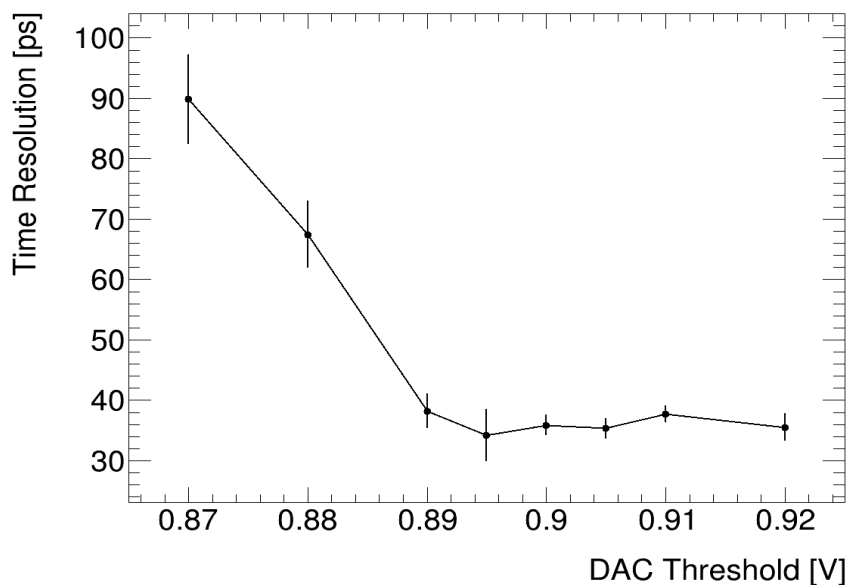
在100%激光强度条件下，测量得到的LGAD+LATRIC时间分辨为18ps



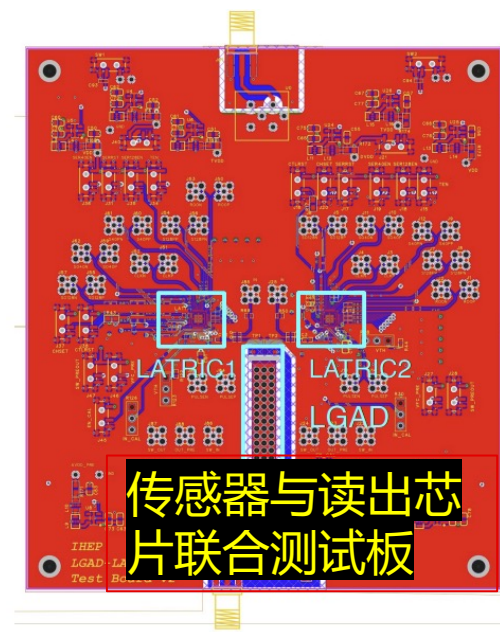
在MIP等效激光强度 (0.5%) 条件下，测量得到的LGAD+LATRIC时间分辨为36 ps



两个LATRIC芯片测量得到的时间差分布



在MIP等效激光强度条件下，随着阈值上升，时间分辨率改善，并在0.89–0.92 V区间内稳定达到约36 ps



首款片上系统芯片研发

□ 首款粒子物理专用抗辐照RISC-V片上系统 (SoC) 芯片HERIS

⇒ 传统ASIC芯片采用固化硬件逻辑架构，难以满足下一代探测器对灵活性、可配置、智能化的需求。“前端智能化”是探测器读出电子学的一个重要发展方向，核心在于前端引入可编程SoC构架（集成CPU、内存、总线、外设等），实现从“被动读出”向“主动感知与自适应控制”的转变。 **定位于国内首款粒子物理抗辐照RISC-V片上系统芯片，原型芯片HERIS-V1（基于Tiny RiscV构架）**于2025年初启动研制。团队完成了从RTL代码开发、FPGA原型验证到数字后端集成设计的全流程，**并于2025年10月完成55 nm CMOS工艺流片**；未来，该芯片将与读出芯片LATRIC集成，构建“高精度测量+片上智能处理”协同架构体系

➤ Core (Tiny RiscV)

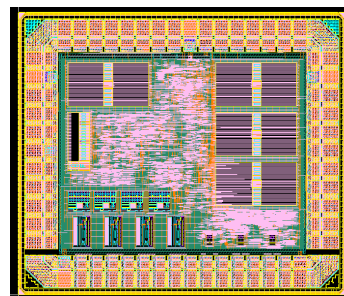
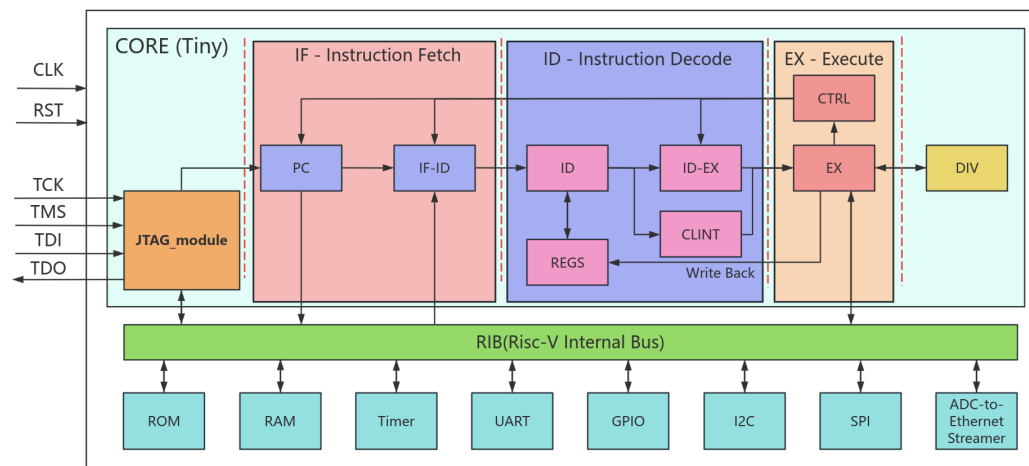
- RV32IM指令集
- 三级流水线
- CoreMark/MHz = 2.4

➤ JTAG接口

- 支持OpenOCD
- 支持GDB调试启动

➤ 外设

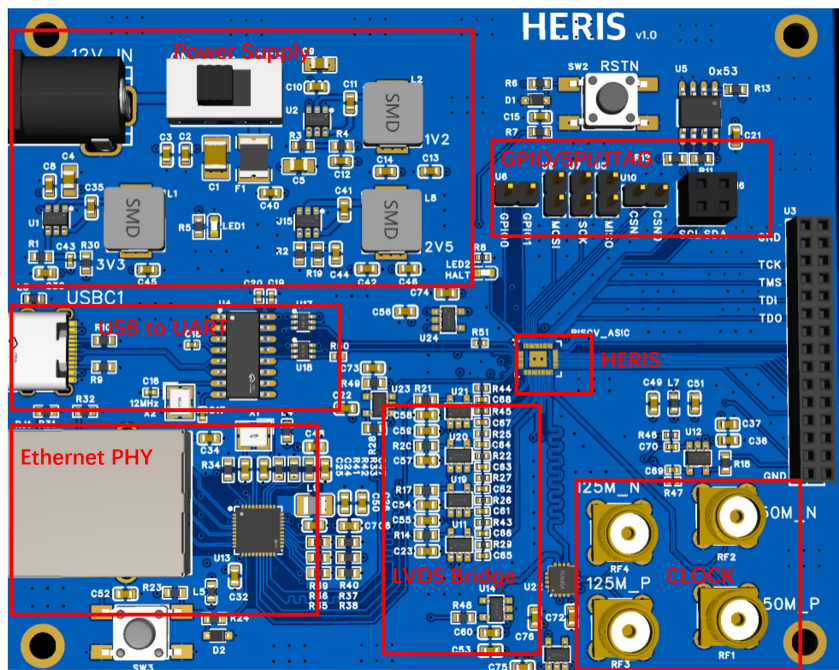
- 4 KB ROM, 32 KB RAM
- 支持I2C, UART, and SPI
- 集成ADC数据收集模块并通过UDP协议传输



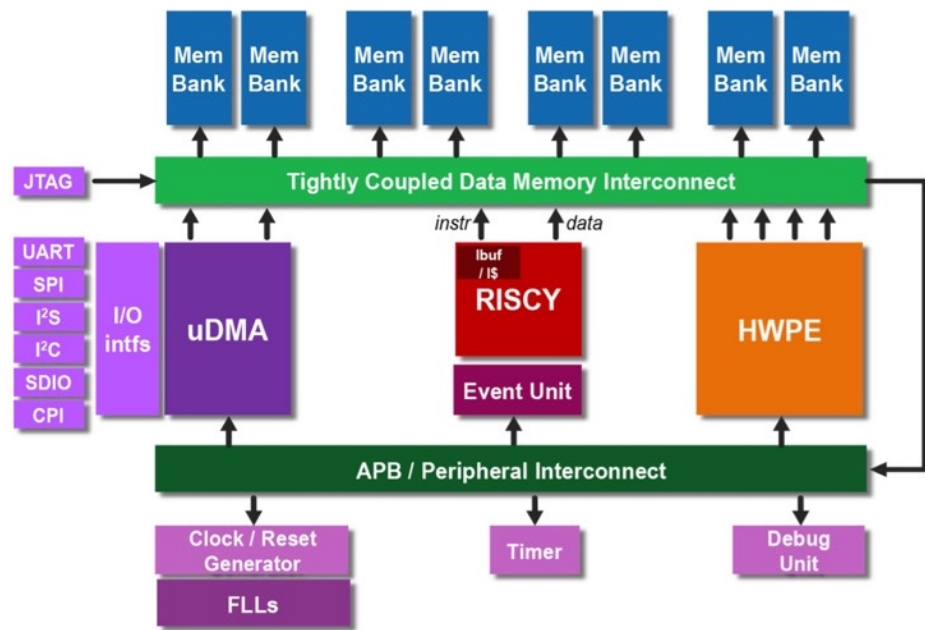
- 55 nm 工艺制程
- 工作频率 50 MHz
- 芯片面积 1.020 x 1.196 mm
- 工作电压 1.2 V

片上系统芯片HERIS后续研发计划

- ⇒ 针对HERIS-V1回片后的测试，已完成芯片测试板设计（支持UDP、SPI、UART等多种接口）并提交制板，后续将开展功能验证与扩展、与LATRIC读出芯片联合调试及抗辐照测试等。针对Tiny-RISCV架构组合逻辑路径较长、主频受限（<100 MHz）等问题，**下一代HERIS-V2将基于PULPissimo SoC平台构建新一代核心架构（RISCY/Ibex两款内核）**，具备高度模块化与可扩展性，兼顾低功耗与高性能需求。团队已完成仿真搭建，实现从架构、仿真验证到运行的完整技术贯通。**下一代HERIS芯片将重点开展体系化抗辐照加固研究：构建“逻辑层TMR（三模冗余）+存储层ECC（纠错码）+系统层软件自愈”的多层次抗辐照加固架构**



HERIS-V1的PCB测试板图

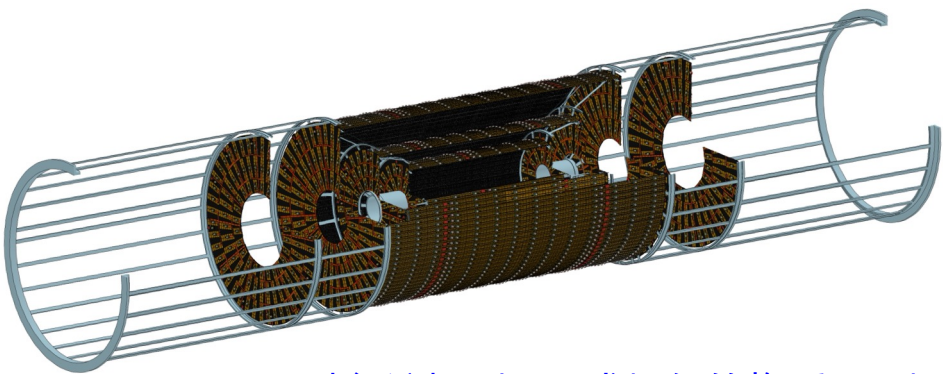


HERIS-V2采用新的PULPissimo SoC核心框架

半导体探测器机械工艺研发

□ 半导体探测器机械实验室建设

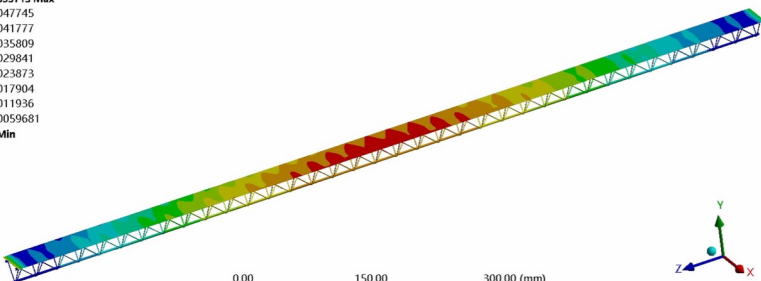
⇒ 带电粒子在材料上的多重散射，以及机械结构的稳定性和形变，直接影响径迹测量精度。同时探测器的发热需高效导出。这对低质量、高强度、高导热碳纤维复合结构与冷却的一体化设计与加工工艺提出了特殊要求。针对该领域国内尚缺乏体系化布局，**团队已成立机械实验室，围绕硅径迹探测器样机研制，系统开展碳纤维复合材料结构与制造工艺关键技术研究**，推动轻质复合材料的专业化研发以在半导体探测器中的工程化应用



硅径迹探测器要求极低的物质质量和极小变形 (单层 $<1\% X_0$ 、变形微米级)

D: Static Structural
Total Deformation
Type: Total Deformation
Unit: mm
Time: 1

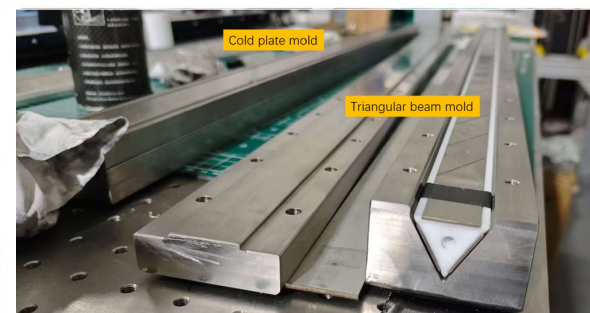
0.053713 Max
0.047745
0.041777
0.035809
0.029841
0.023873
0.017904
0.011936
0.0059681
0 Min



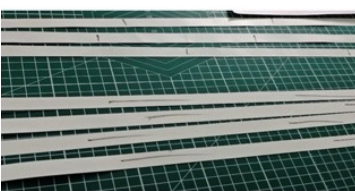
M55J预浸料 M55J碳纤维丝 碳纤维树脂和脱模剂



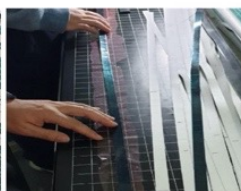
烘箱



设计加工的碳纤维热压磨具



碳纤维预浸料裁剪带



碳纤维预浸料铺层



涂脱模剂

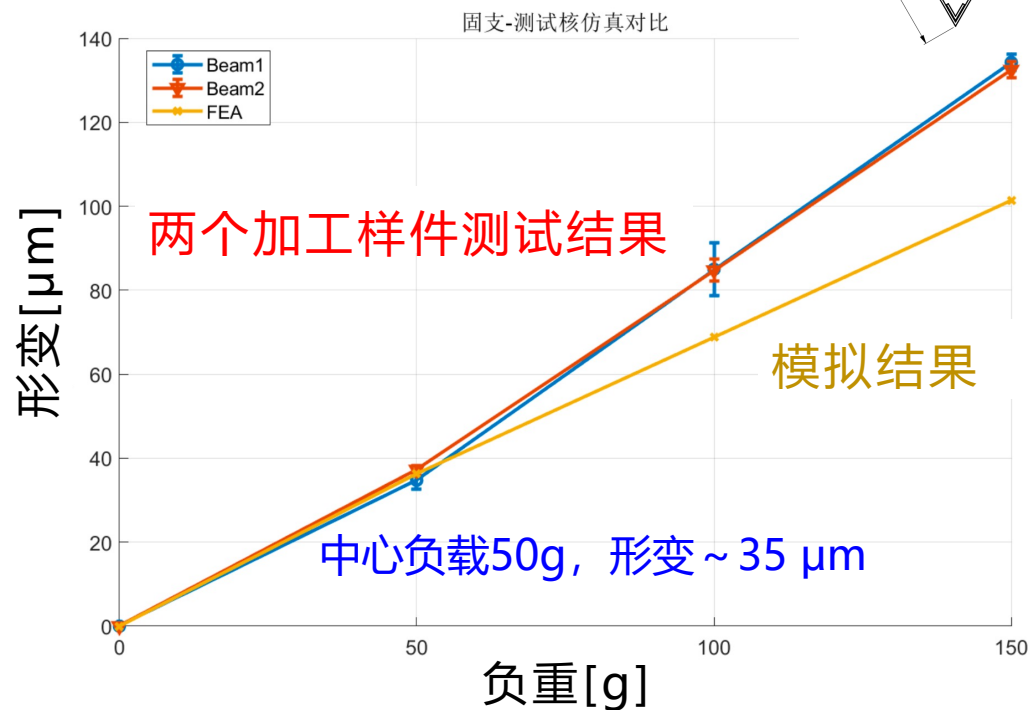
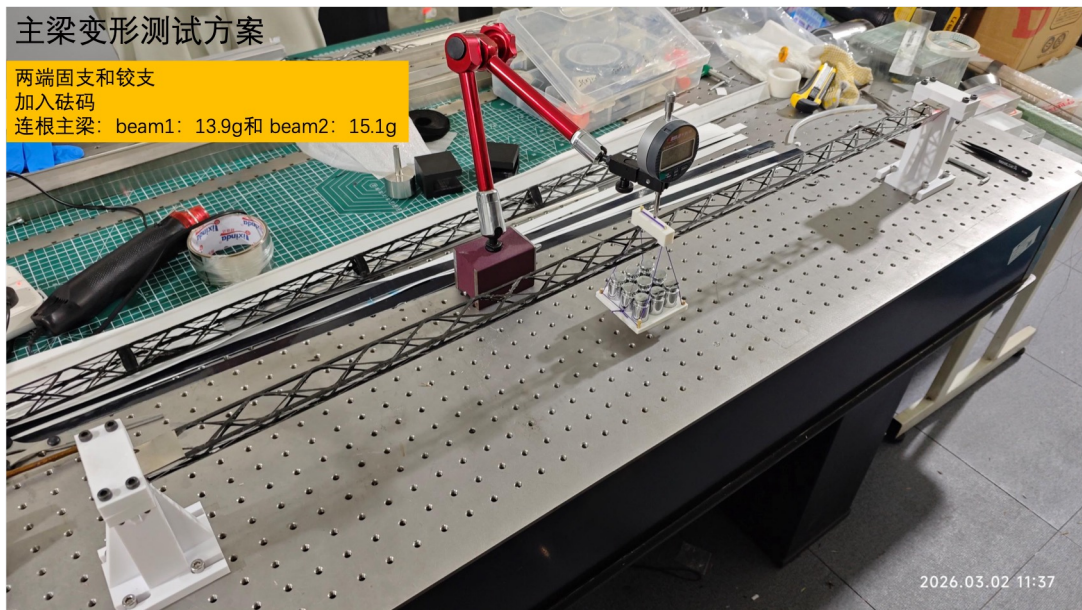
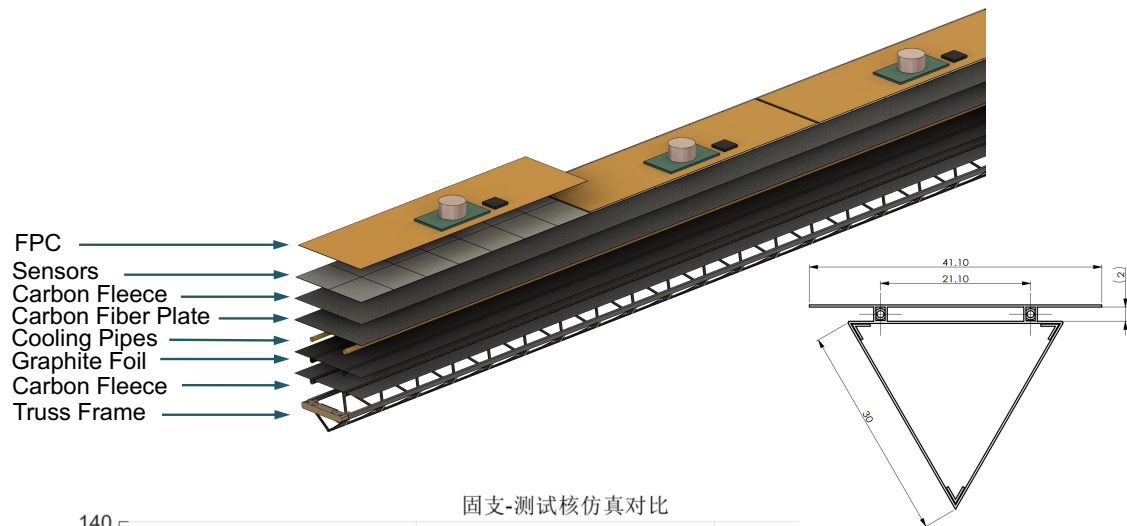


成型样样件

团队设计自制的最新一批工程样件

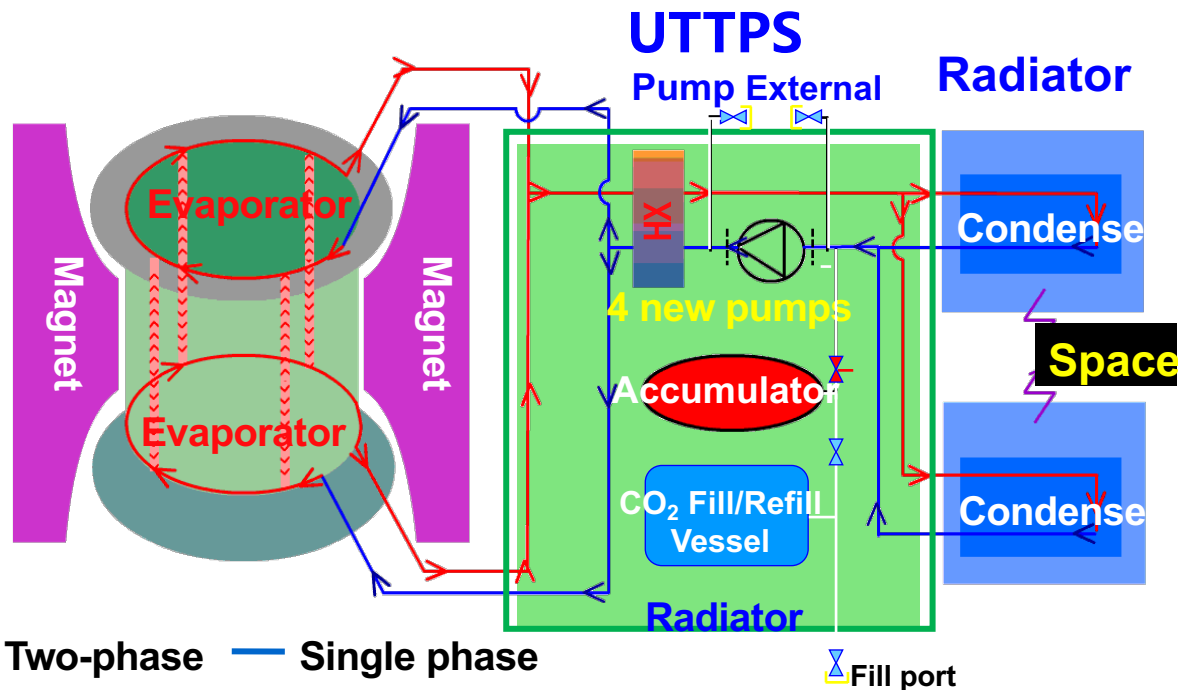
碳纤维复合材料设计和加工工艺研究

⇒ 基于建模与模拟分析开展拓扑优化设计；结合模具设计与工艺研究，开展高强度碳纤维预浸料铺层、丝束缠绕及结构一体化热压固化成型工艺研发。重点攻克高模量、多材料热膨胀匹配、结构平整度与脱模等工艺难题。通过力学、光学测量对结构性能进行系统表征，**形成涵盖设计、加工工艺开发、性能验证的完整技术积累**

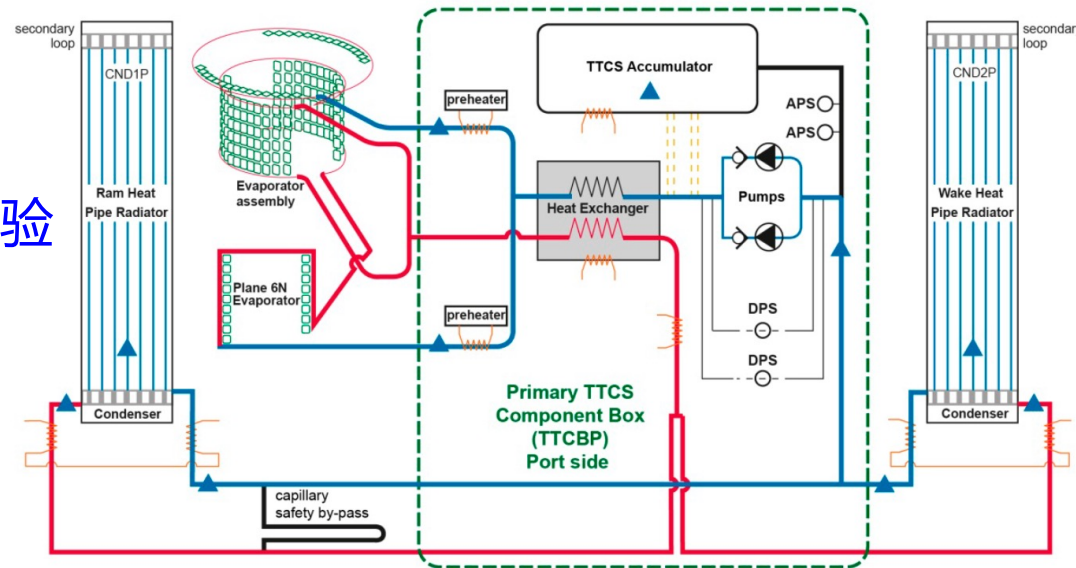


自制的1m长碳纤维机械结构样件（重量15g）负载形变测试

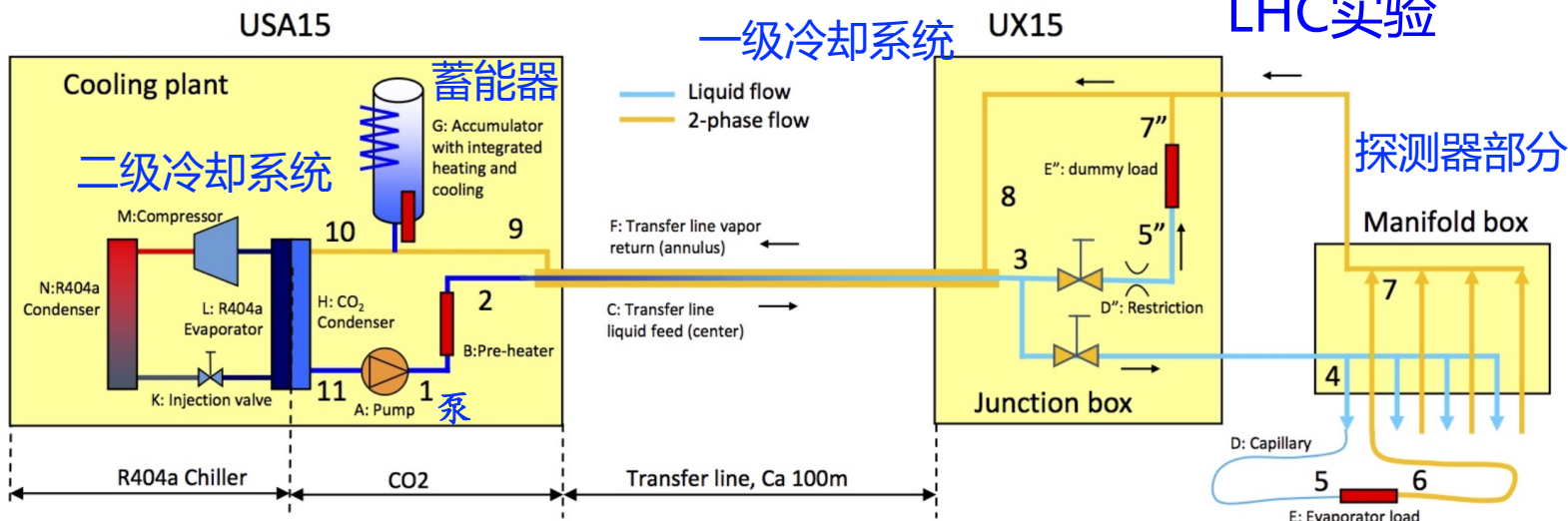
半导体探测器冷却技术



AMS实验



LHC实验

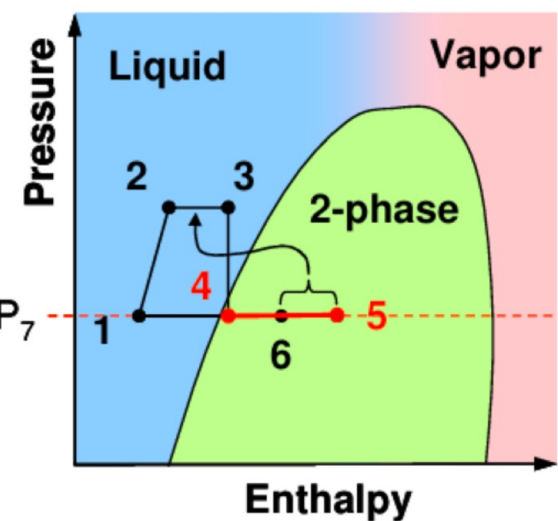


作为半导体径迹探测器的关键技术，无论是未来的天上实验或是地面实验，**两相CO₂冷却系统必不可缺**。除粒子物理外，还可用于航天载荷实验、电子设备冷却及其他高功率密度芯片散热场景

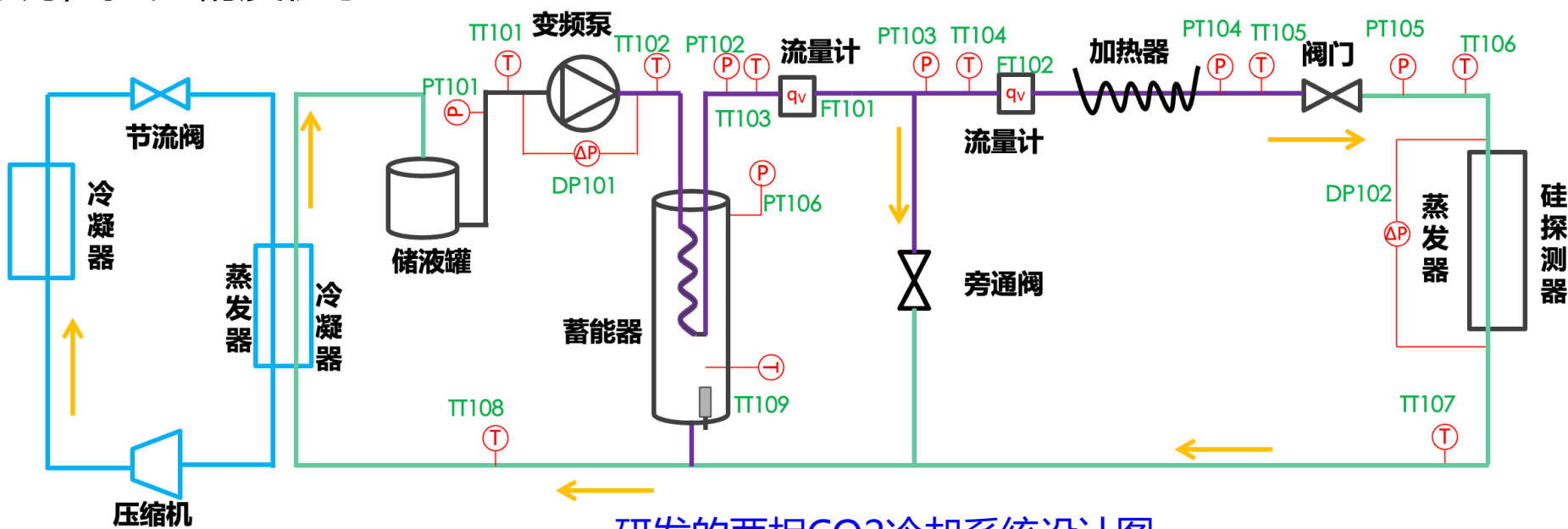
两相CO₂冷却系统样机研制

研制国内首台高能物理气液两相CO₂冷却系统

⇒ 半导体探测器要求低温工作环境、以提升信噪比，CO₂是理想的冷却介质。国内高能物理尚无气液两相CO₂冷却系统的研制经验。**针对大功率半导体探测器低温运行需求，正与理化所联合研发国内首台两相CO₂冷却样机。**该系统采用紧凑便携式设计，额定散热功率~1.2千瓦（可升级至>2千瓦），工作温度-40°C至20°C可调，控温精度优于±1°C



两相CO₂冷却系统压焓图



研发的两相CO₂冷却系统设计图

测点：9个温度传感器、7个压力传感器、2个差压传感器、2个流量计、2个液位计

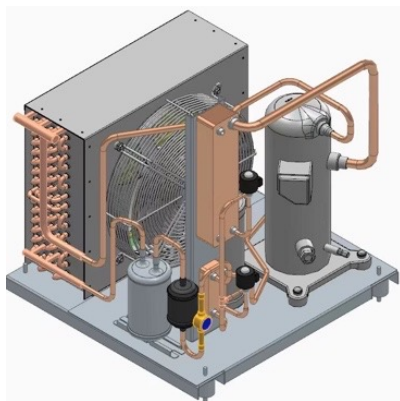
两相CO₂冷却系统样机研发思路和进展

研发的兩相CO₂冷却样机采用模块化、紧凑型便携设计

⇒ 该冷却样机可搭载各种热负载系统，适用于不同实验和应用需求。系统设计紧凑，总重量约100 kg。基于该设备可扩展成大型冷却系统。模块化兼容设计，系统可升级支持更大功率需求（仅需更换制冷机组）。**样机系统关键部件已完成设计与选型（均满足7 MPa高压与长期运行可靠性要求）**



两相CO₂冷却系统机柜设计



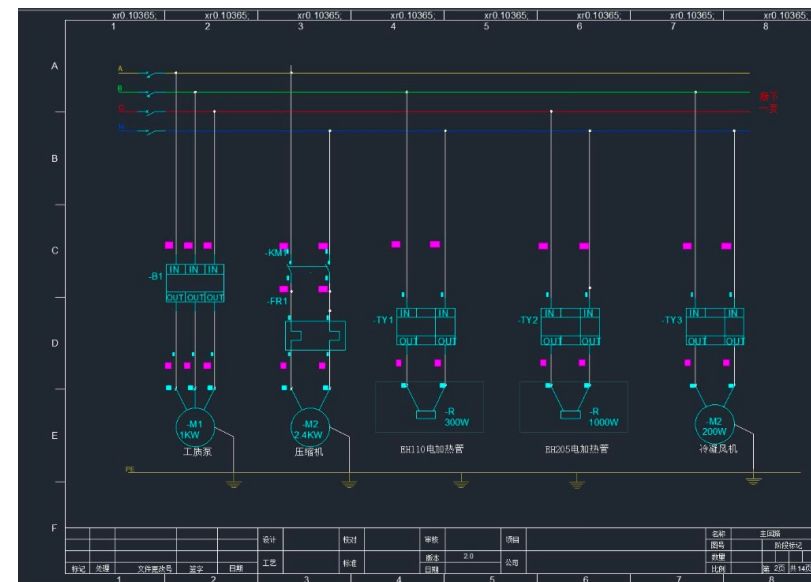
氟制冷机组



CO₂循环变频泵



蓄能器设计

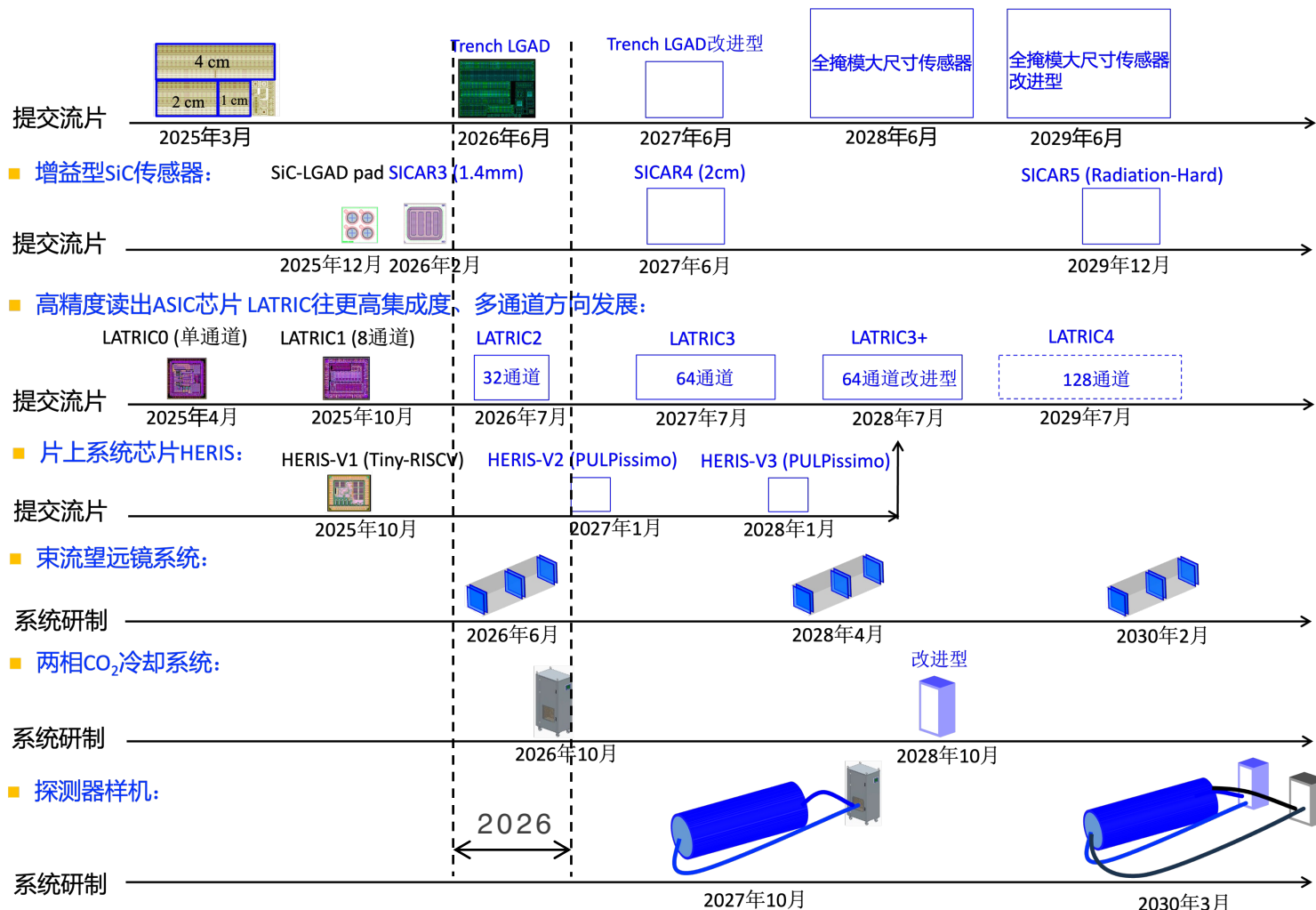


电源系统设计

⇒ **首台两相 CO₂ 冷却样机系统搭建预计于2026年10月完成，后续与探测器管路开展整机联合调试**

总结

- LGAD传感器将朝着工艺优化、大传感器尺寸、高探测性能、以及低功耗方向研发:



2026年计划: 隔离版硅基LGAD流片、增益型SiC测试、读出芯片LATRIC2 (32通道) 流片、片上系统芯片HERIS-V2研发、束流望远镜研制 (束流测试)、两相CO₂冷却样机研制 (全系统调试) 等

- 项目以研究成果可工程化落地为目标, 以工程样机为牵引, 构建覆盖传感器、专用读出电子学、机械冷却系统集成的全系统协同研发体系

- 通过器件、电子学、机械冷却系统集成及工程样机的研发, 实现半导体径迹探测技术的原创性突破、体系化发展与工程化能力提升, 形成完整的半导体径迹探测技术路线, 面向我国下一代地面及空间粒子物理实验探测装置开展关键核心技术研发和技术积累



**欢迎更多国内感兴趣的单位参与合作和联合研发，
谢谢各位的聆听！**

