



# 从AMS到CEPC看未来太空磁谱仪的关键探测技术

严琪



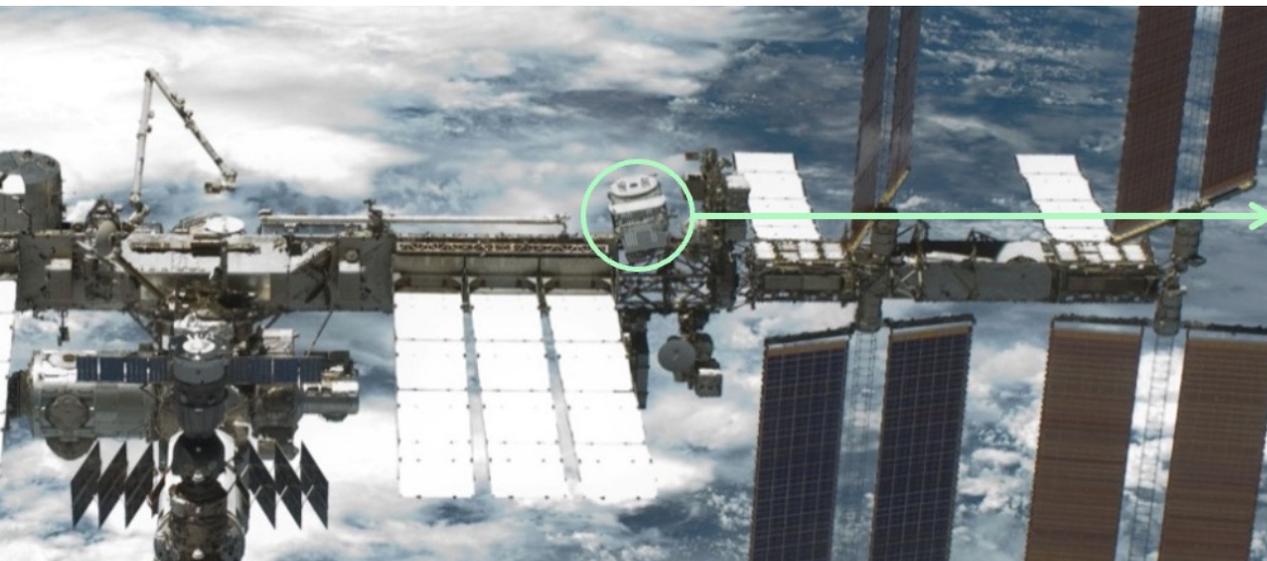
中国科学院高能物理研究所  
*Institute of High Energy Physics*  
*Chinese Academy of Sciences*



高能宇宙线物理及下一代空间探测装置研讨会，2025年8月1日，乌鲁木齐

# 个人简介

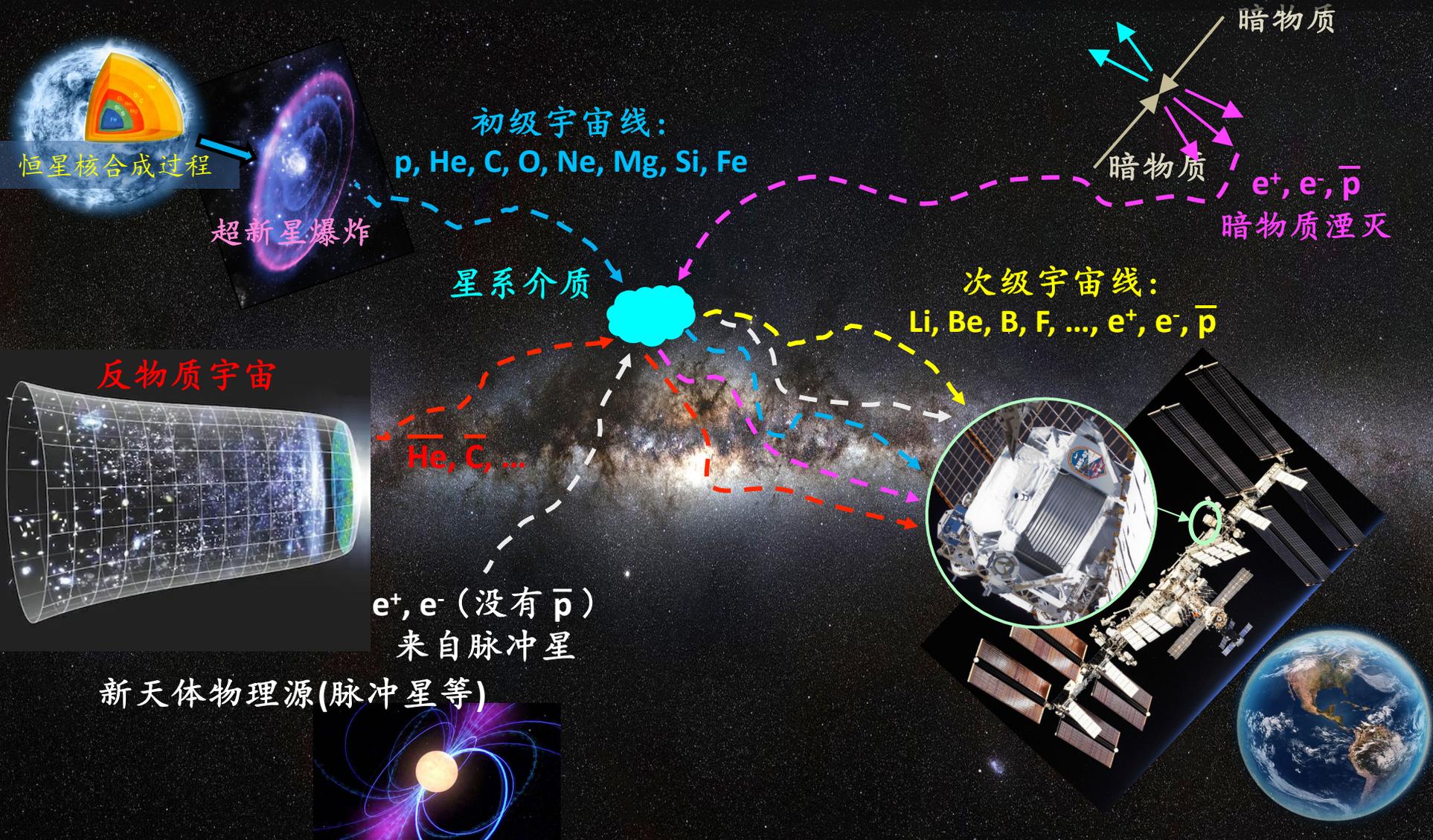
- 回国之前13年主要从事位于国际空间站上的阿尔法磁谱仪（AMS）的实验研究。2024年4月18日，我从工作了10年的麻省理工学院离职，回国加入高能所：
  - 2024/04- 至今                    中科院高能物理研究所            研究员
  - 2021/04-2024/04                美国麻省理工学院                首席研究科学家
  - 2017/12-2021/03                美国麻省理工学院                研究科学家
  - 2016/01-2017/11                美国麻省理工学院                博士后
  - 2014/07-2015/12                美国麻省理工学院                助理研究员



阿尔法磁谱仪(AMS)是目前世界上唯一与地面加速器上使用的最先进探测器相类似的精密太空粒子磁谱仪，其造价高达20亿美金。AMS的物理目标包括测量宇宙线中的各种带电粒子和反粒子从而对暗物质、反物质、以及宇宙线的起源进行研究，此外还包括在宇宙线中寻找其他新物理。

# 2011-2025: AMS在轨不间断取数

AMS在过去14年共收集到约2500亿宇宙线事例，并发表了一系列重要的物理成果。太空磁谱仪对于宇宙线的高精度探测具有不可替代的作用。



# AMS: 太空中的TeV精密磁谱仪

穿越辐射探测器

鉴别 $e^+$ ,  $e^-$



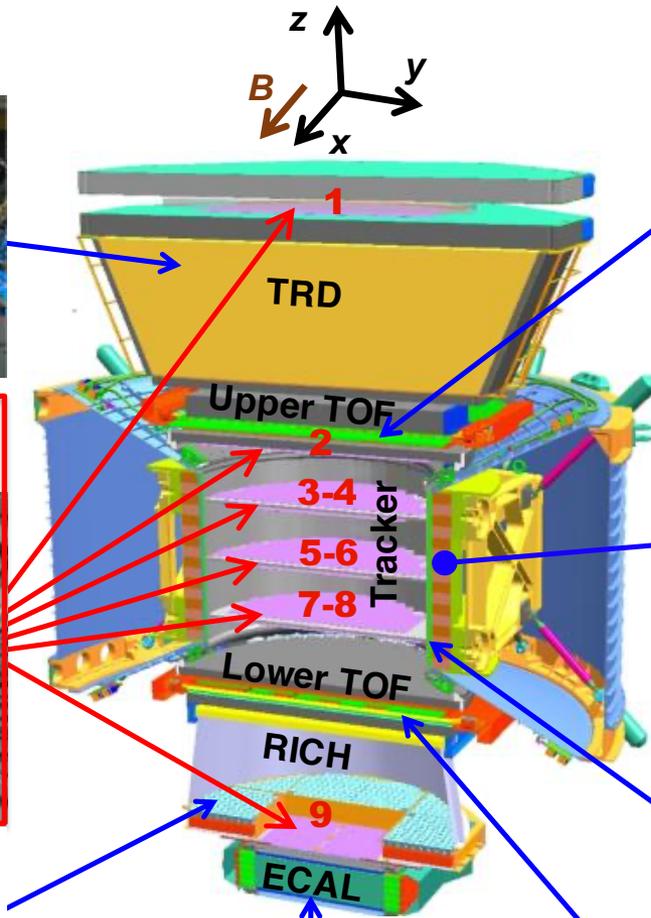
径迹探测器

测量电荷 (Z) 和动量 (P)



环形成像切伦科夫探测器

鉴别 $e^+$ ,  $e^-$



电磁量能器测量 $e^+$ ,  $e^-$ 能量



上层飞行时间探测器

测量电荷 (Z) 和速度



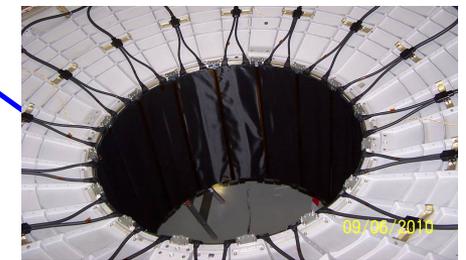
磁铁

分辨电荷正负和动量



反符合探测器

过滤掉从侧面进入的粒子



下层飞行时间探测器

测量电荷 (Z) 和速度

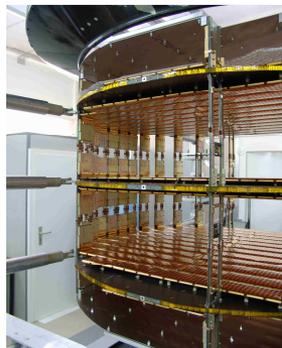
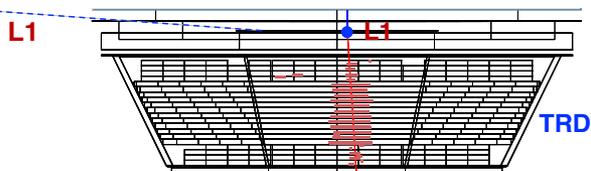


硅径迹探测器是AMS最重要、最精密的子探测器，其高性能对AMS任务至关重要。

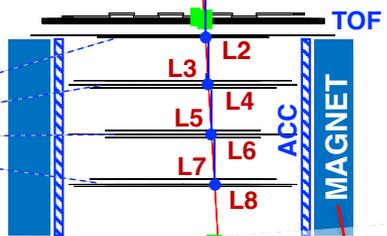
# AMS在太空中的运行环境

AMS运行在严苛的太空环境中：发射过程中承受剧烈应力，运行于热真空环境，并经历轨道上超过 $\pm 10^{\circ}\text{C}$ 的持续温度变化。这些因素共同影响探测器的性能。太空磁谱仪测量对微米级别的偏差都十分敏感，实验难度远超无磁场探测器。探测器运行关键配置：高性能传感器及配套电子学、高强度轻质碳纤维结构、高性能 $\text{CO}_2$ 冷却系统等。

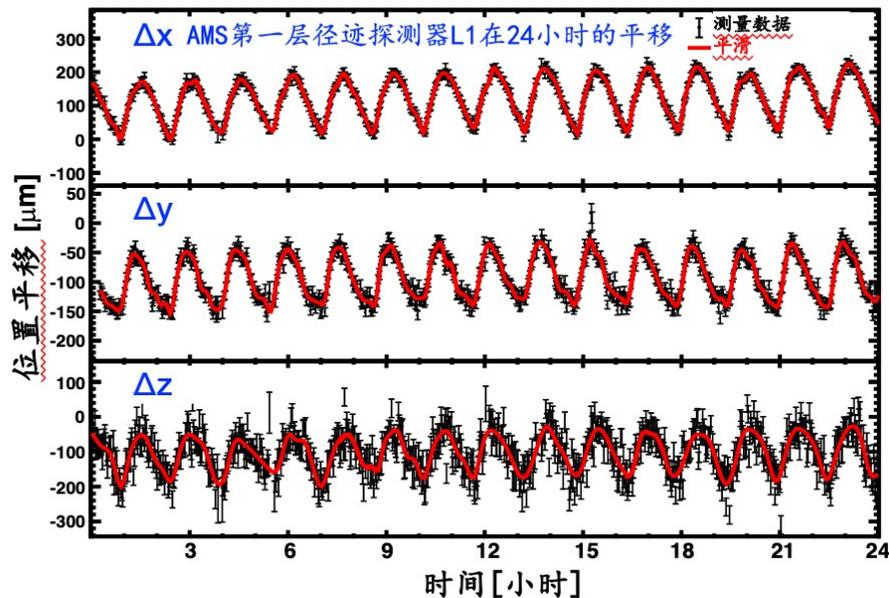
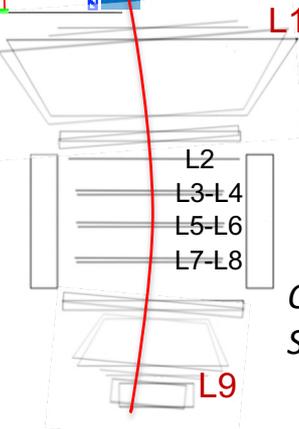
AMS精密硅径迹探测器，结合永磁体（0.14特斯拉），通过对带电粒子沿其径迹的多个位置测量来确定其刚度（动量/电荷）。探测器不同结构特性引入复杂的运行问题：



Inner Tracker (L2-L8)



L9

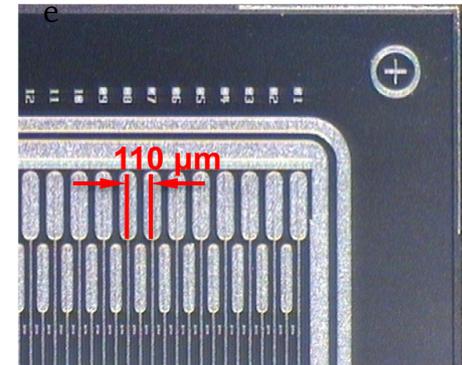
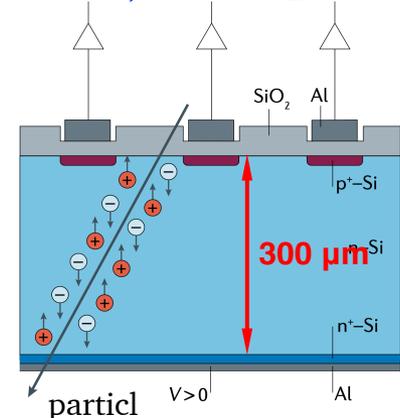
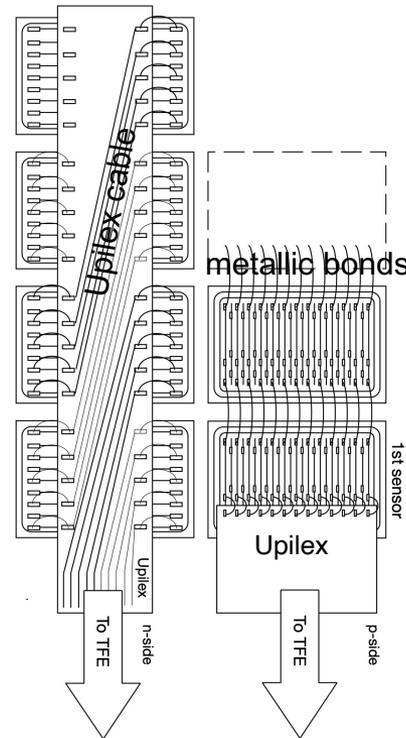
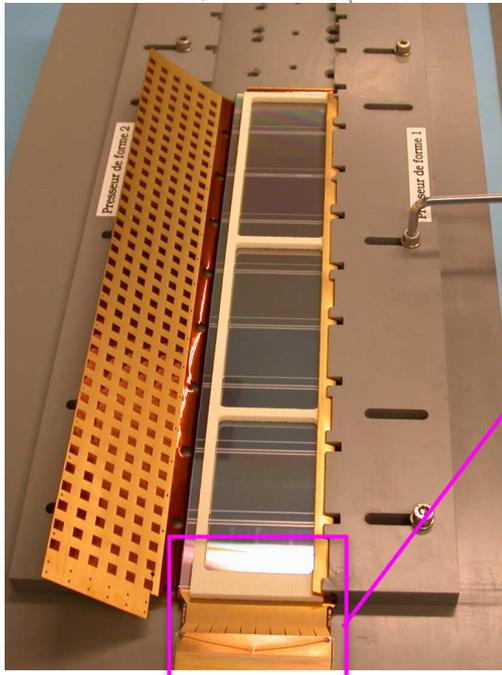
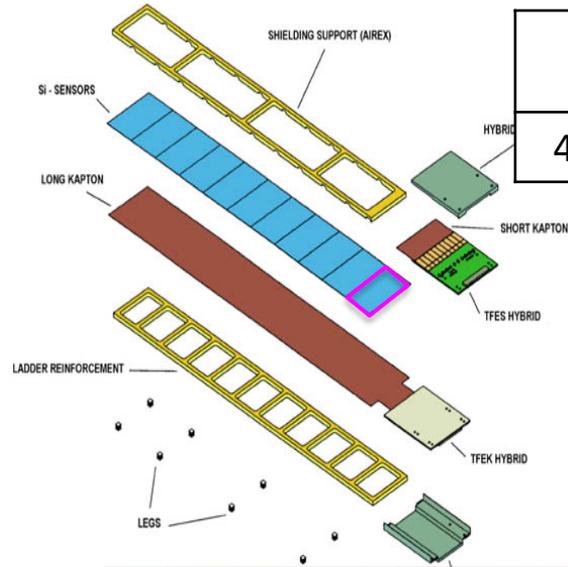


Q. Yan and V. Choutko, Alignment of the Alpha Magnetic Spectrometer (AMS) in space, *Eur. Phys. J. C* **83**, 245 (2023).

# AMS双面硅微条传感器、前端电子学、机械模块

传感器尺寸	厚度	偏转方向微条间距 Readout (implantation)	费偏转方向微条间距 Readout (implantation)
4.1 cm×7.2cm	300 μm	110 (27.5) μm	208/104 (104) μm

- 9至15个硅微条传感器组装成“梯形结构”（ladder）。硅传感器与ASIC键合，结合前端电子学进行数字化读出。
- AMS硅轨迹探测器由192个梯形结构组成，总计包含 2284 个传感器和196608个读出通道。



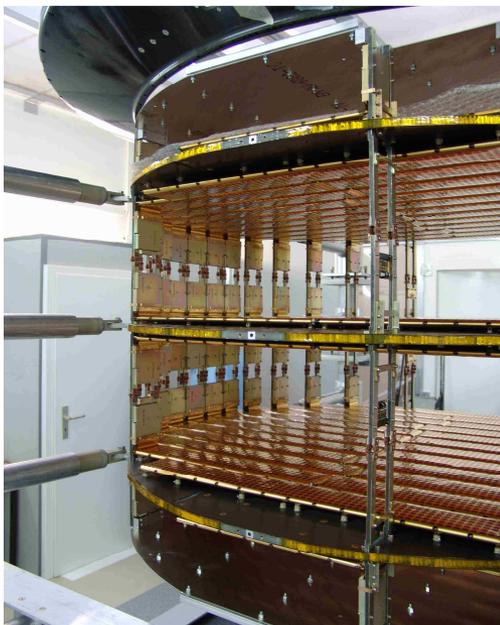
# AMS硅径迹探测器机械结构、冷却系统

AMS径迹探测器由9层 (L1-L9) 组成，每层安装16至26个梯形结构。层机械结构使用碳纤板铝蜂窝；内径迹探测器由高强度、低热胀系数碳纤维桶支撑；CO<sub>2</sub>冷却气液两相冷却系统进行探测器稳定的温度控制 (1° C)。

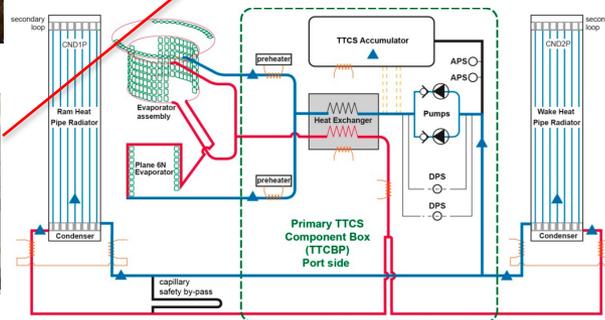
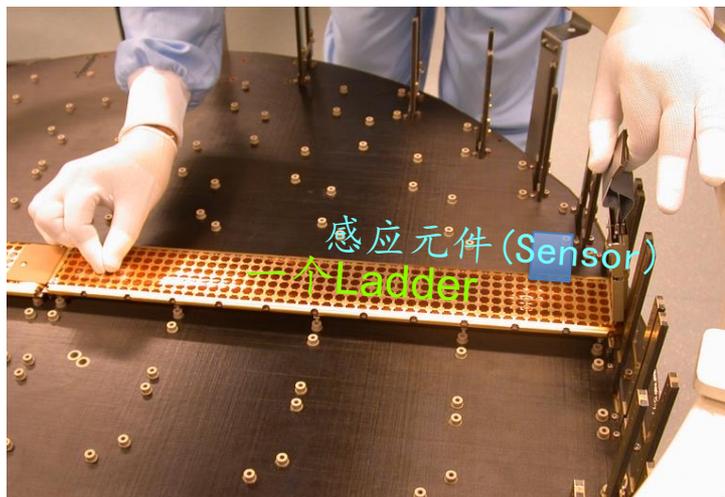
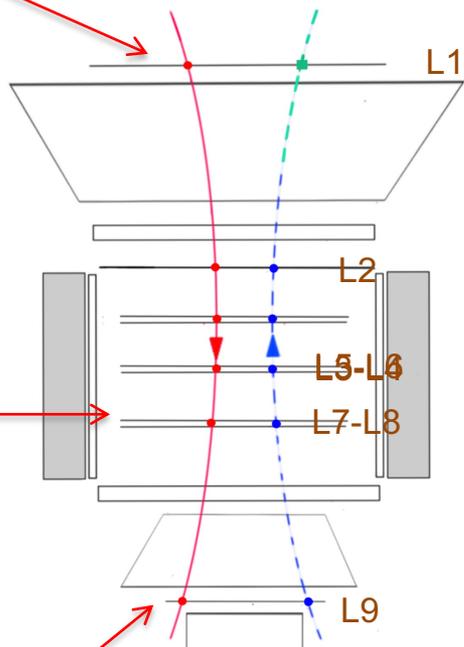
L1



Inner Tracker L2-L8



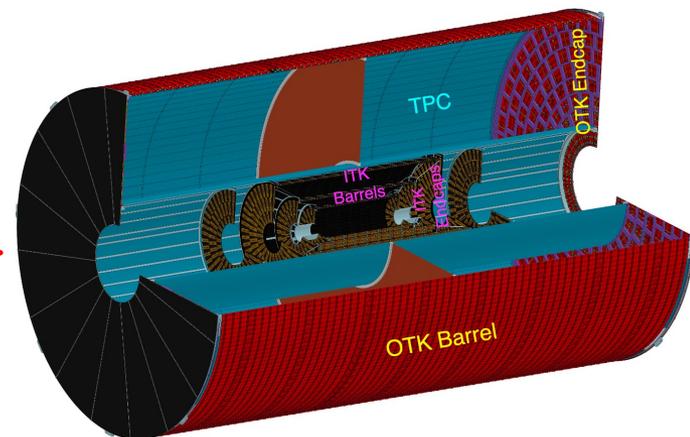
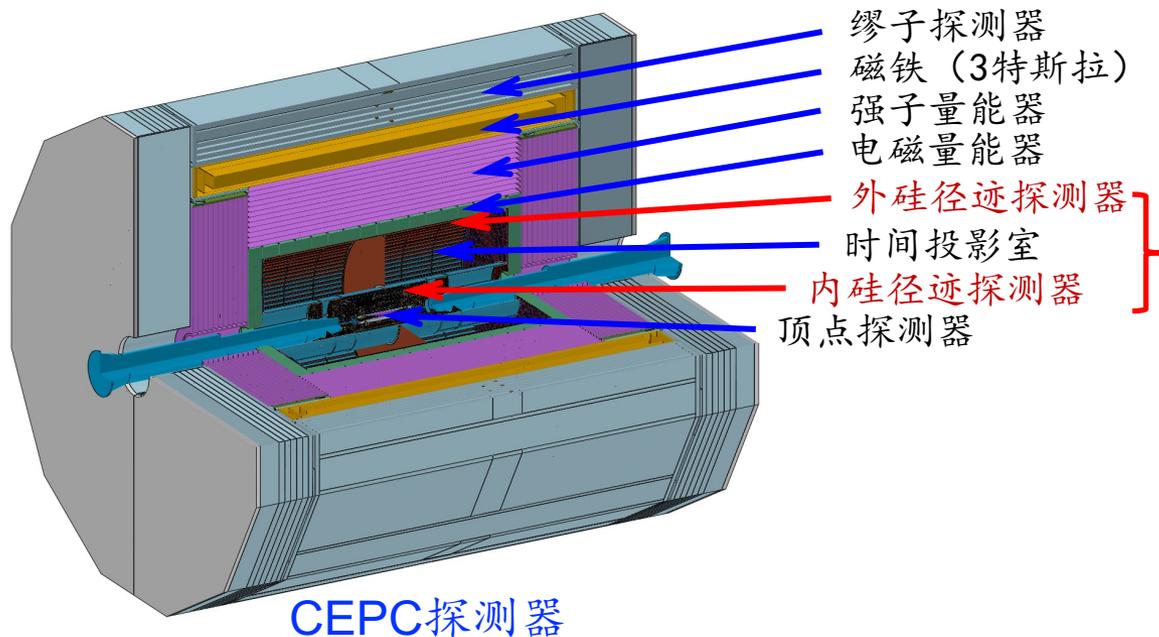
L9



# 回国后承担的主要工作

回国后，自2024年6月底以来，我开始接任CEPC硅径迹探测器负责人，全面负责CEPC内径迹探测器和外径迹探测器的整体研发工作。该探测器系统包括超过100平方米的高性能探测硅传感器，是我国最复杂的硅径迹探测器系统。

目前工作的主要重心：带领团队，攻克CEPC硅径迹探测器各项关键技术。



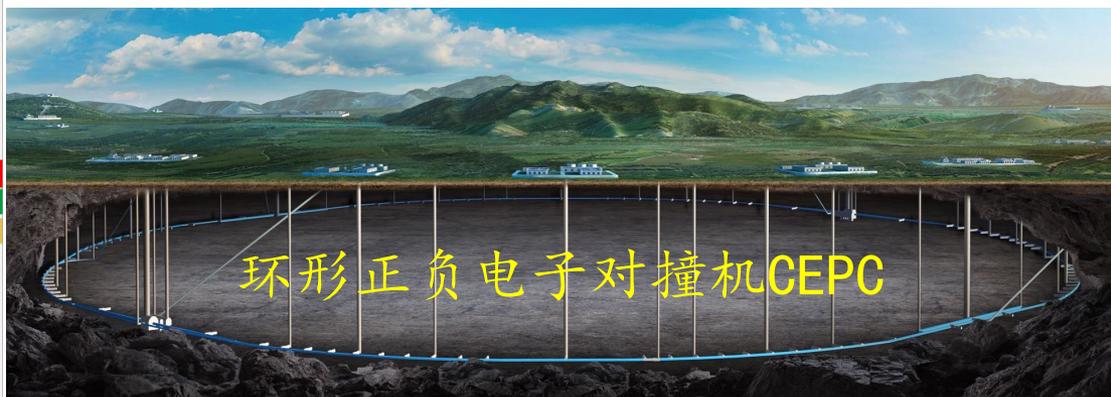
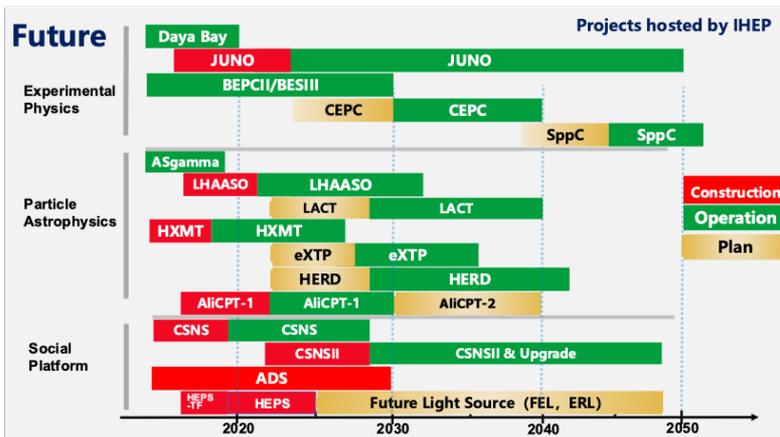
回国后设计完成的CEPC硅径迹探测器

通过结合地方经费支持，完成：高性能传感器、读出ASIC，配套电子学、高强度轻质碳纤维加工工艺、以及气液两相CO<sub>2</sub>冷却系统全流程自研。

同时，在2027年底完成探测器主要关键技术、完整原理样机的研制。

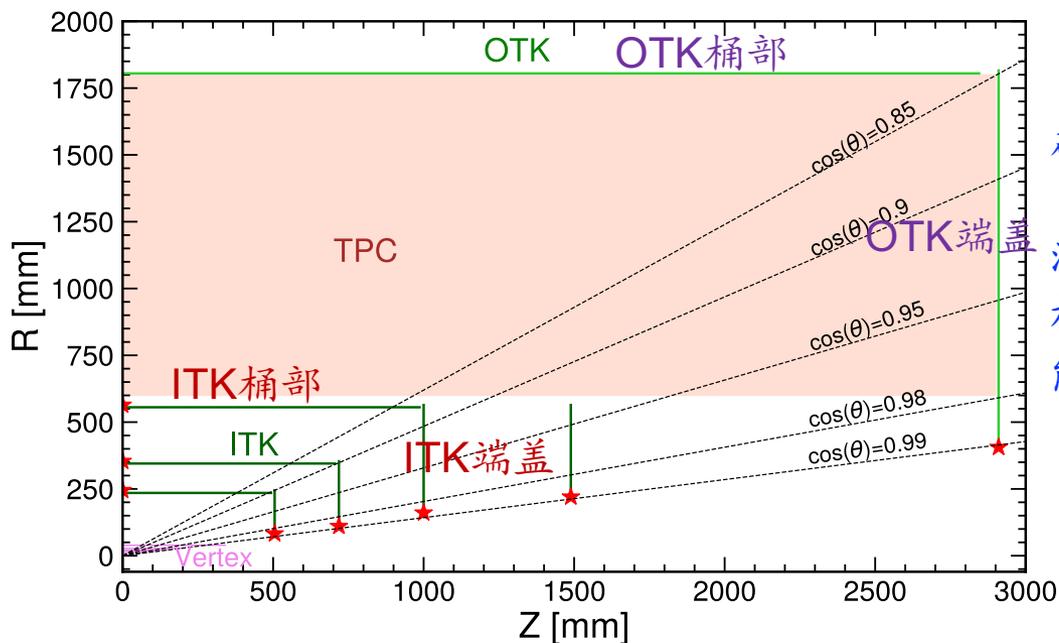
# 大型环形正负电子对撞机 (CEPC)

高能对撞机实验是高能物理研究的核心。我国下一代100公里环形正负电子对撞机 (CEPC) 旨在实现最大电子-正电子中心质量能量为240 GeV。其主要目标是探索希格斯玻色子的性质，并寻找超越标准模型的新物理。CEPC将建于地下100米深处，并配备两个探测器。2023年12月25日，CEPC加速器的技术设计报告正式发布，标志着一个重要里程碑。CEPC计划将在“十五五”规划 (2026-2030) 期间准备开始建设，预计2035年左右启动CEPC运行。



CEPC项目是我国目前最复杂的高能物理实验：集成了众多尖端技术，对高技术的实验物理研究、特别是前沿探测器技术的开发提出了最严苛的要求。

# CEPC硅径迹探测器系统



硅径迹探测器下辖：3个探测器技术（高压CMOS像素探测器、CMOS微条探测器、AC-LGAD探测器）、电子学、机械和冷却、以及软件开发团队（高能所直接参与：职工人数约20人）。

探测传感器芯片总面积约100 m<sup>2</sup>，对100 GeV/c以下粒子动量测量精度要求达到千分之一水平。

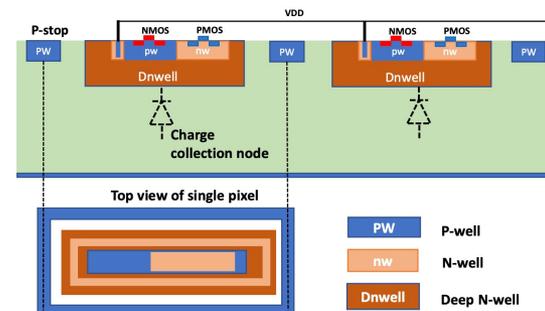
# CEPC发展的探测器技术1：高压CMOS像素芯片

## 单片集成CMOS探测器芯片技术：

- 简洁：将主动探测传感器层和读出电子学（ASIC）集成在一块芯片上
- 经济：CMOS技术在半导体行业具有广泛应用，长远发展上具有独特的成本优势

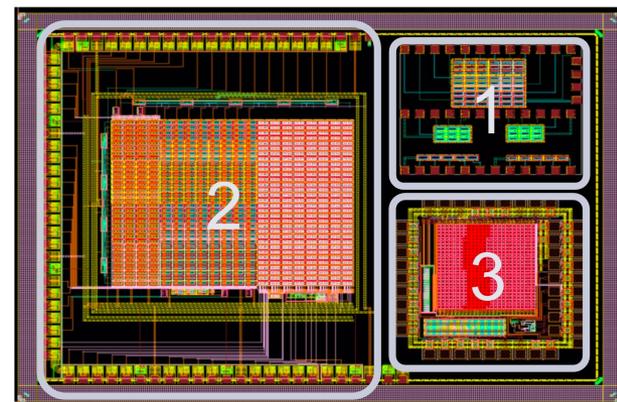
## 高压CMOS像素探测器相较于传统像素探测器：

- 具有大的耗尽深度：产生信号大、时间分辨好(3-5纳秒)
- 抗辐照能力强



## CEPC开发的高压CMOS像素探测器 (COFFEE) 芯片：

- 使用国产55纳米工艺节点
- 晶圆电阻率：1千-2千欧姆·厘米
- 像素阵列：512行×128列（2 cm×2 cm芯片）
- 像素尺寸：34微米×150微米
- 位置分辨：8微米×40微米
- 功耗：约200毫瓦/平方厘米



COFFEE2芯片

芯片核心设计：周扬

(CEPC硅径迹探测器ITK传感器设计负责人)

# CEPC发展的探测器技术2：CMOS微条芯片

## 单片集成CMOS探测器芯片技术：

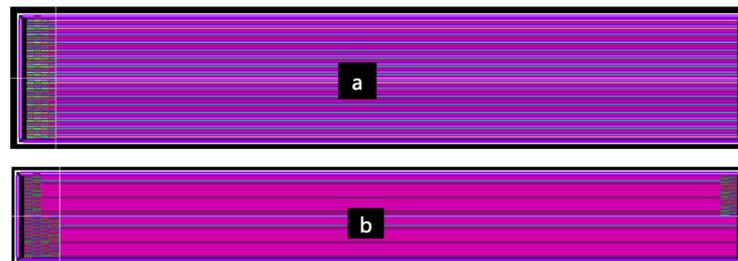
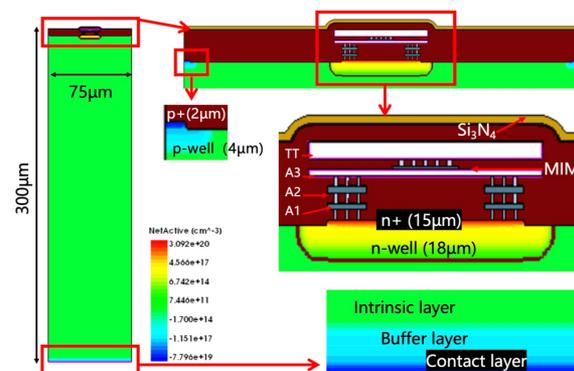
- 简洁：将主动探测传感器层和读出电子学（ASIC）集成在一块芯片上
- 经济：CMOS技术在半导体行业具有广泛应用，长远发展上具有独特的成本优势

## CMOS微条探测器相较于CMOS像素探测器：

- 单位芯片成本和功耗相对较低
- 更简单的读出
- 位置分辨可与像素探测器相当、适合大动态电荷分辨

## CEPC开发的CMOS微条探测器(CSC)芯片：

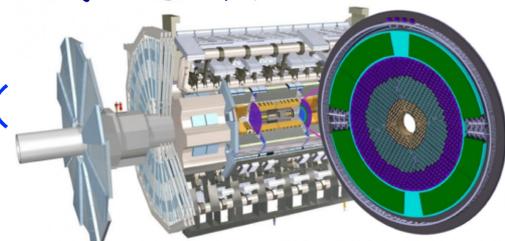
- 使用国产180纳米工艺节点
- 晶圆电阻率：2千-4千欧姆·厘米
- 单芯片微条数目：1024（2 cm×2 cm芯片）
- 微条间距：20微米
- 位置分辨：5微米
- 时间分辨：3-5纳秒



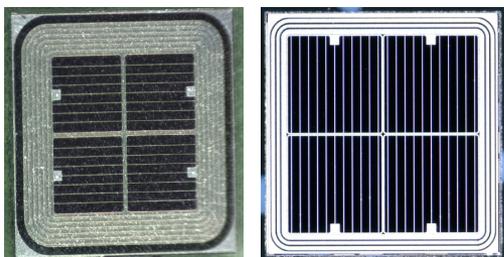
CSC1芯片

# CEPC发展的探测器技术3：LGAD传感器

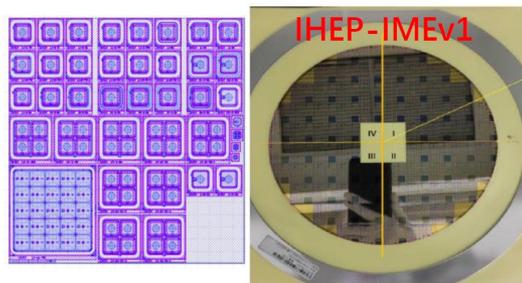
高能所开发的低增益雪崩LGAD传感器技术：实现了强辐照 ( $>10^{15} n_{eq}/cm^2$ ) 条件下精确的位置和时间分辨。



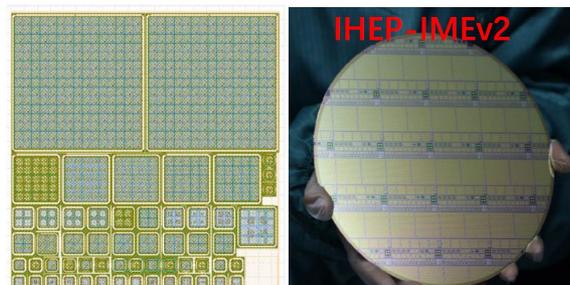
IHEP-NDL(2019)



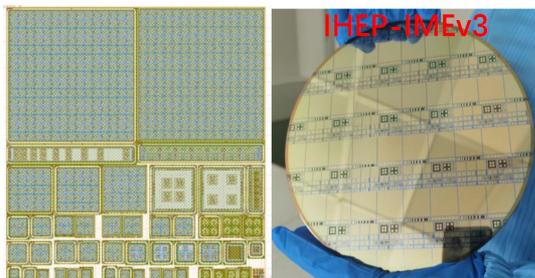
IHEP-IMEv1(2020.9)



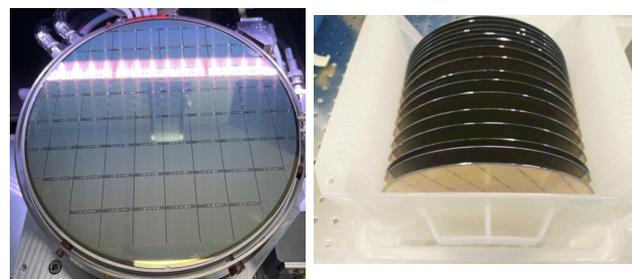
IHEP-IMEv2(2021.6)



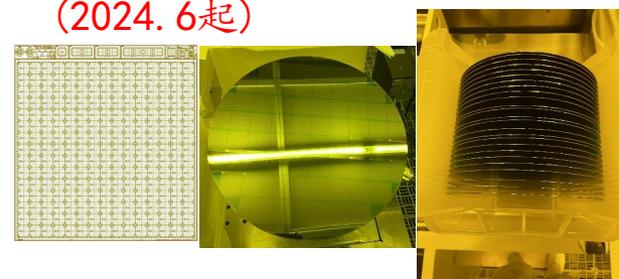
IHEP-IMEv3(2022.5)



Pre-production for ATLAS (2023.7)



用于ATLAS实验的大规模生产 (2024.6起)

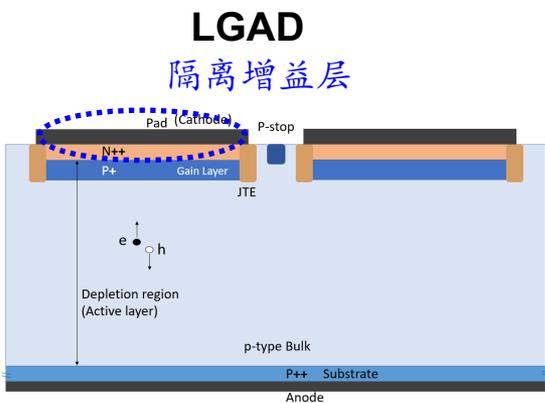


LGAD传感器主要设计人：赵梅  
(CEPC硅径迹探测器OTK传感器设计负责人)

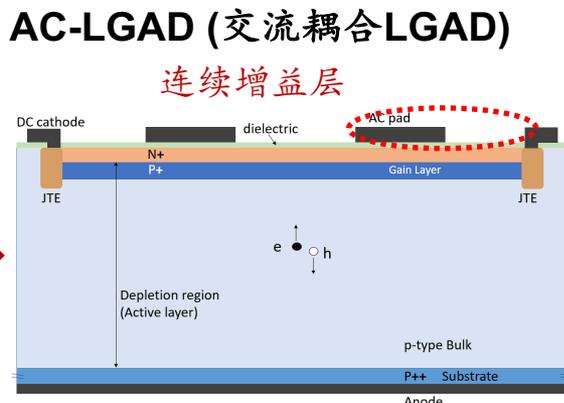
CERN在Atlas实验的HGTD探测器招标中选择了高能所-微电子所 (IHEP-IME)：这是CERN首次在LHC实验中选择国产探测传感。

# CEPC拟采用的AC-LGAD微条传感器：位置分辨10微米、时间分辨50皮秒。

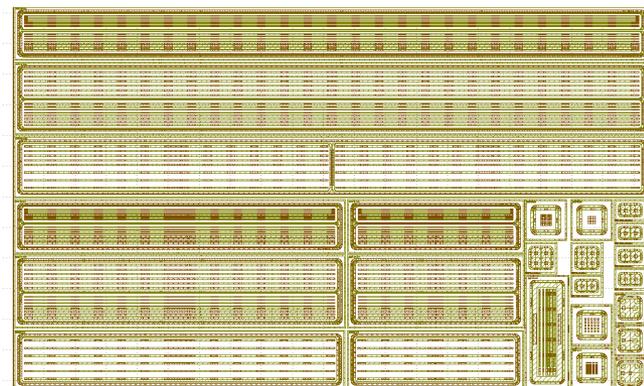
- 高阻外延层厚度~50微米
- 增益层 (P+层) 厚度：几个微米



读出电极直接连到N++层。



连续增益层，金属AC电极与N+层之间由一层薄介质隔开 (Si<sub>3</sub>N<sub>4</sub>或SiO<sub>2</sub>)



LGAD最新传感器版图 (2025年3月流片)

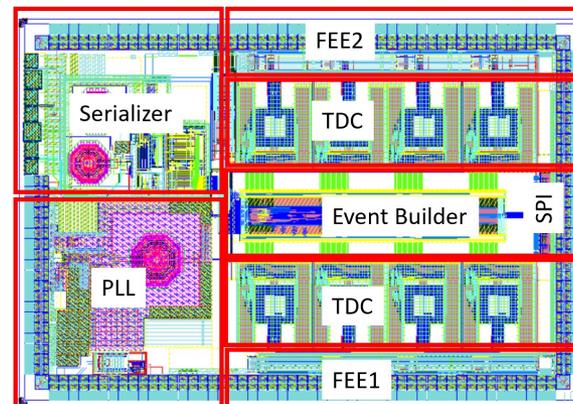
	高压 HV-CMOS像素	CMOS微条	AC-LGAD微条
像素尺寸 (微条间距)	34 $\mu\text{m}$ $\times$ 150 $\mu\text{m}$	20 $\mu\text{m}$	100 $\mu\text{m}$
传感器尺寸	2 cm $\times$ 2 cm	2 cm $\times$ 2 cm	(3-4.5) cm $\times$ (3-5) cm
探测阵列大小 (微条数目)	512行 $\times$ 128列	1,024	384-512
空间分辨	$\sigma_\phi \sim 8 \mu\text{m}$ (bending), $\sigma_z \sim 40 \mu\text{m}$	$\sigma \sim 5 \mu\text{m}$	$\sigma \sim 10 \mu\text{m}$
时间分辨	$\sim 3-5 \text{ ns}$	$\sim 3-5 \text{ ns}$	$\sim 50 \text{ ps}$
低压/高压	1.2 V / 150 V	1.8 V / 200 V	1.2 V / 200 V

# CEPC发展的探测器技术3: LGAD ASIC

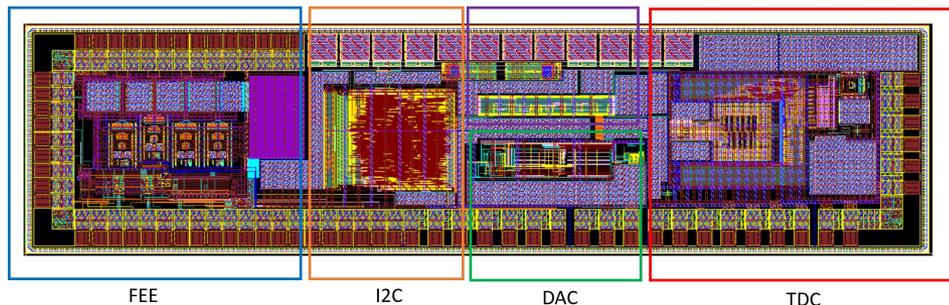
高能所主导自研的用于LGAD的高性能读出ASIC（专用集成电路）LATRIC将实现多通道集成、低功耗、高精度前沿时间（TOA）和过阈时间（TOT）的测量。

原型读出芯片：4月已经提交流片

- 多个关键模块与FPMROC（10 ps）芯片共享
  - 前端电子学（FEE）：前放+甄别器，在输入信号为2.5 mV、上升时间为0.1 ns、电容为0 pF的条件下，时间抖动小于7.8 ps
  - 锁相环（PLL）与串行器（Serializer）功能已验证
- I2C接口：用于芯片参数配置
- 12位DAC：用于阈值设置和校准
- TDC设计：
  - 采用事件驱动延迟线架构以降低功耗
  - 功耗：单个事件平均电流为443  $\mu\text{A}$ ，静态电流小于5  $\mu\text{A}$
  - 具备实时PVT（工艺、电压、温度）校准能力
  - 基于初步版版图后仿结果，LSB约36 ps



FPMROC

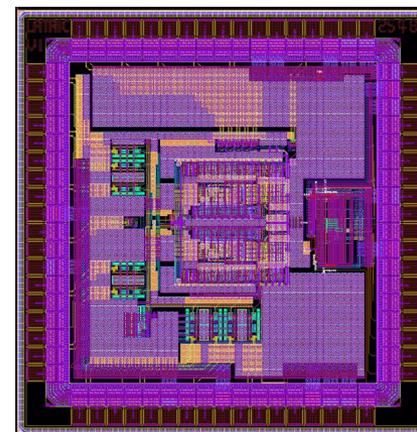


FEE

I2C

DAC

TDC

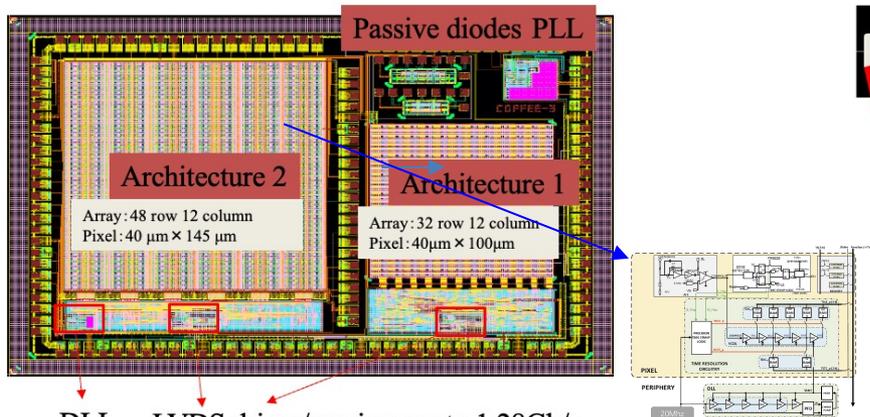


TDC delay line layout

芯片核心设计：严雄波等（CEPC硅径迹探测器电子学负责人）

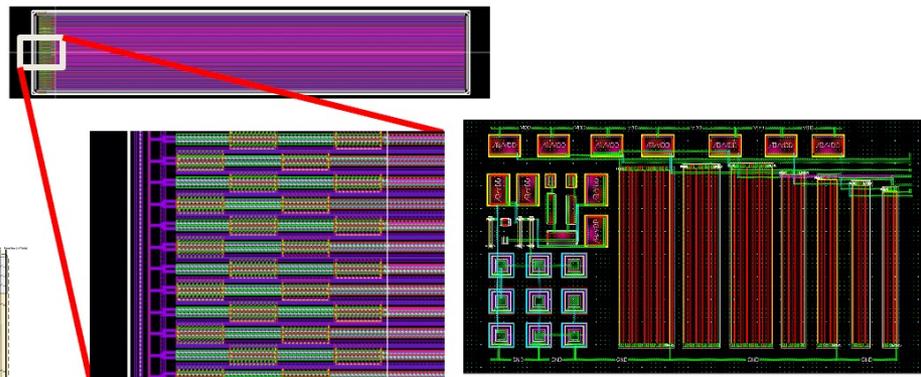
# CEPC硅探测器芯片的研发进度：传感器和ASIC

## ➤ 单片式高压CMOS像素芯片



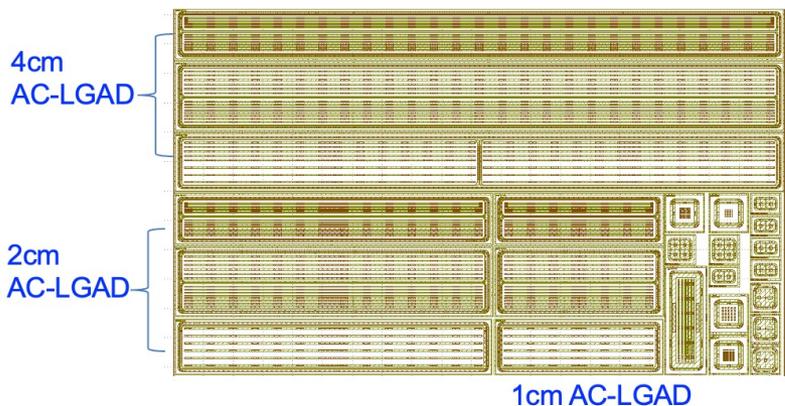
2025年1月提交，5月份已经收到流片

## ➤ 单片式CMOS微条芯片



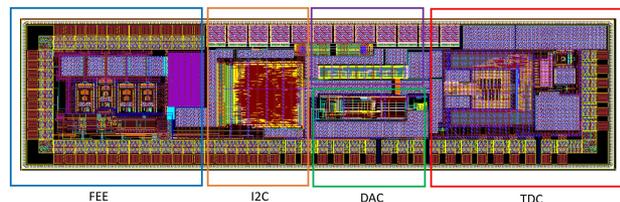
目前正在准备提交流片

## ➤ LGAD微条传感器

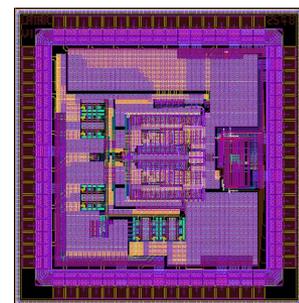


2025年3月已提交流片

## ➤ LGAD原型ASIC



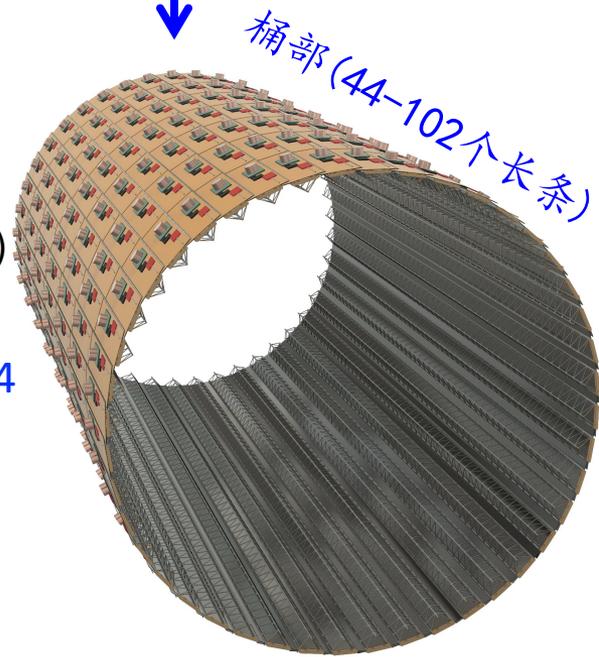
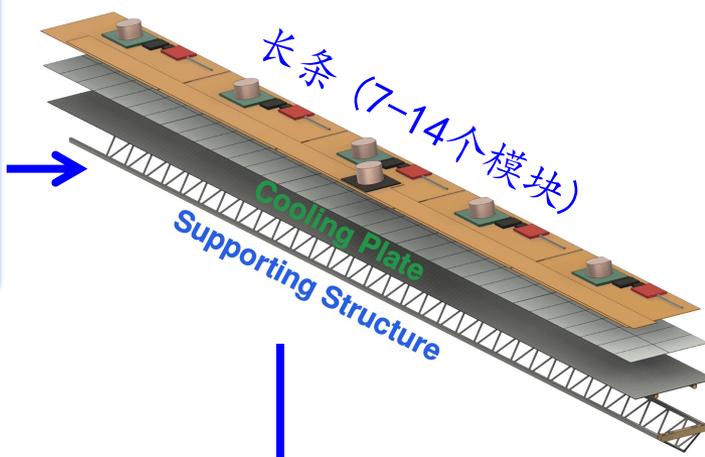
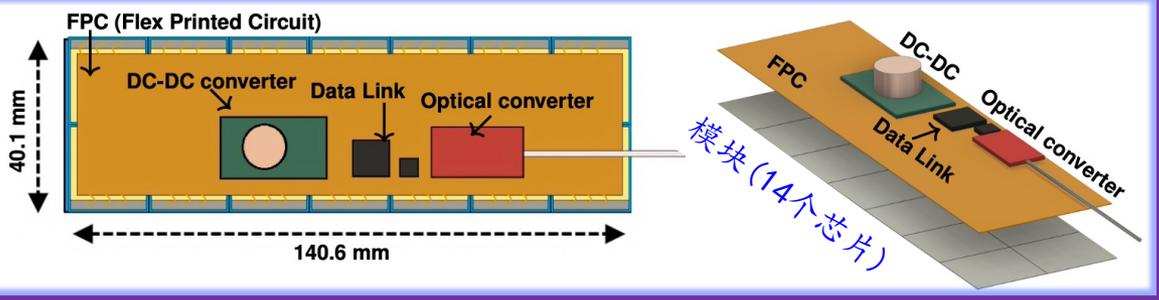
2025年4月已提交流片



TDC delay layout

目前与5家晶圆厂开展合作流片：在探测器传感器工艺开发、研发生态上寻求新的突破。

# CEPC ITK桶部设计(硅像素探测器芯片)

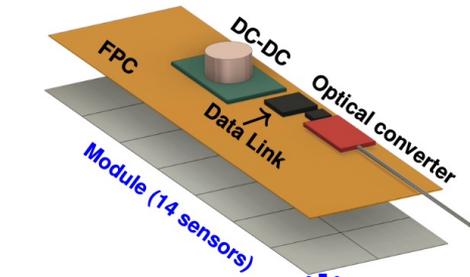


- 高压CMOS像素探测器芯片(使用55纳米工艺):
  - 芯片尺寸: 20 mm × 20 mm
  - 像素尺寸: 34 μm × 150 μm (空间分辨: 8 μm × 40 μm)
- 模块:
  - 14个芯片 (2行×7列)
  - 模块尺寸: 140.6 mm × 40.1 mm, 单模块支持最大约11Gbps的数据读出
- Stave:
  - 长度: 986.6 mm (ITKB1), 1,409.6 mm (ITKB2), and 1973.2 mm (ITKB3)
- 桶部半径: 235 mm (ITKB1), 345 mm (ITKB2), and 555.6 mm (ITKB3)

设计的3层内径迹探测器桶部: 总表面积为13 m<sup>2</sup>, 包括33264个探测器芯片。



# CEPC ITK端盖设计(硅像素探测器芯片)

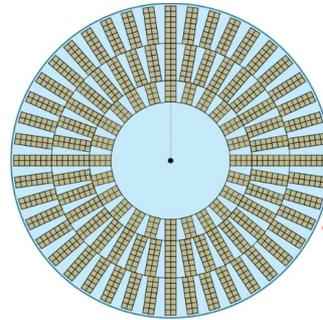
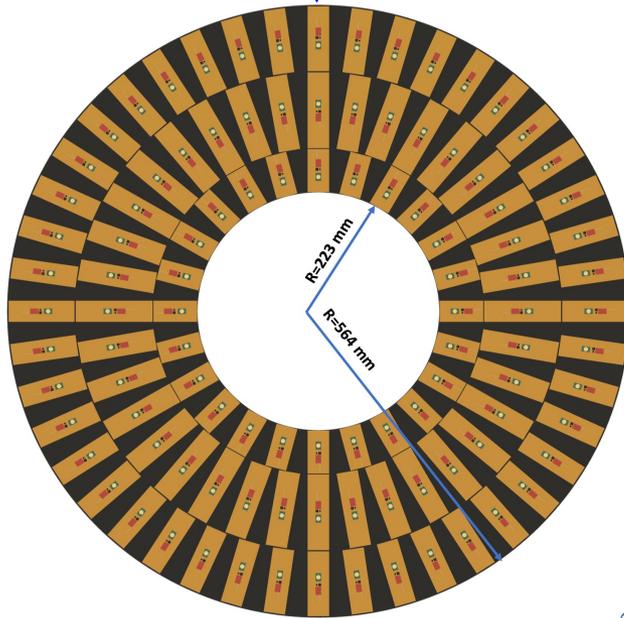


## ■ 模块:

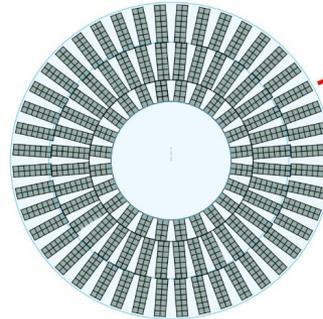
- 3种模块: 对4个ITK端盖模块使用8、12、14个传感器

## ■ 端盖探测区域半径:

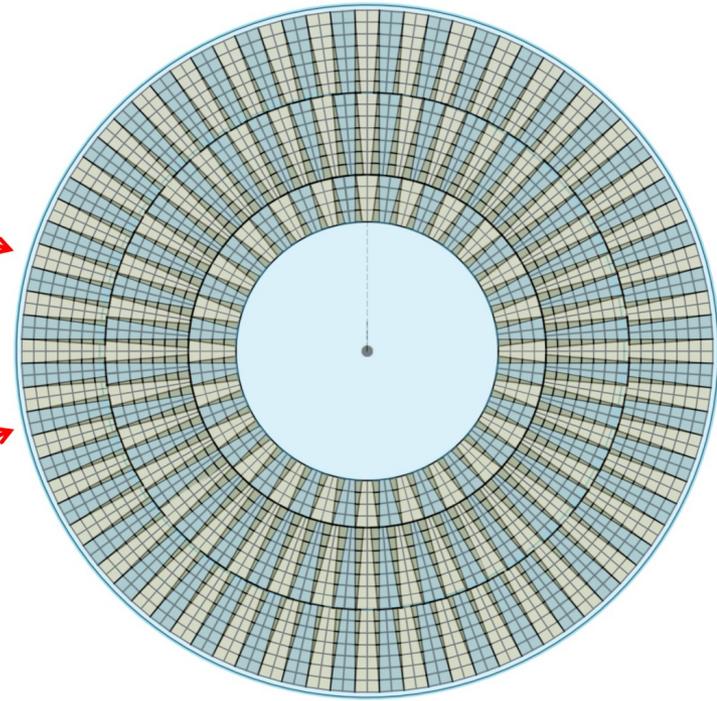
- $81.5 \text{ mm} < r < 242.5 \text{ mm}$  (ITKE1),  $110.5 \text{ mm} < r < 352.3 \text{ mm}$  (ITKE2),  $163 \text{ mm} < r < 564 \text{ mm}$  (ITKE3), and  $223 \text{ mm} < r < 564 \text{ mm}$  (ITKE4)



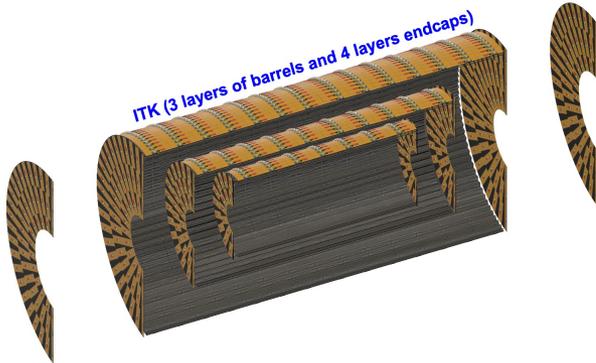
Front view of endcap



Back view of endcap



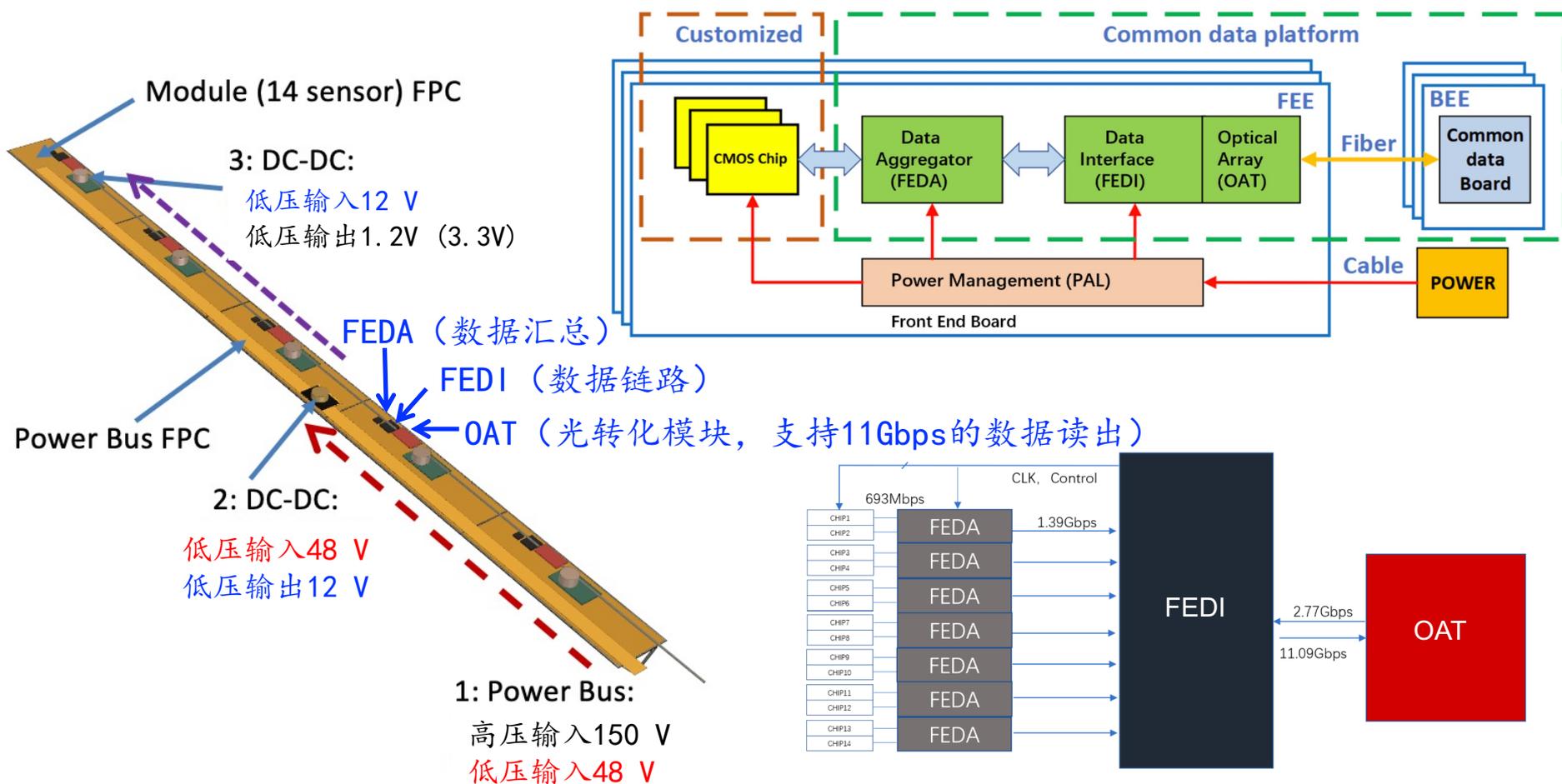
Perspective view of full endcap



ITK (3 layers of barrels and 4 layers endcaps)

每个端盖两个探测平面。4组内径迹探测器端盖: 总表面积为 $5.5 \text{ m}^2$ , 包括13760个探测器芯片。

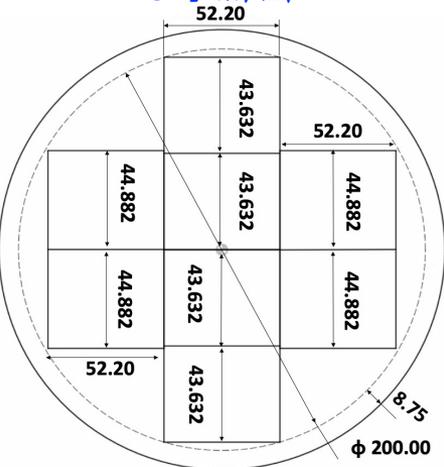
# CEPC ITK供电和电子学读出设计



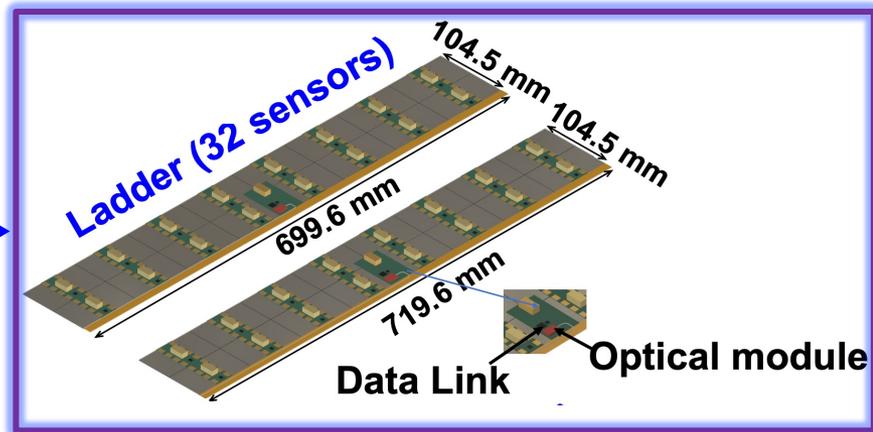
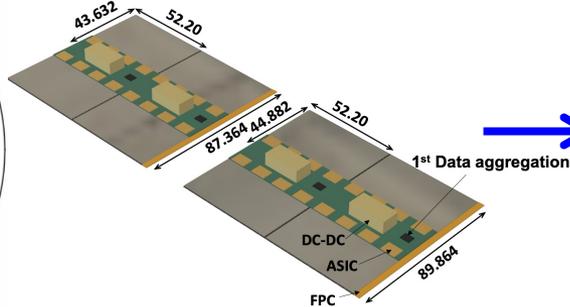
大规模数据通用的电子读出芯片：FEDA（数据汇总）、FEDI（数据链路）、OAT（光转化模块）、PAL（直流变压模块）高能所电子学组及合作团队正在进行流片研发。

# CEPC OTK桶部设计：混合型LGAD微条探测器

8寸晶圆



模块 (2×2传感器)



## ■ AC-LGAD 微条探测传感器 (每片由4个128通道ASIC读出):

- 传感器尺寸: 43.632 mm × 52.20 mm  
44.882 mm × 52.20 mm
- 微条长度: 43.032 mm or 44.282 mm
- 微条间距: 100  $\mu$ m (空间分辨: 10  $\mu$ m)
- 时间分辨: 50 ps

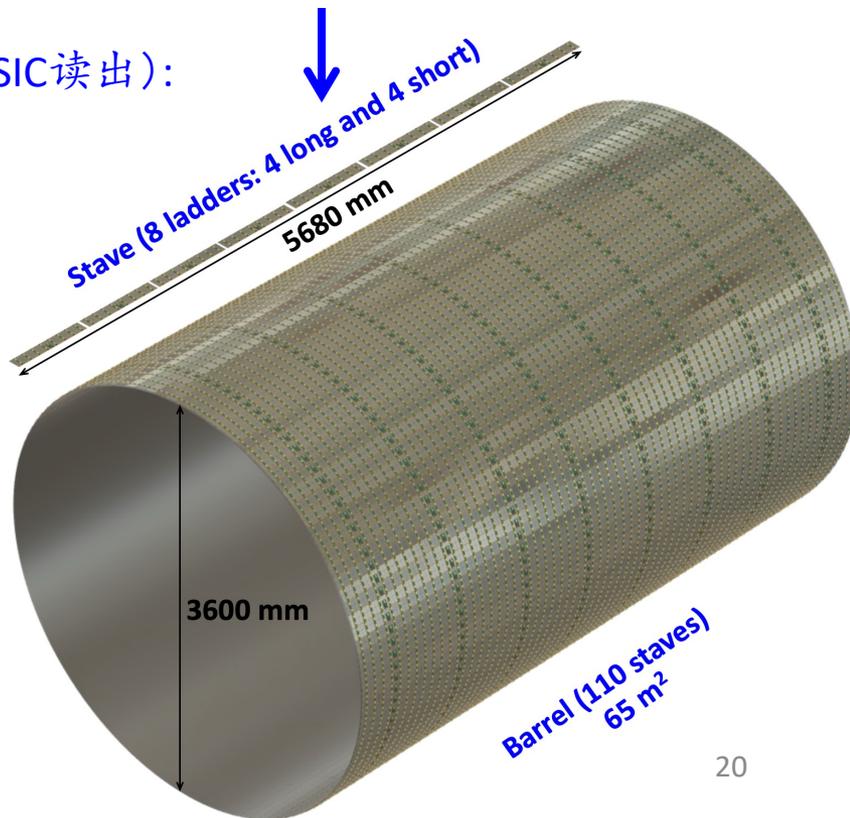
## ■ 模块: 4个探测器传感器 (16个ASIC)

## ■ Ladder:

- 8个模块 (32个传感器)

## ■ Stave: 8个ladder (4 short+4 long)

外径迹探测器桶部: 总表面积为65 m<sup>2</sup>, 包括28160个传感器+112640个ASIC (专用集成电路, 高能所自研)。

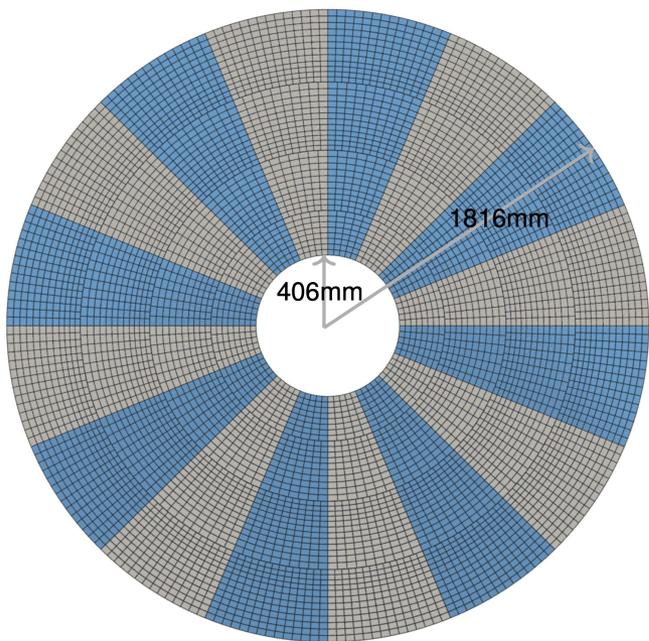


# CEPC OTK端盖设计：LGAD微条传感器

端盖 (16个扇区, 10 m<sup>2</sup>)

1/16扇区

传感器: 8寸晶圆 (group C sensors)

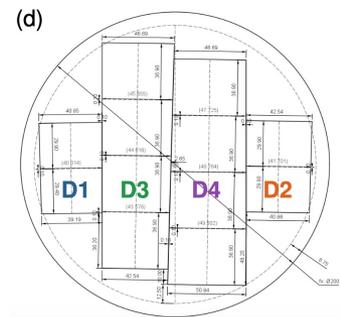
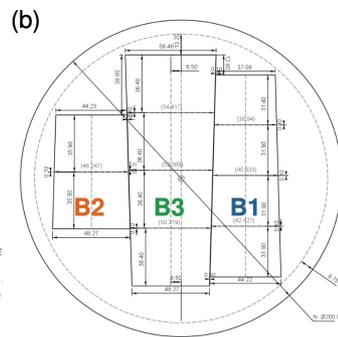
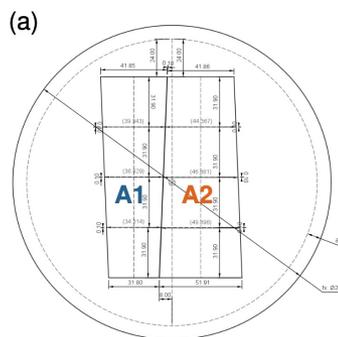
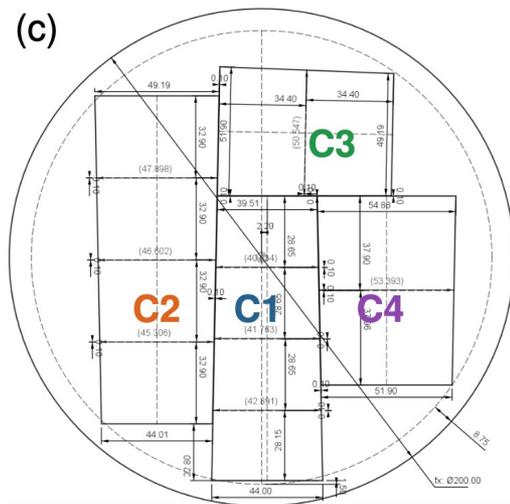
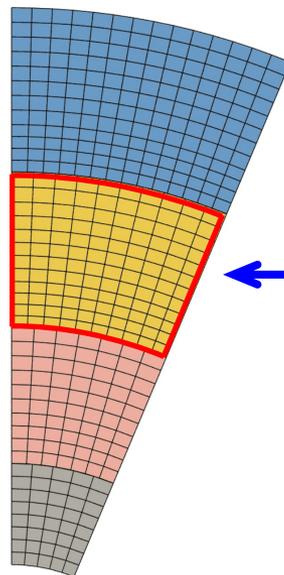


Group D:  
1400mm-1816mm

Group C:  
1008mm-1400mm

Group B:  
662mm-1008mm

Group A:  
406mm-662mm



- OTK端盖包括42个环，分成4组。
- 每个组包含2至4个子组的梯形传感器，这些传感器从一片8寸晶圆切割而成。
- 每组传感器覆盖1/16的扇形区域
  - 微条间距：80.59-113.026 μm
  - 微条长度：28.05-36.3 mm

外径迹探测器端盖：总表面积为20 m<sup>2</sup>，包括12736个传感器+46336个ASIC。

8寸晶圆切割而来(group A, B, D sensors)

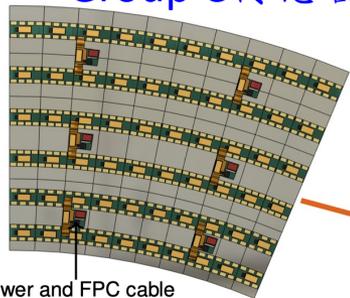
最大化晶圆的利用率，并便于探测器的组装。

# CEPC OTK端盖设计：LGAD微条传感器+电子学读出

1/16 扇区

端盖 (16个扇区)

Group C传感器



Group D:

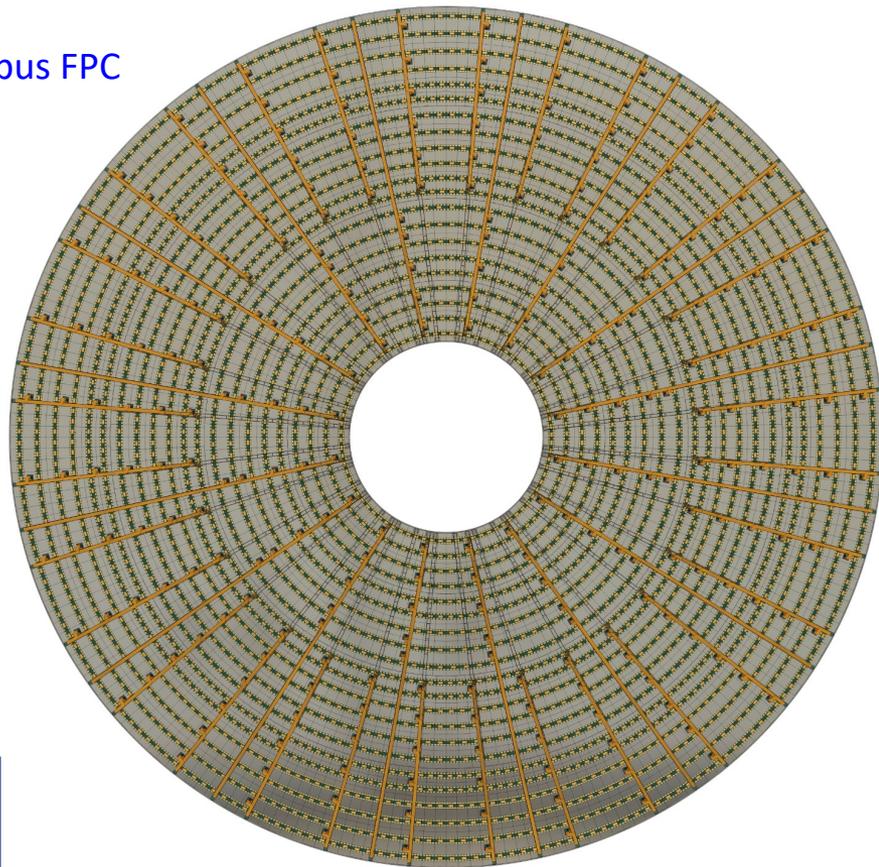
Group C:

Group B:

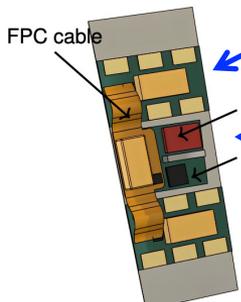
Group A:

Power bus FPC

r: 406mm - 1816mm



Power and FPC cable

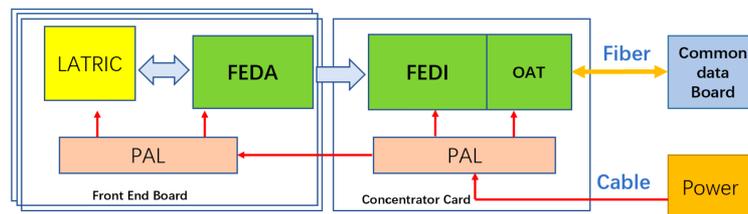
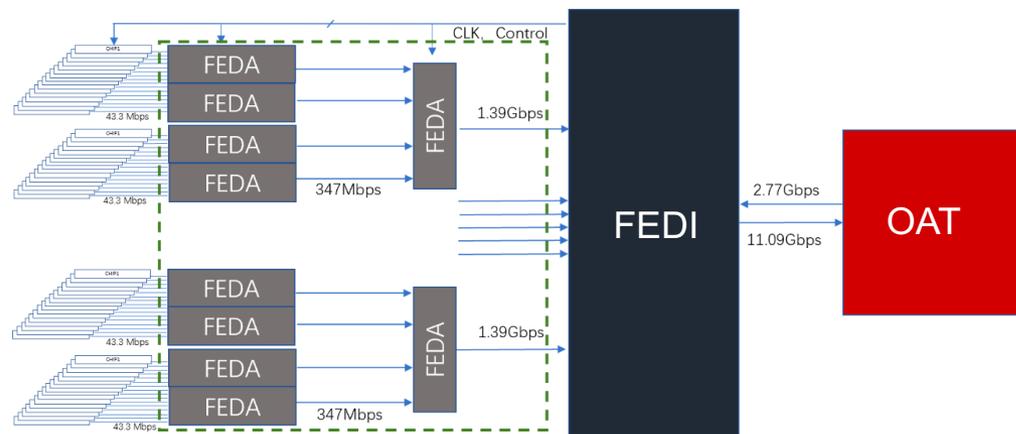


一级数据汇总板

Optical fiber module

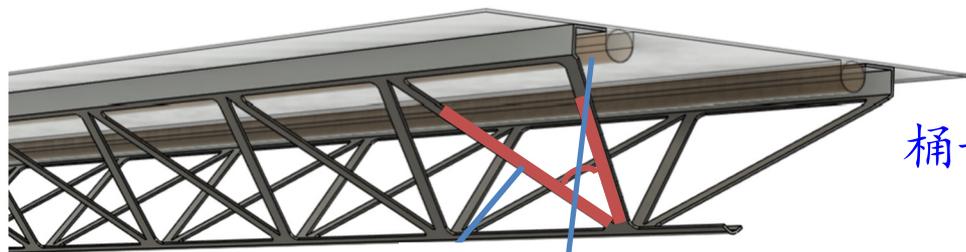
二级数据汇总板

Data Link



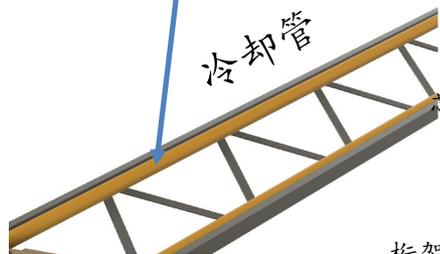
通用电子读出芯片：FEDA（数据汇总）、FEDI（数据链路）、OAT（光转化模块）、PAL（直流变压模块）高能所电子学组及合作团队正在研发中。

# ITK机械和冷却结构设计：特殊碳纤维工艺



ITK桶部桁架结构

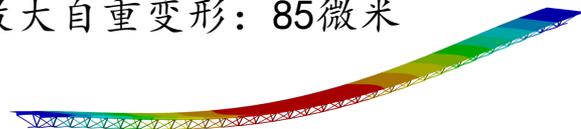
桶部



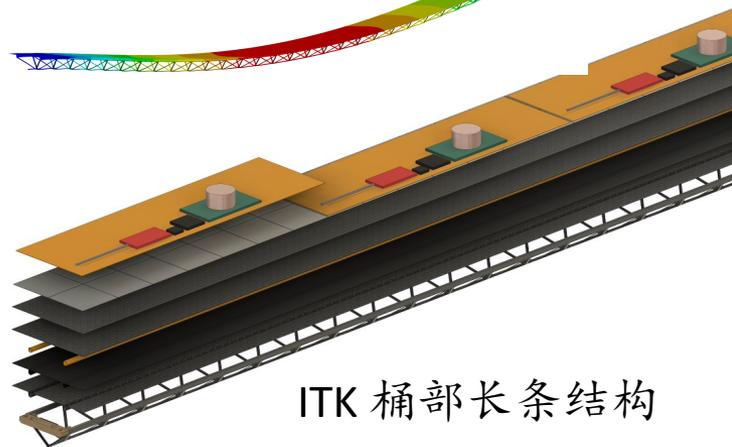
冷却管

端盖

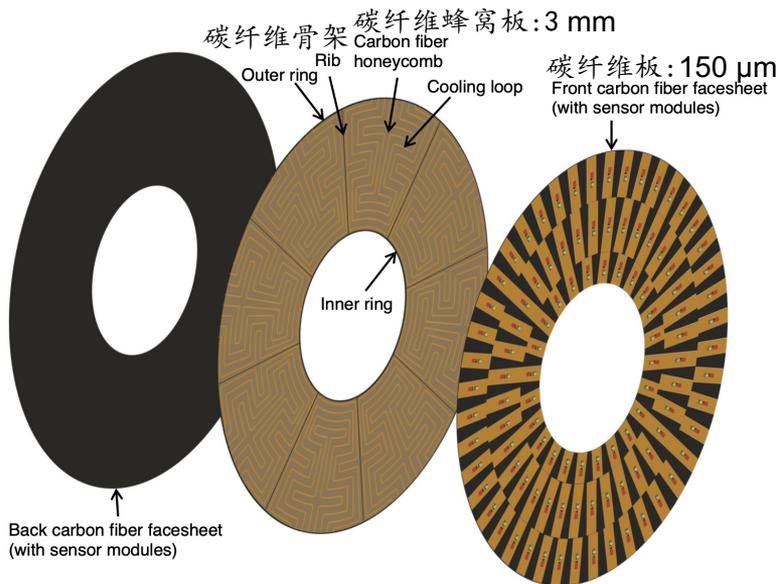
最大自重变形：85微米



- FPC: 250  $\mu\text{m}$  →
- 芯片(热源): 150  $\mu\text{m}$  →
- 碳纤维毡: 20  $\mu\text{m}$  →
- 碳纤维板: 150  $\mu\text{m}$  →
- 冷却管ID: 1.6 mm →
- 石墨箔: 30  $\mu\text{m}$  →
- 碳纤维毡: 20  $\mu\text{m}$  →
- 桁架结构(缠绕技术) →



ITK 桶部长条结构



高精度径迹探测器要求极低的物质质量 (单层 $<1\% X_0$ )

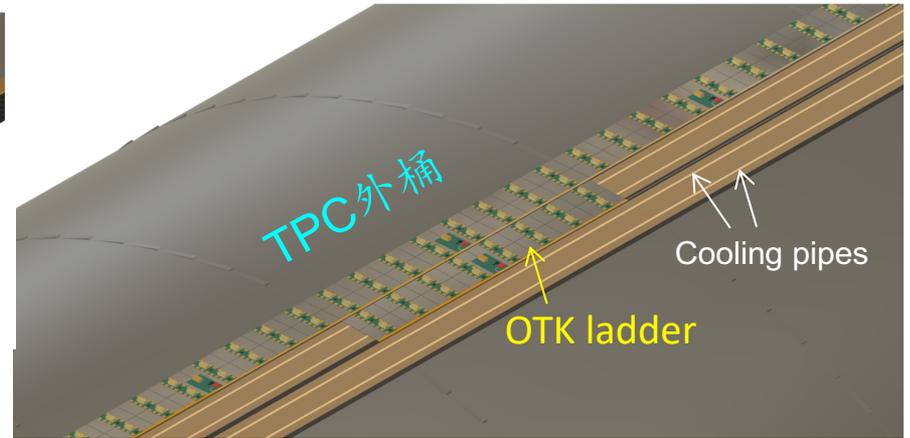
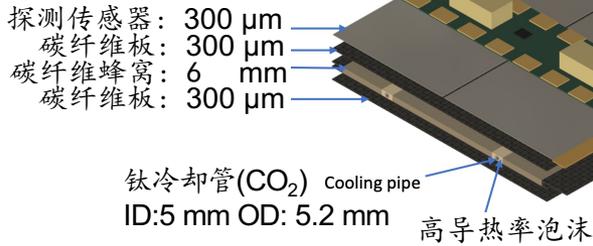
- 高强度轻质碳纤维结构集成冷却，加工工艺自主设计，使用大量复合材料，包括：高强度轻薄碳纤维薄片（厚度150-300微米、模量500GPa以上）、碳纤维桁架结构、碳纤维蜂窝结构、各种碳纤维框和支架、碳纤维毡、石墨箔、聚酰亚胺管、钛管、高导热石墨泡沫、胶等各种材料。
- 正在与几个国内有实力的碳纤维生产企业、研究所开展联合样件研发。

# OTK机械和冷却结构设计：特殊碳纤维工艺

## 桶部设计

## 外径迹长条结构安装

OTK stave

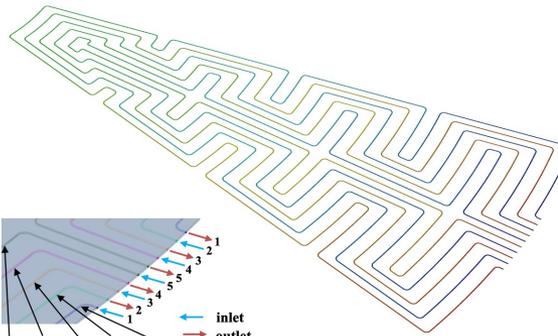
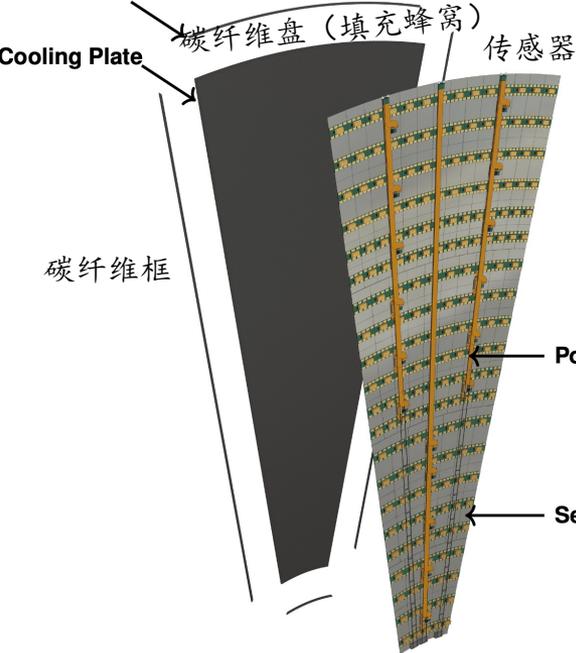


## 端盖设计

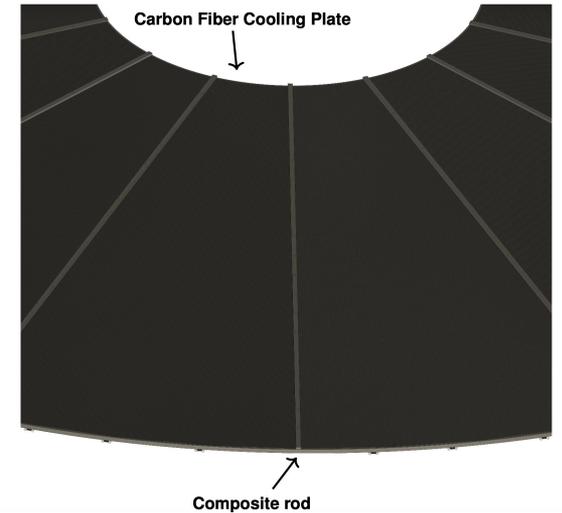
1/16 OTK端盖结构

- 高强度轻质碳纤维结构集成冷却：正与几个国内有实力的碳纤维生产企业、研究所开展联合样件研发。

Carbon Fiber closeouts

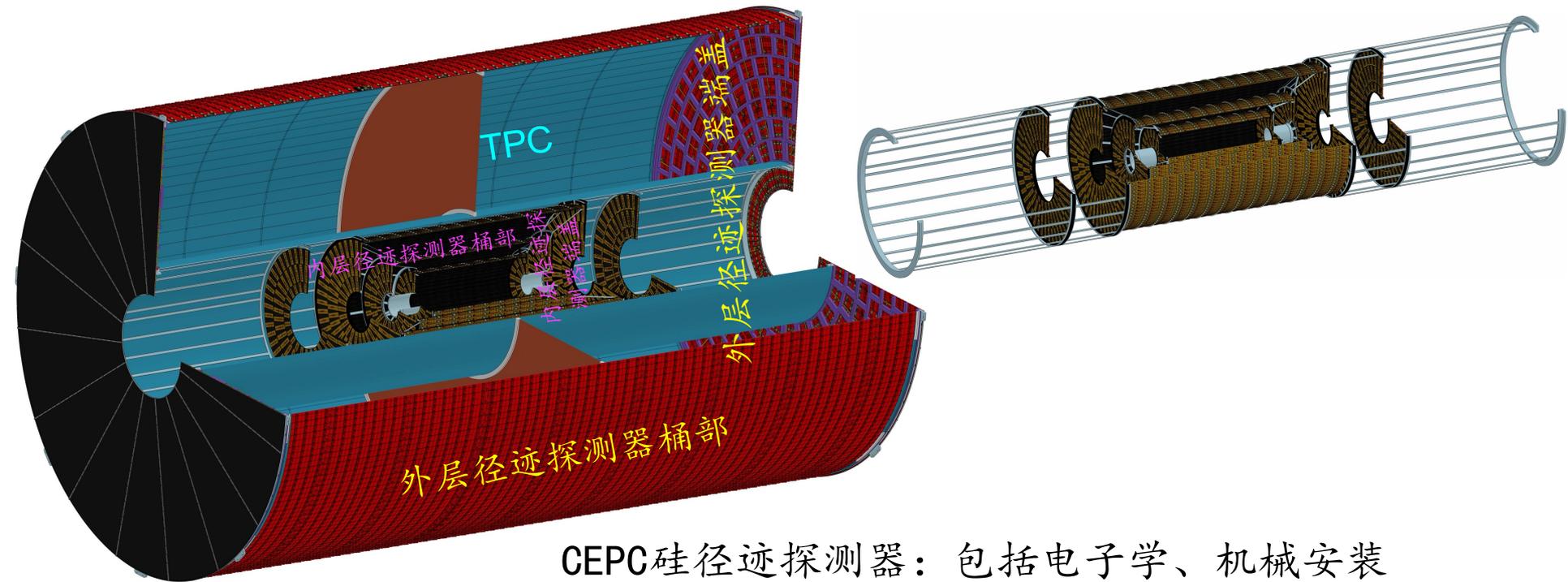


端盖1/16扇面采用5路冷却盘管流道设计



1/16 端盖结构的安装

# 整个CEPC硅径迹探测器的设计



CEPC硅径迹探测器：包括电子学、机械安装

3个内层径迹探测器桶部： 表面积 $13.3 \text{ m}^2$ ， 探测器芯片散热功率约  $26.6 \text{ kW}$ 。

4组内径迹探测器双层端盖： 表面积 $5.5 \text{ m}^2$ ， 探测器芯片散热功率约  $11 \text{ kW}$ 。

1个外层径迹探测器桶部： 表面积 $65 \text{ m}^2$ ， 探测器芯片散热功率约  $195 \text{ kW}$ 。

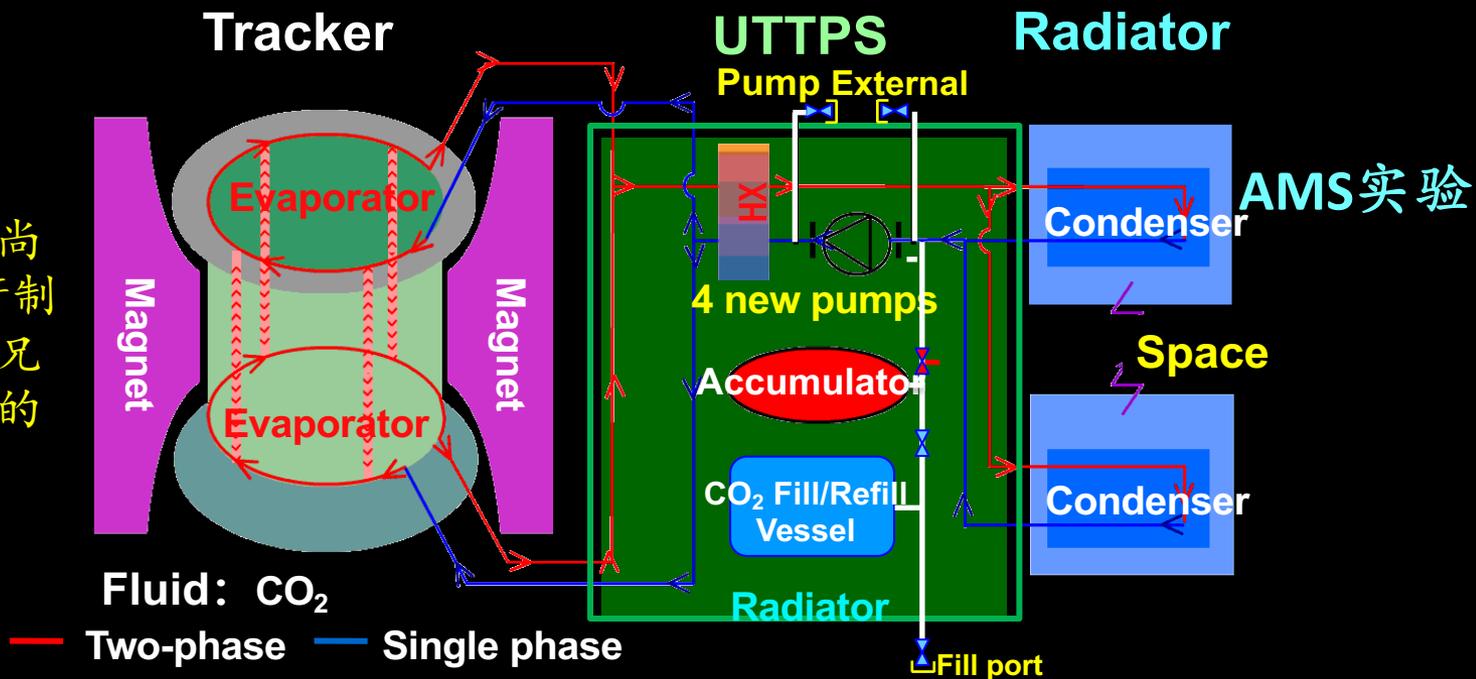
1组外层径迹探测器桶部： 表面积 $20 \text{ m}^2$ ， 探测器芯片散热功率约  $60 \text{ kW}$ 。

表面积 $104 \text{ m}^2$ ， 芯片总散热功率 $293 \text{ kW}$ 。

散热系统将处理超过1000路壁厚小于200微米、直约1.5毫米毛细冷却管的大规模散热。

# CO<sub>2</sub>气液两相系统的研制

国内高能物理实验尚无CO<sub>2</sub>冷却系统的研制经验，已和科学院兄弟单位开始该系统的联合研制工作。



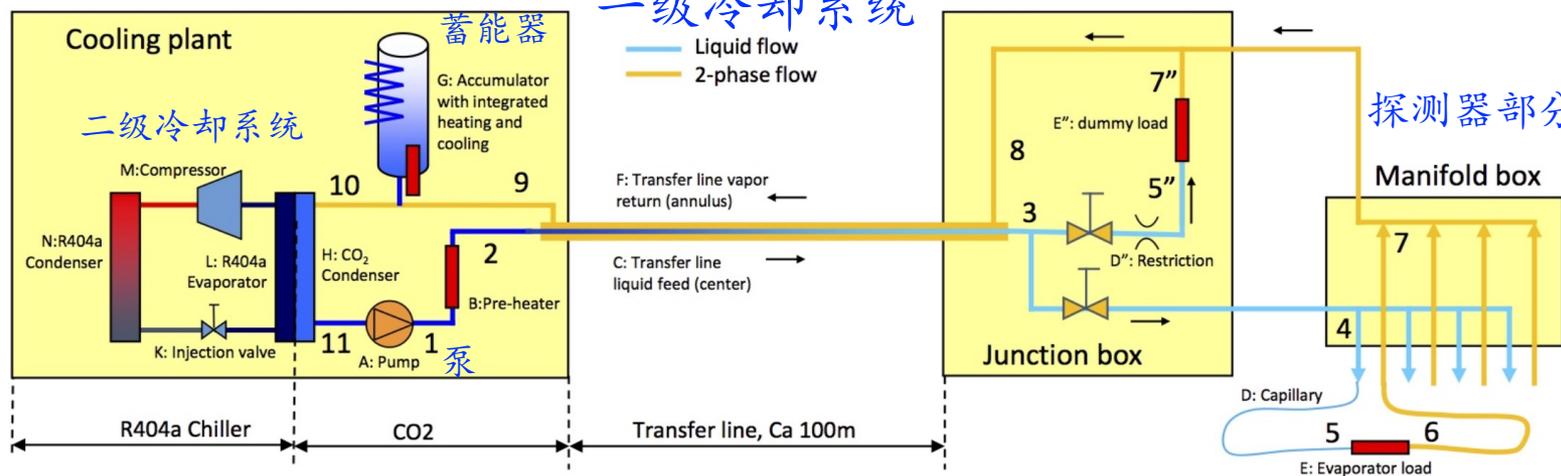
USA15

一级冷却系统

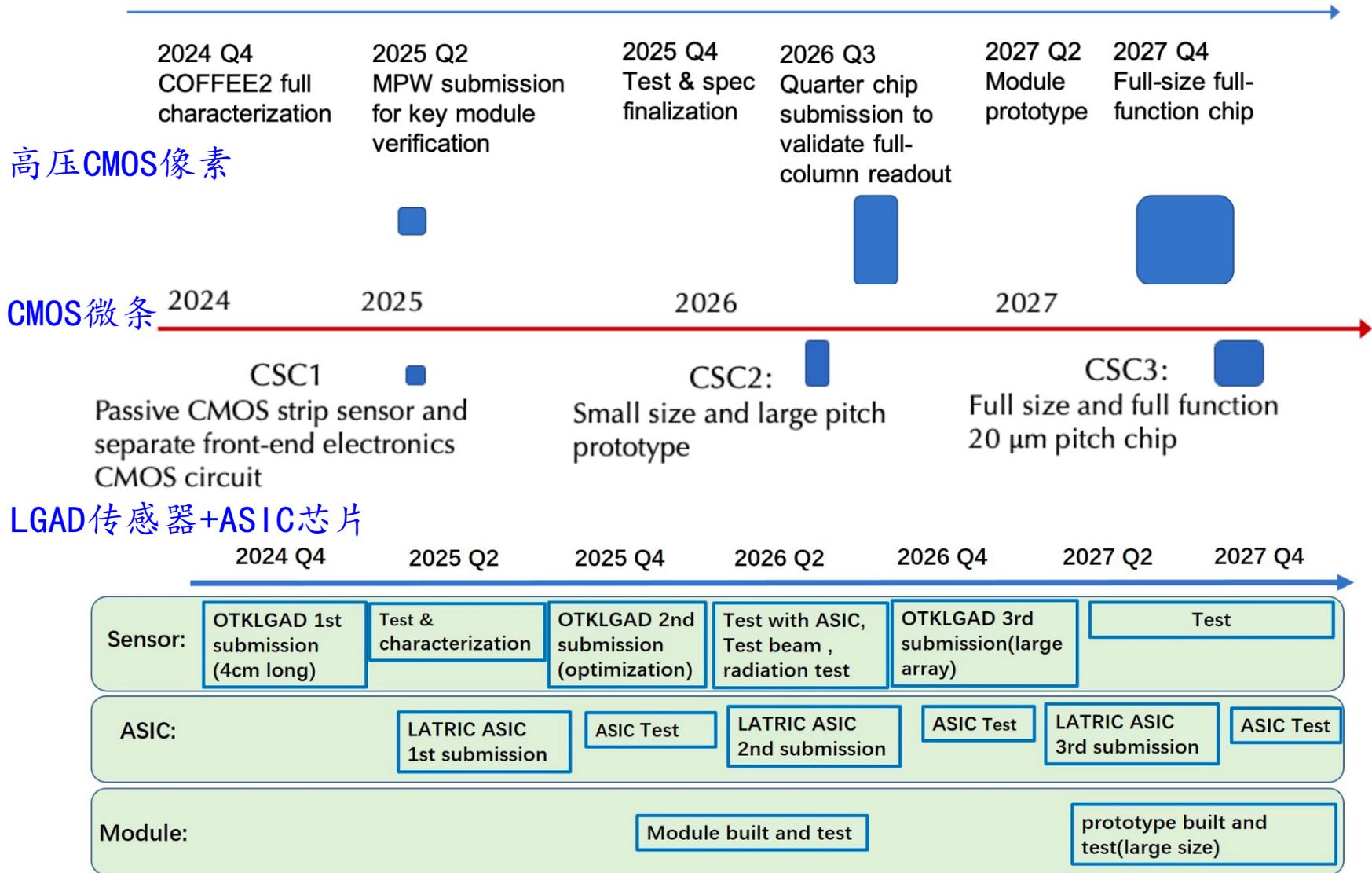
UX15

探测器部分

CEPC采用  
用原理图



# CEPC硅探测器研发进度表



机械和冷却系统的研发工作同步推进，目标是在2027年底前实现硅径迹探测器原理样机。

# CEPC硅探测器研发对未来太空磁谱仪的影响

- 实现高性能硅探测器芯片自主可控研制和“白菜价”：
  - 更高性能传感器芯片（像素型和微条型）：位置分辨10微米以内、兼具时间分辨50皮秒、支持大尺寸传感器等。
  - 高性能（高精度时间、高电荷分辨）硅传感器读出ASIC的自主研制、自由配置（大动态范围、低功耗等）。
  - 全流程高性能通用电子学芯片的自主研制，包括：从大数据汇总芯片、数据链路芯片、光纤模块芯片、以及高性能DC-DC等。
- 高性能特殊工艺碳纤维设计、加工工艺的完整链路。
- 满足高能物理应用需求的成熟CO<sub>2</sub>冷却系统研制。
- 完整硅径迹探测器全系统自主研制。

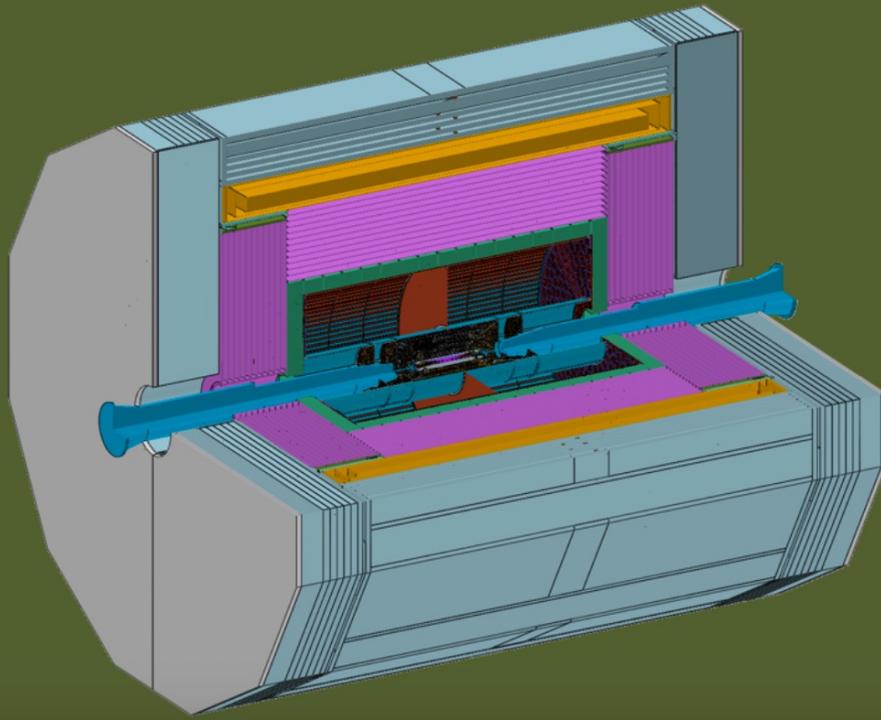
# 总结

- CEPC是一个复杂的综合系统工程，对探测器技术的驱动一般实验无法比拟，其影响力不限于对撞物理实验。
- 硅径迹探测器是高能物理领域发展最快的探测器技术。CEPC为我国半导体探测器技术的发展提供了宝贵的机遇。拥有目前我国最大约100 m<sup>2</sup>的高性能探测器芯片的应用需求，正在带动我国半导体探测器技术新的发展。
- CEPC硅径迹探测器系统的全面研发，对探测器的研发提出了新的需求和任务，包括：探测器、电子学、机械结构和冷却系统等关键创新技术全面自主研制。这对未来太空磁谱仪的关键探测技术具有深远影响。
- 希望国内有兴趣、有实力的单位一起加入合作，从技术开始做起，打造未来世界级的实验平台。

# CEPC Reference Detector

## Technical Design Report

Version: v0.5.0 build: 2025-07-30 23:43:02+08:00



即将发布的CEPC探测器技术性报告（Ref-TDR），敬请关注！



感谢大家的聆听！  
谢谢黄光顺教授的邀请！

