

西北工业大学
NORTHWESTERN POLYTECHNICAL UNIVERSITY

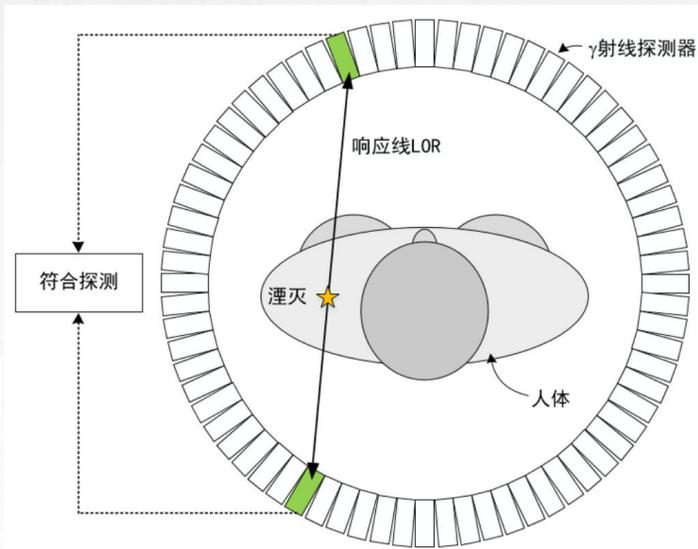
用于高精度时间探测器 (SiPM&LGAD) 的前端电路研究进展

汇报人：赵佳垚 吴瑶 郑然*

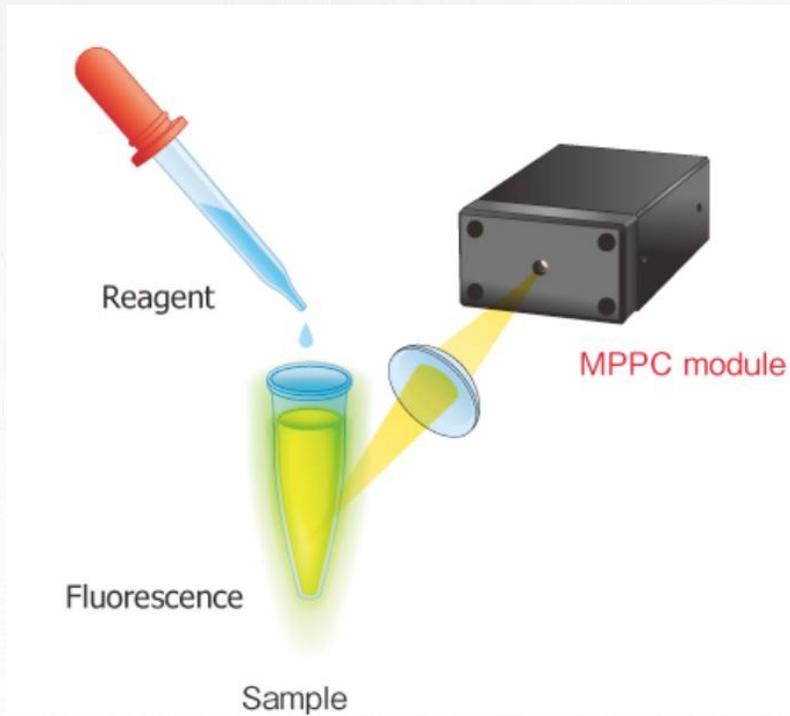
zhengran@nwpu.edu.cn
西北工业大学微电子学研究所



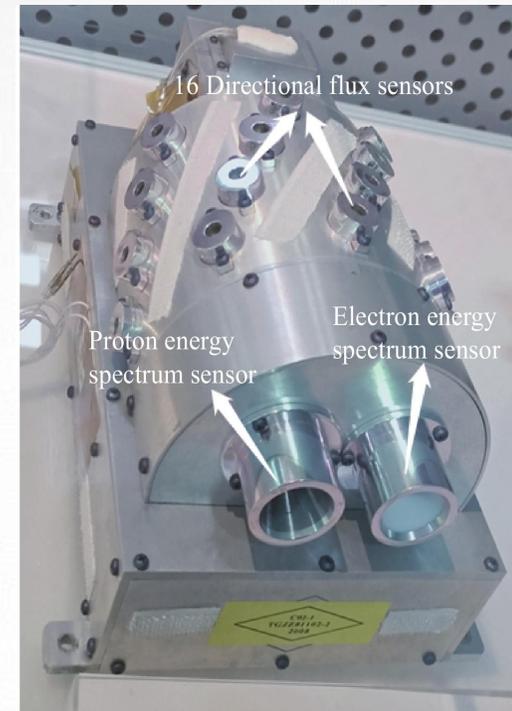
SiPM探测器应用



医学成像



粒子计数器



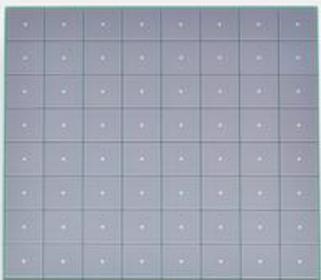
空间粒子探测



SiPM探测器特性

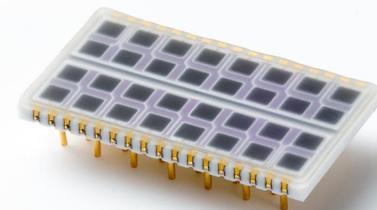
SiPM

- 增益高、量子效率高
 $gain \sim 10^6$, 可进行单光子检测
- 响应速度快
 $t_r \sim 1ns$
- 工作电压低
工作电压仅需几十伏
.....



APD

- 增益低
 $gain \sim 10^3$



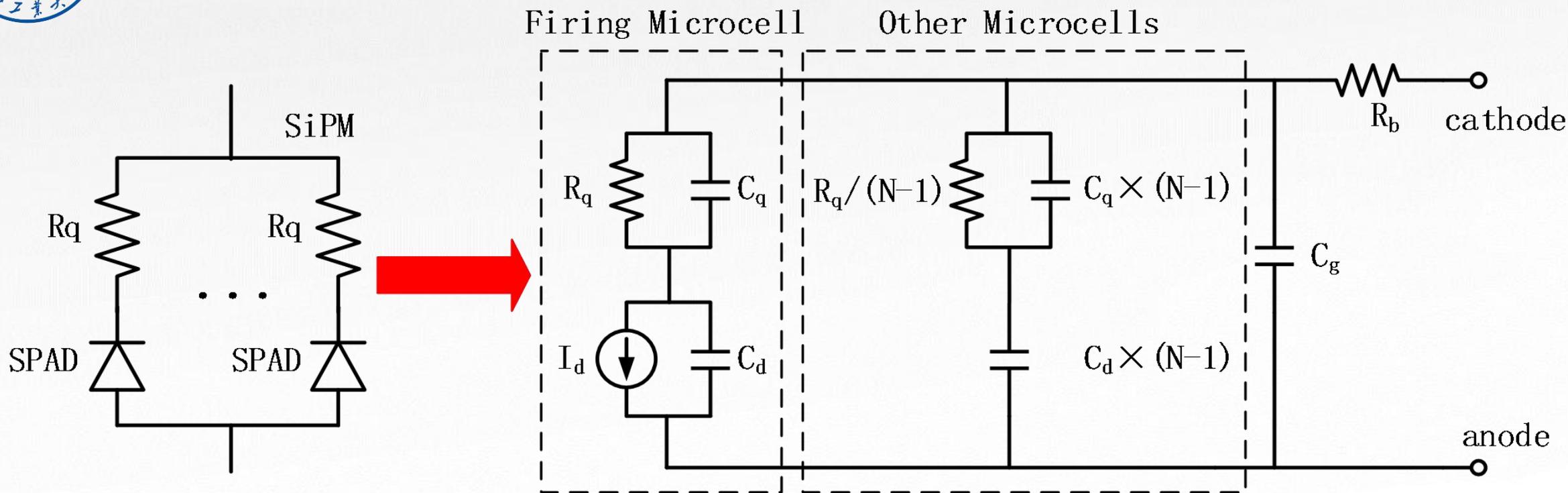
PMT

- 体积大、偏压高
 $V_{bias} > 1kV$
- 量子效率低
 $QE \sim 25\% @ 420nm$





SiPM探测器电学模型



SiPM模型	R_q/Ω	C_q/F	C_d/F	C_g/F	R_b/Ω	N
模型一	160k	7f	80f	6.8p	0	3600
模型二	71.2k	30f	74f	40.8p	22.9	3600



研究现状

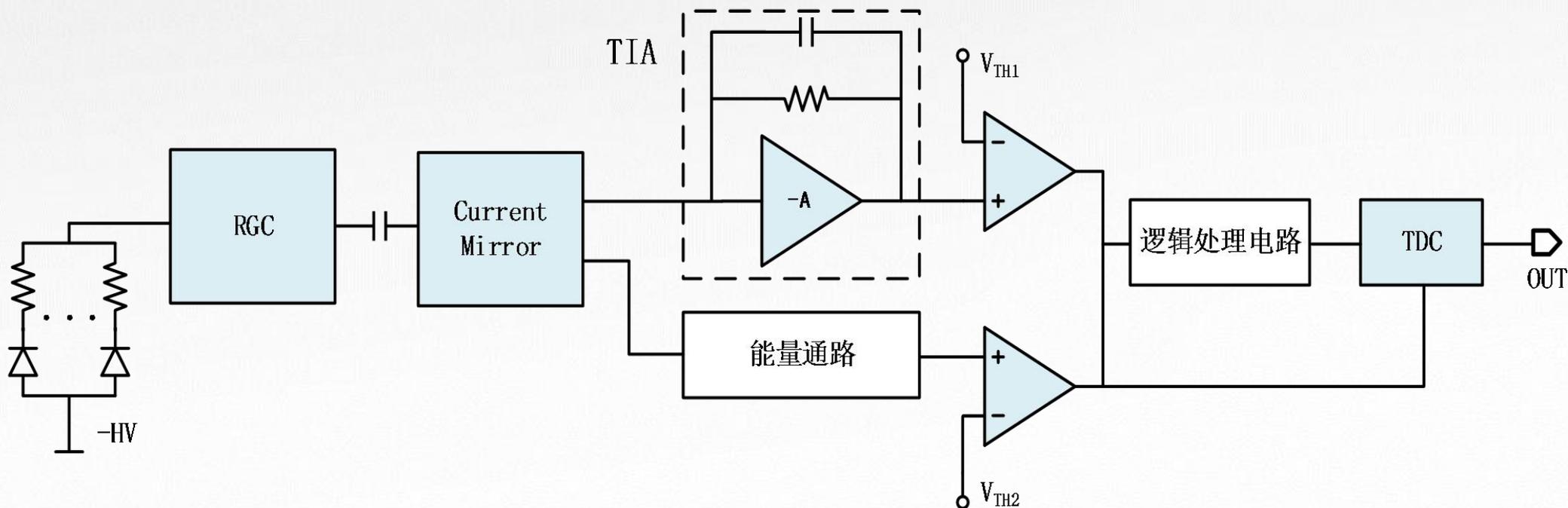
芯片名称	年份	工艺	输入级电路	时间分辨率
BASIC64	2016	0.35 μm	CG	300ps@1000p.e.
TOFPET2	2016	0.11 μm	RGC	83ps@1p.e.
HRFlexToT	2022	0.18 μm	RGC+HF _{FB}	167ps@1p.e.
ToT-ASIC2	2023	0.25 μm	RGC	52ps

前端电路设计挑战:

- 探测器输出信号上升时间约1ns，电路带宽需**大于350MHz**；
- 探测器等效电容高达约**300pF**，会对电路响应速度及稳定性产生影响。



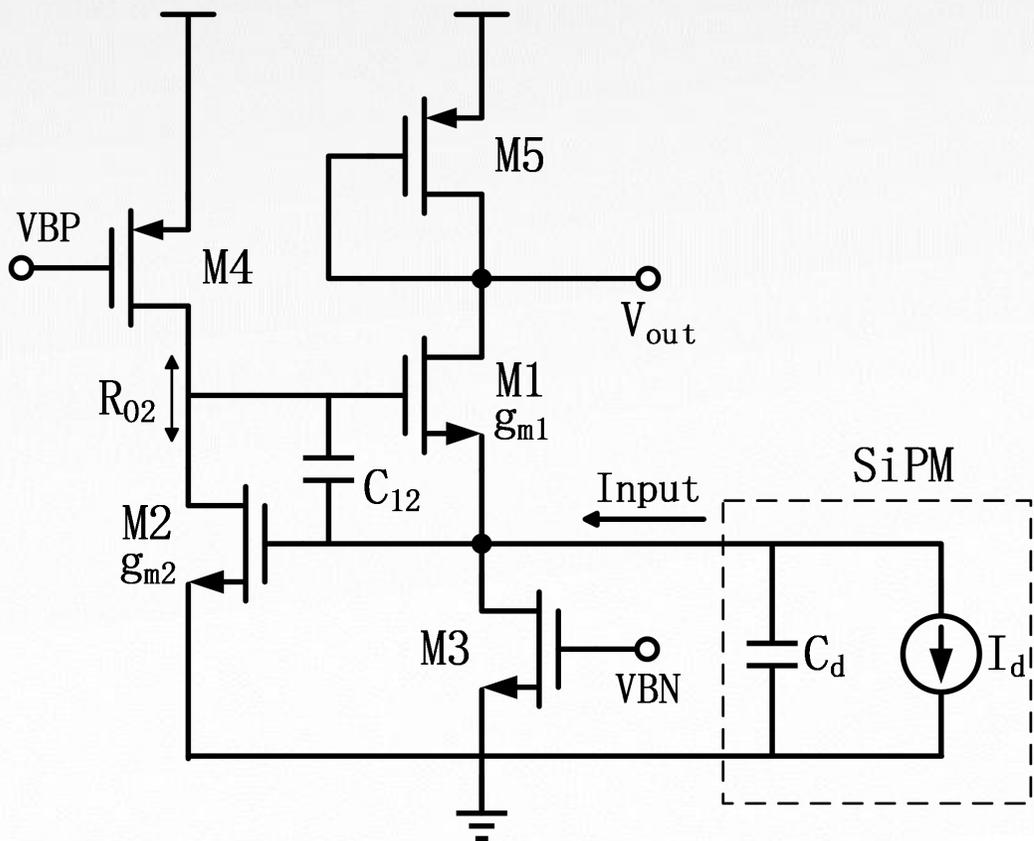
电路系统结构



- SiPM探测器端电容较大 ($\sim 300\text{pF}$)，故输入级使用低输入阻抗的RGC电路进行电流模式读出；
- 双阈值甄别信号，筛除SiPM探测器的暗电流触发；
- 能量通路拟对信号进一步整形，用于信号ToT测量。



RGCC电路设计



$$\omega_0^2 = \frac{g_{m1}g_{m2}}{C_d C_{12}}$$

$$Q = \frac{\sqrt{g_{m1}A_0 C_{12}R_{o2}}}{C_d + A_0 C_{12}}$$

$$A_0 = g_{m2}R_{o2}$$

速度

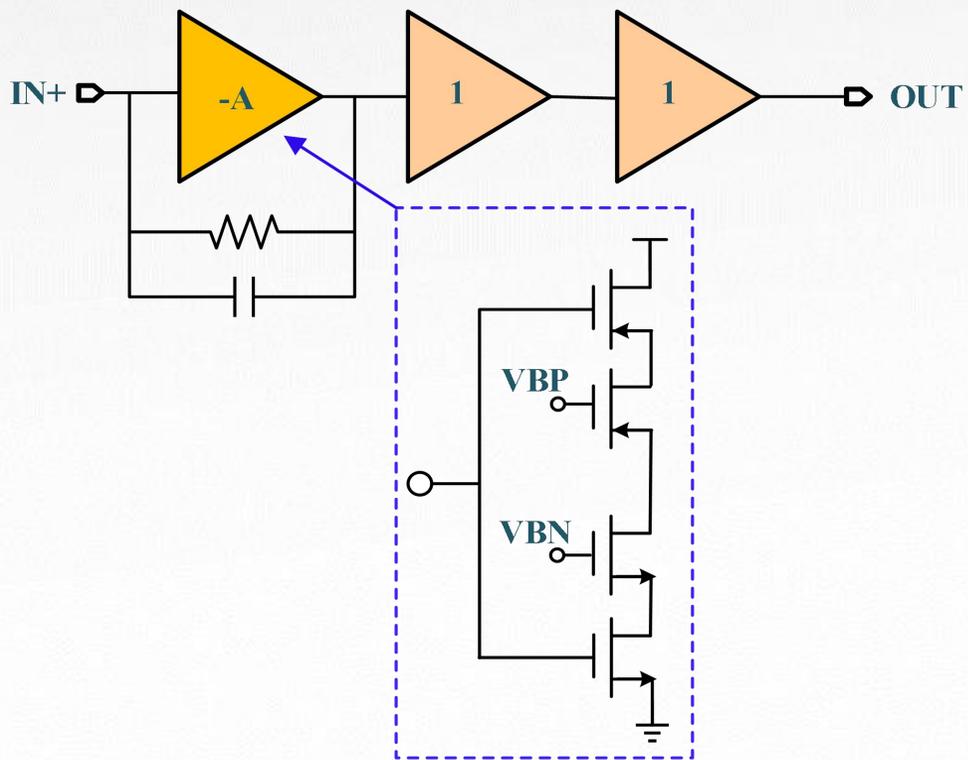


稳定性

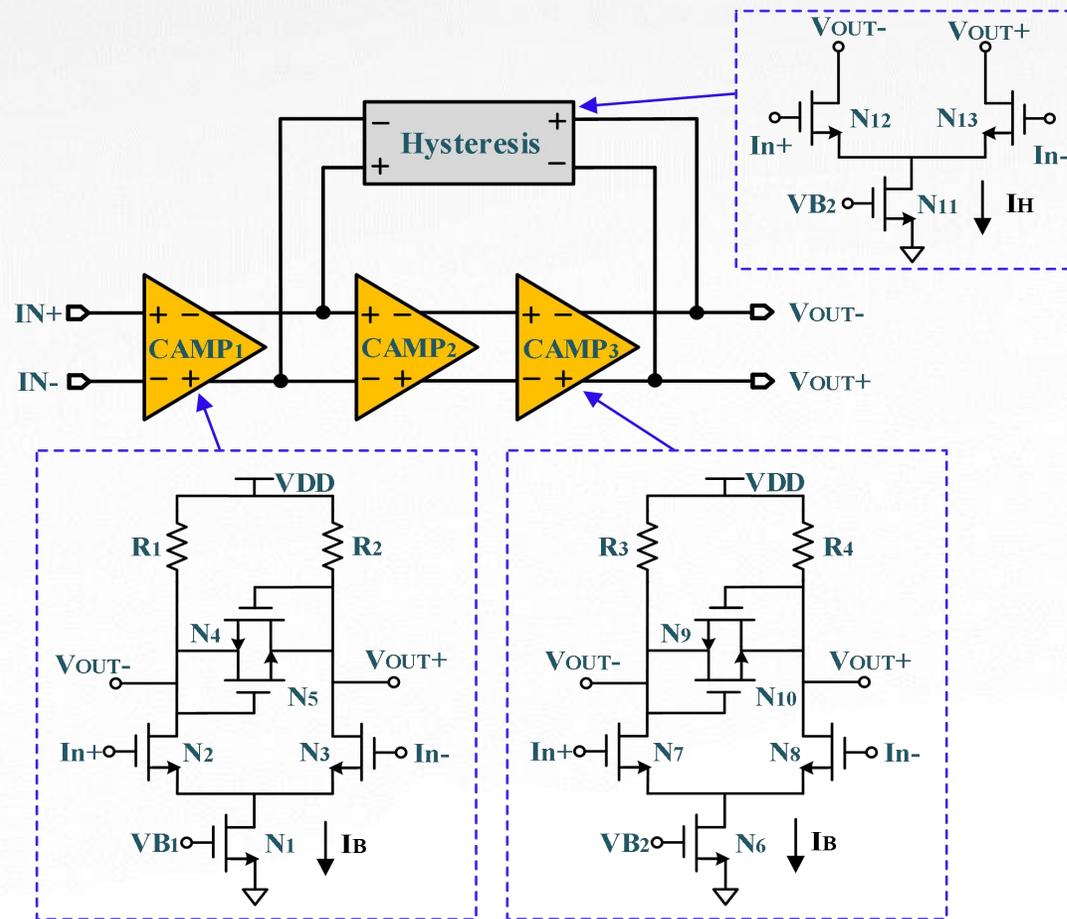
RGCC电路性能	
带宽	430MHz
噪声	1mV
稳定性	Q=0.54
SPTR	51ps
功耗	2.2mW



其他电路设计



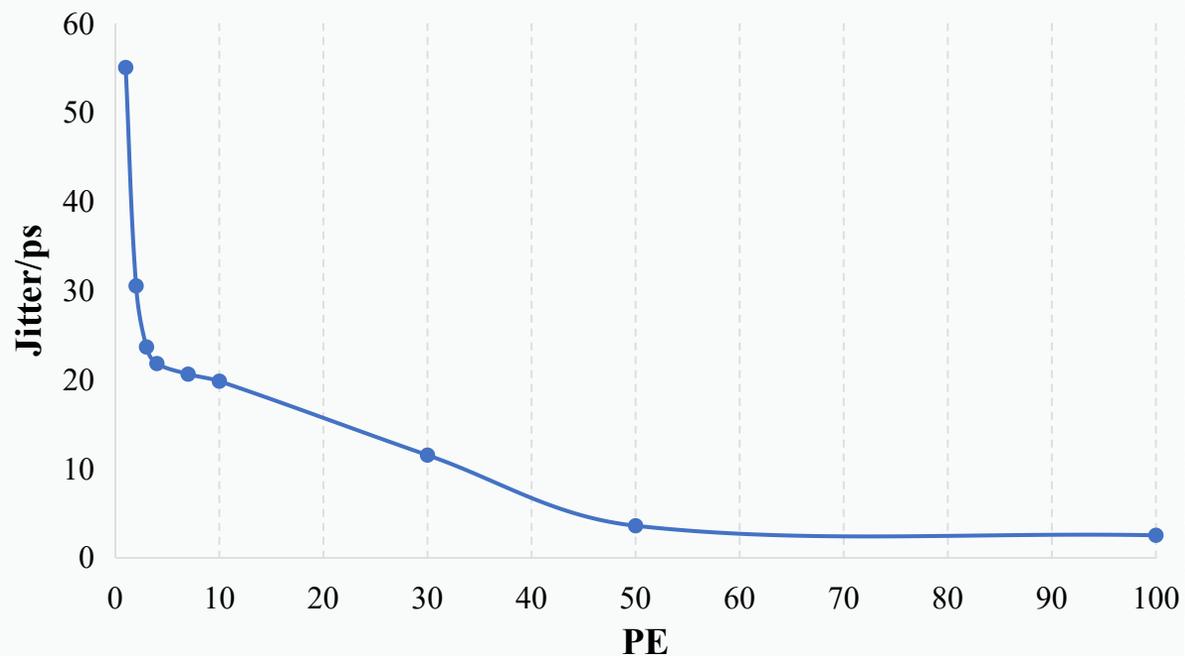
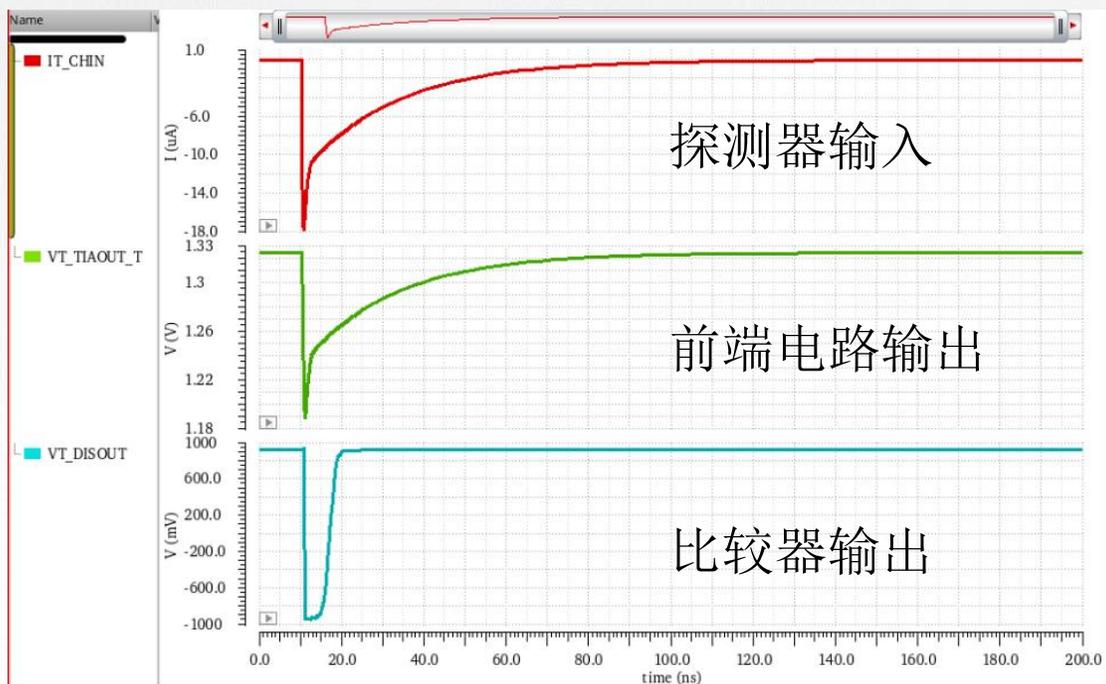
TIA电路



比较器电路



电路性能仿真



- 基于上述模型一仿真单光子时域响应;
- 探测器输出电流达峰时间约为**600ps**,
前端电路输出达峰时间约为**900ps**。

- 基于上述模型一进行仿真;
- 输入信号为272fC/PE(gain= 1.7×10^6);
- Jitter < 60ps@1PE, Jitter < 3ps@100PE。



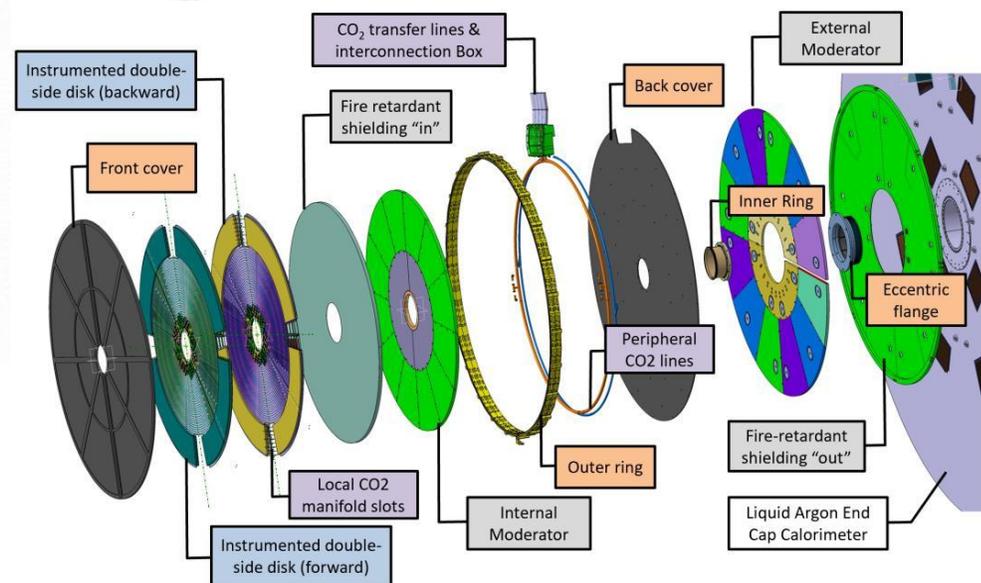
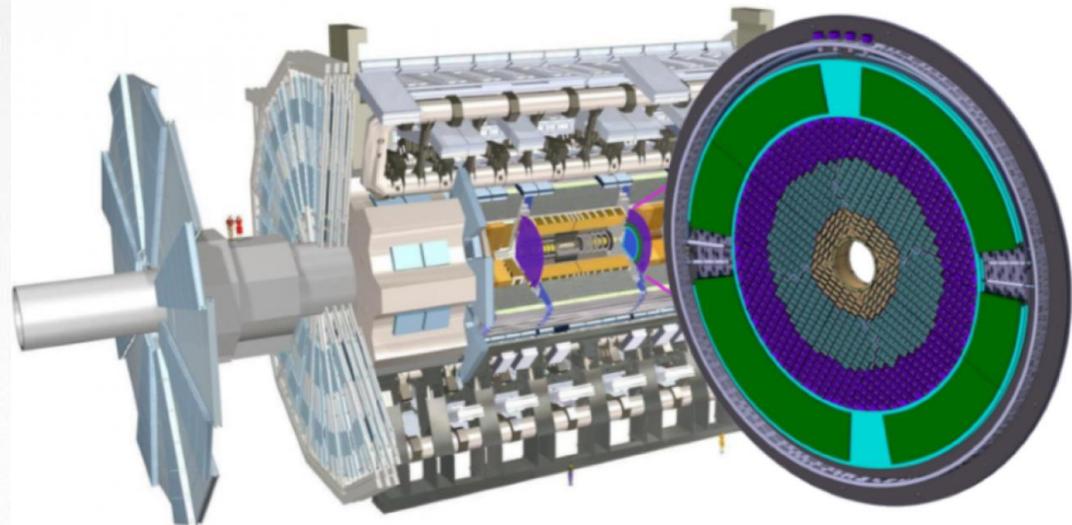
ATLAS升级中的LGAD

欧洲大型强子对撞机高亮度II期升级: ATLAS High Granularity Timing Detector (HGTD)

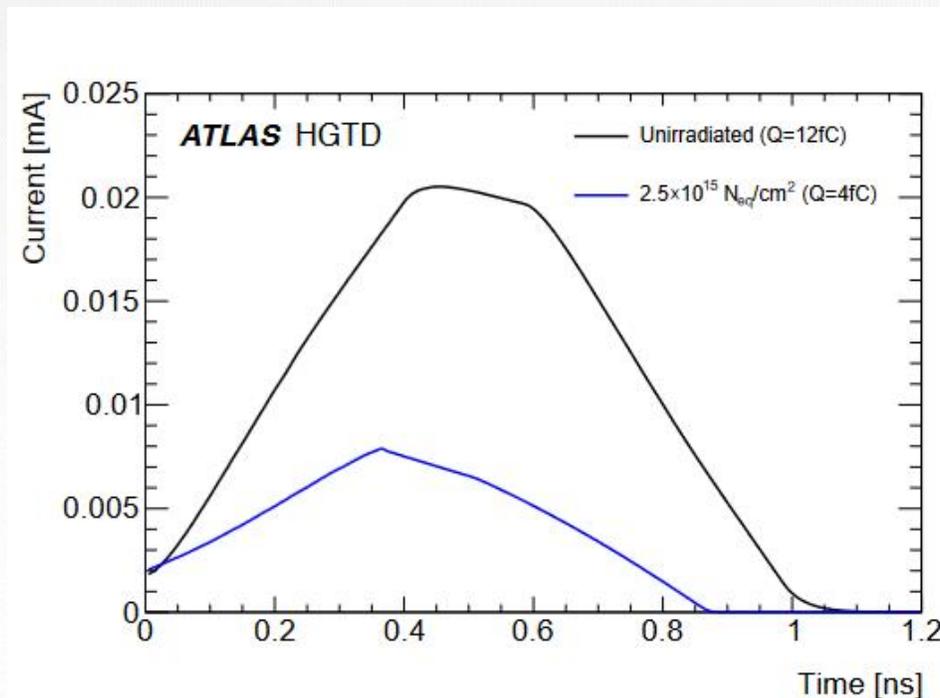
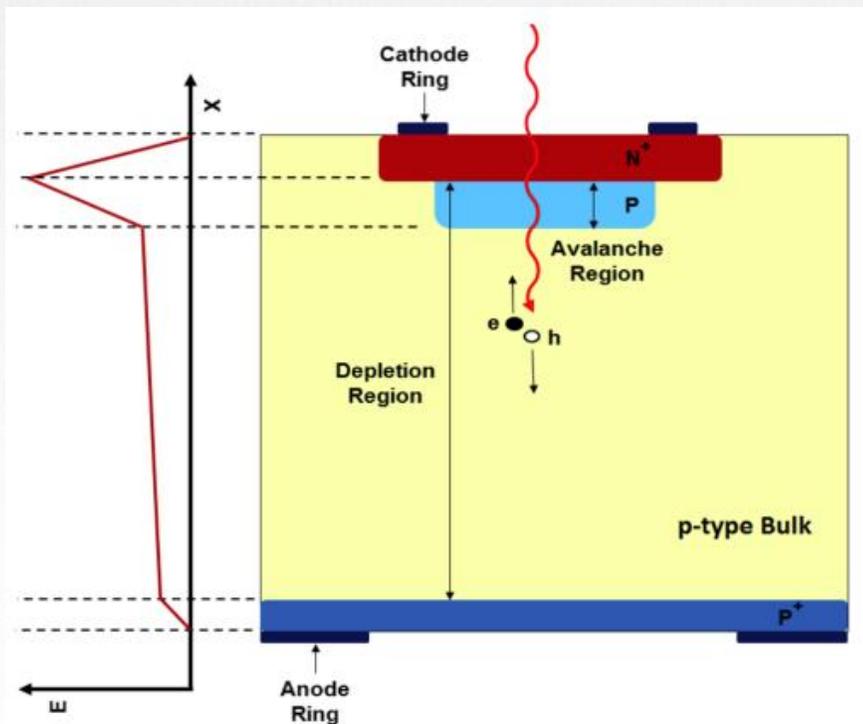
- 把粒子到达时间的测量精度提高到30ps以内;
- 解决高亮度LHC对撞事例堆积问题;
- 能承受 2.5×10^{15} neq/cm²的等效中子通量的辐照。

LGAD:

- 高信噪比
- 响应速度快
- 抗辐射特性好



ATLAS升级中的LGAD



- LGAD的信号脉冲宽度和电荷幅度主要受LGAD工艺与设计参数影响；
- 上升时间约为**400ps**，信号持续时间约为**1ns**，典型电荷量为**10fC**，探测器电容约**4pF**；
- 当辐照中子注量增加时，电荷较小，上升时间和信号持续时间相比辐照前较短。注量越高，输出信号量会逐渐减小，因此，**ASIC需要能够处理4-50fC动态范围的信号**，同时确保高的分辨率。



基于LGAD探测器的时间前端电路

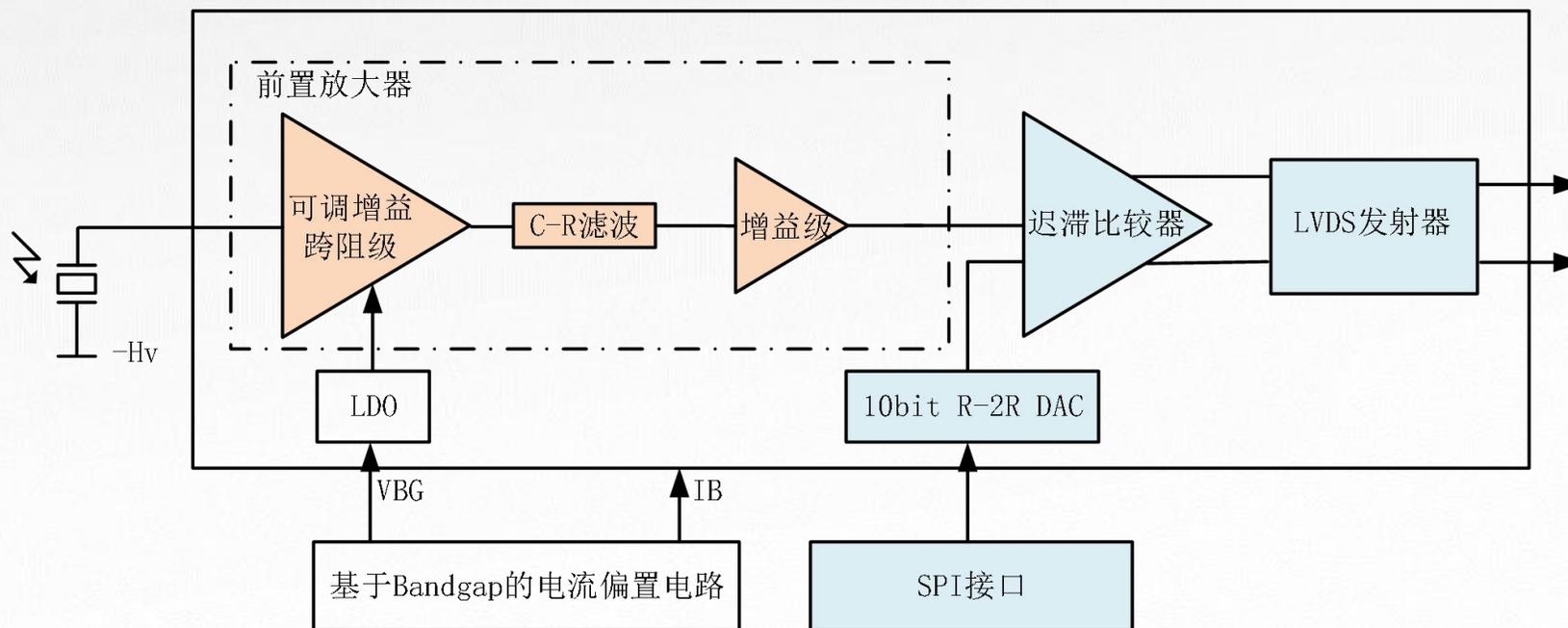
芯片名称	年份	工艺	结构	结果
ALTIROC0	2018	130nm	NMOS CS	27ps@10fC
ALTIROC1	2020	130nm	NMOS CS	<25ps@10fC
ETROC	2021	65nm	NMOS CS	<16ps@10fC
LATIC	2022	180nm	Inverter-Based CS	<20ps@10fC

前端电路设计挑战:

- 探测器输入信号上升时间约400ps，电路带宽需**大于800MHz**；
- 辐射条件下探测器输出幅度变小，前端电路需针对微弱信号进行低噪声信号处理。



电路系统结构

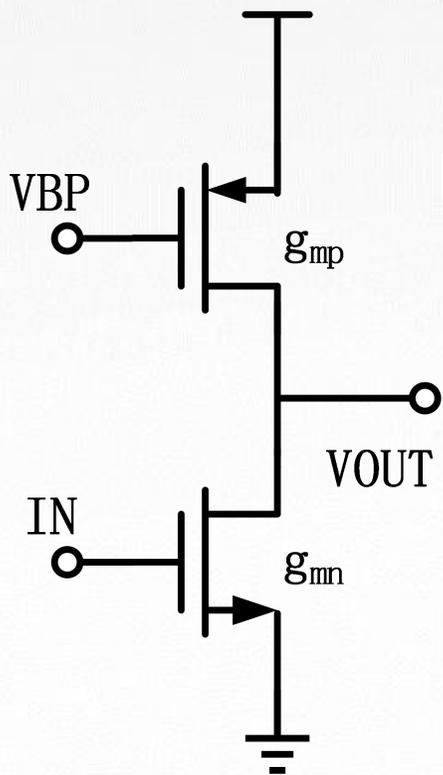


- 前置放大器采用跨阻结构，使用电流模式处理探测器信号；
- 跨阻级增益可调，以匹配不同动态范围。



基于反相器结构的共源共栅跨阻放大器

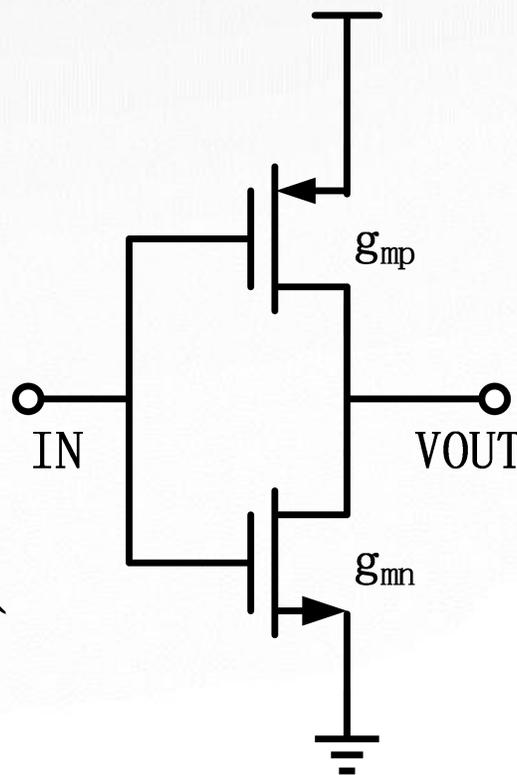
$$Jitter = \frac{Gain \times e_n \sqrt{t_d}}{Gain \times Q_{in}/C_d} \propto \frac{U_n}{Amp}$$



共源极放大器

$$\frac{U_n}{Amp} \propto \sqrt{\frac{4KT(g_{mp} + g_{mn})}{(V_{in} \times g_{mn})^2}}$$

减小抖动要求 $g_{mp} \downarrow$, $g_{mn} \uparrow$



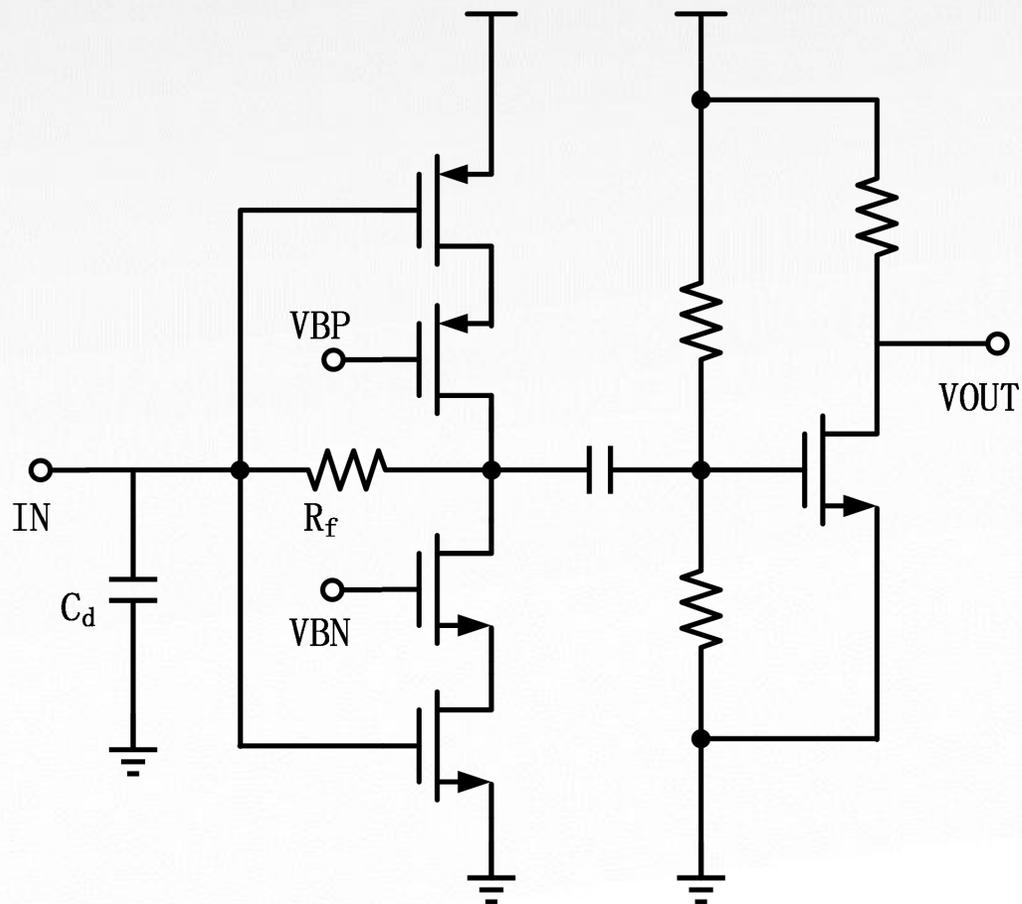
基于反相器结构的共源极放大器

$$\frac{U_n}{Amp} \propto \sqrt{\frac{4KT}{V_{in}^2 \times (g_{mp} + g_{mn})}}$$

相同功耗下
时间性能大大改善!



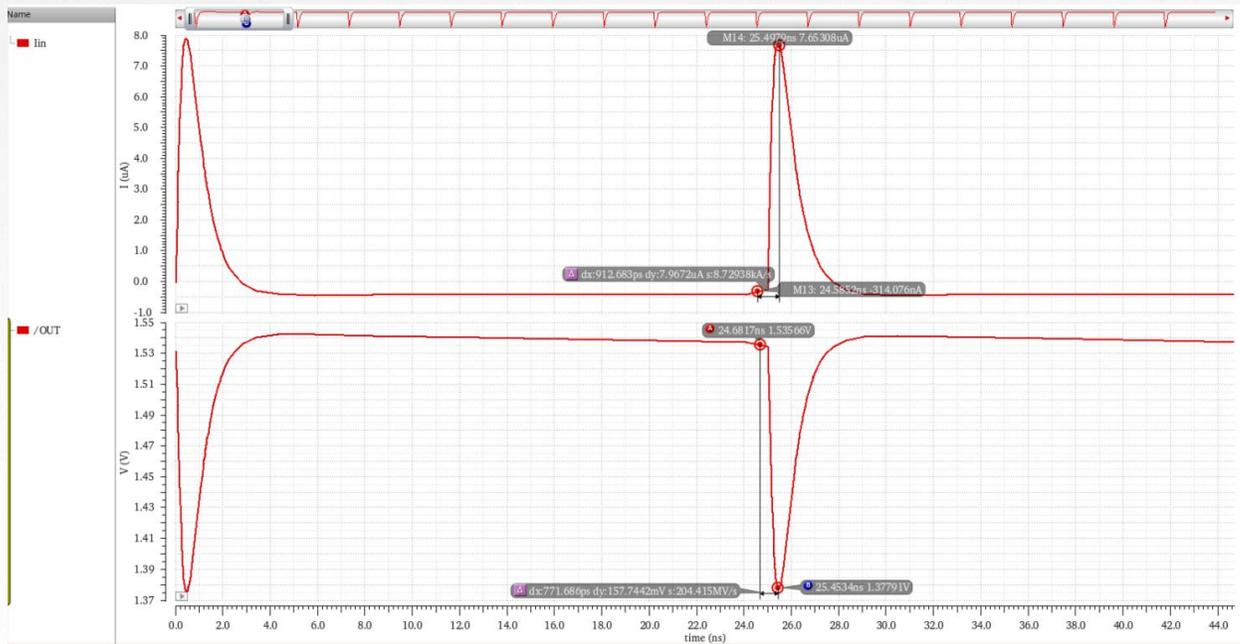
基于反相器结构的共源共栅跨阻放大器



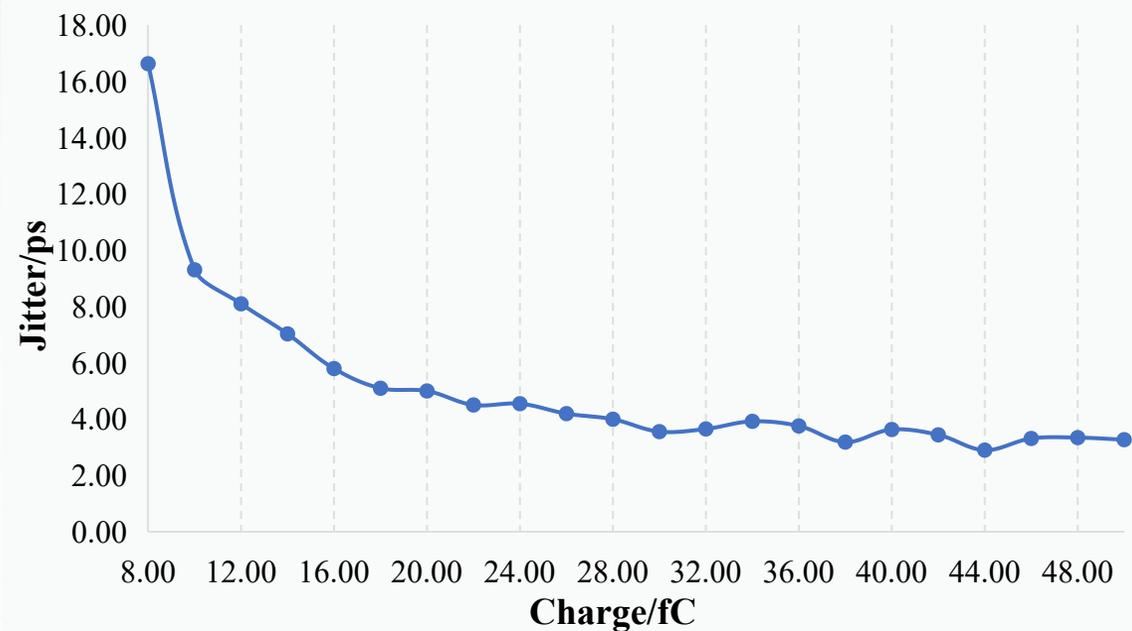
- ✓ 使用基于反相器结构的共源共栅极电路，**减小输入端密勒等效电容**，提高带宽；
- ✓ 为使输入极点向高频移动，反馈电阻 R_f 较小，导致TIA增益较低，故增加共源极放大器**提高增益**；
- ✓ 前后级使用**交流耦合**，抑制低频噪声及PVT影响，防止基线漂移。



电路性能仿真



输入电荷10fC进行时域仿真 ($C_{in}=4pF$)，
前端电路输出信号达峰时间约为800ps。



输入电荷10fC时抖动为9.3ps；
输入电荷50fC时抖动为3.3ps。



总结

基于SiPM探测器的 时间前端检测电路研究总结

基于SiPM探测器的时间前端电路	
工艺	180nm
增益	77dB _{ohm}
带宽	>400MHz
噪声(rms)	11mV
SPTR	<60ps
功耗	6.39mW

- ✓ 针对SiPM探测器大输入电容进行电路优化，单光子时间分辨率（SPTR）小于60ps
- ✓ 对电路稳定性进行优化，Q值小于0.6

拟流片时间：2024.08

基于LGAD探测器的 时间前端检测电路研究总结

基于LGAD探测器的时间前端电路	
工艺	180nm
C_d	4pF
带宽	1.4GHz
噪声(rms)	2mV
Jitter@10fC	<10ps
功耗	3.6mW

- ✓ 在4pF输入电容下实现1.4GHz带宽
- ✓ 针对LGAD探测器信号特征优化电路噪声，输入电荷10fC下抖动小于10ps

拟流片时间：2024.06



西北工业大学

NORTHWESTERN POLYTECHNICAL UNIVERSITY



Thanks!

上述工作受到以下项目支持：

- 1、国家自然科学基金面上项目，项目编号：12375191
- 2、工信部产业链协同攻关项目，项目编号：TC230H0AG-59