



基于一阶Delta-Sigma调制的SiPM读出电路设计

Design of a SiPM readout circuit based on First order DSM

- 报告人：邓云起
- 研究方向：模拟集成电路设计



目录

CONTENTS

01 研究背景和意义

02 大动态范围能量脉宽
转化电路设计

03 环形游标TDC电路设计

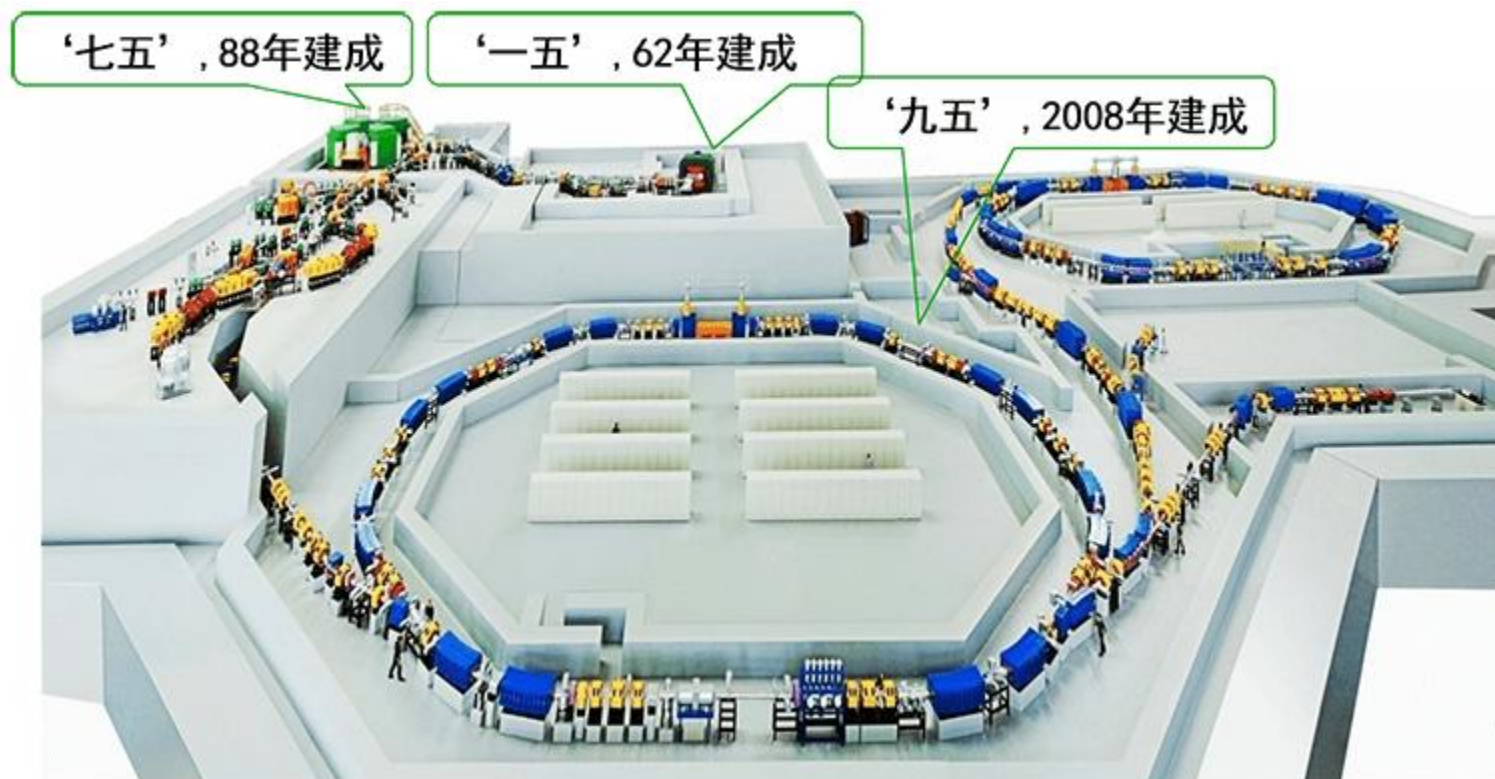
04 版图设计与仿真结果

05 展望

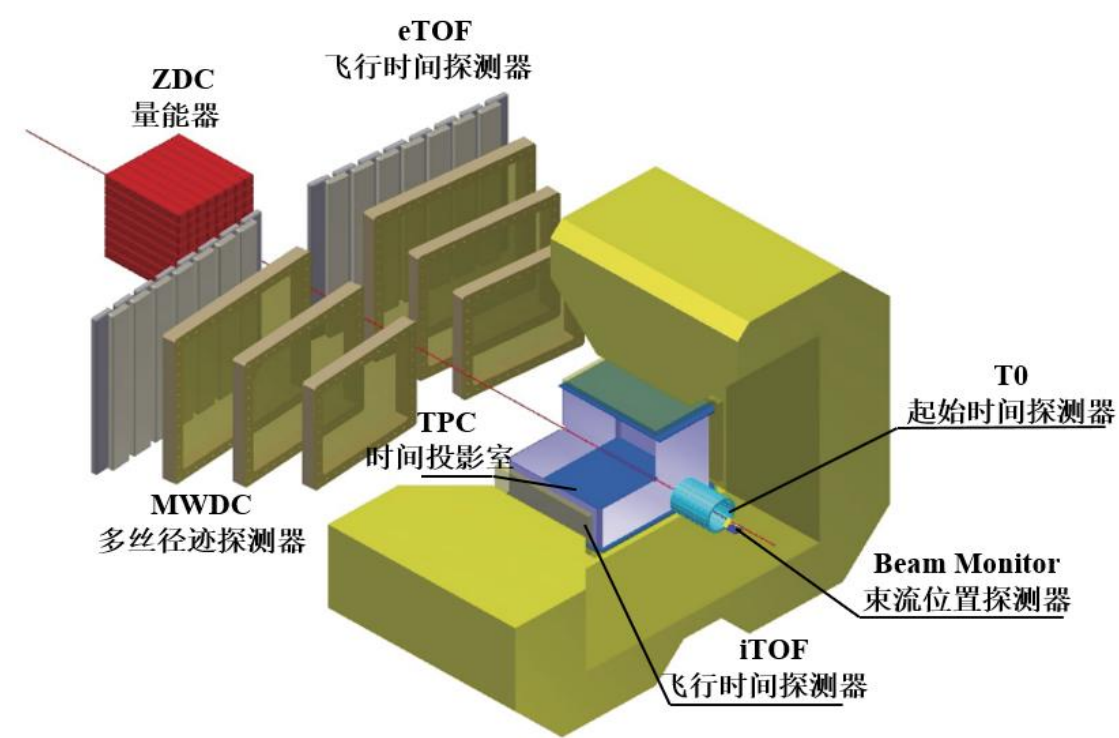




- 兰州重离子加速器（HIRFL）是我国规模最大、可以把氢到铀的全离子加速到高能的重离子研究装置。
- HIRFL-CSR可以将重离子加速到2.8GeV，为核物理、重离子物理领域的课题研究提供基础的实验数据。
- CSR外靶实验装置包含各种探测器，其中零角度量能器采用光电转化材料SiPM探测粒子的能量和时间信息，反推粒子的特性，因此研究专用于SiPM的读出电路对推动粒子物理的前沿研究有着重大意义。



兰州重离子加速器



CSR外靶实验装置布局

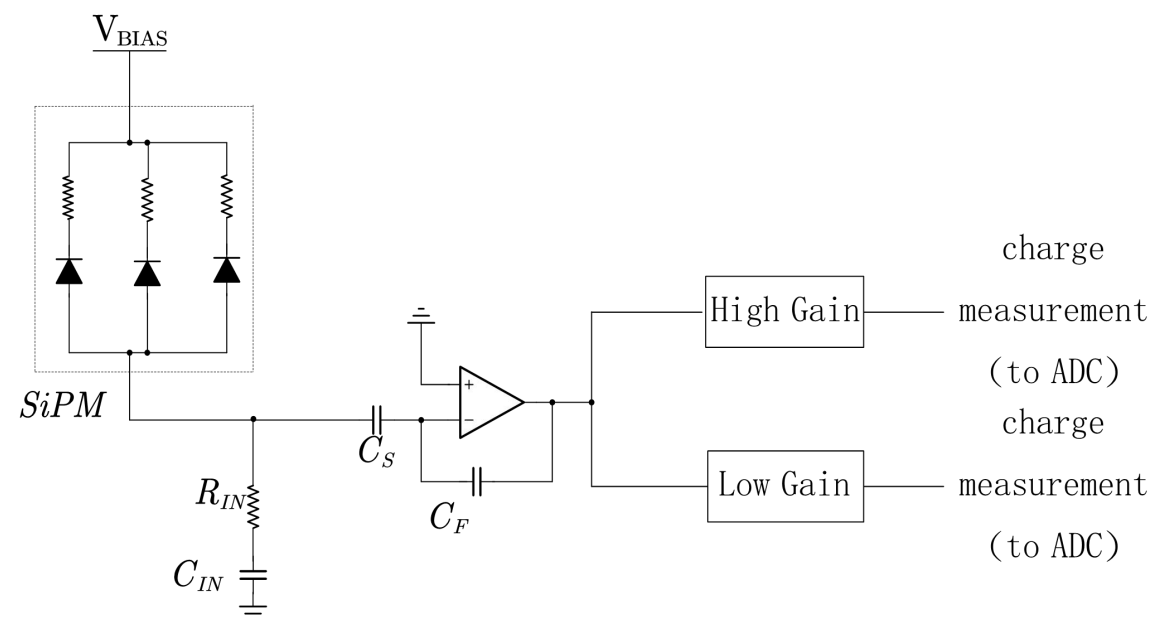
1. 研究背景

2. 能量脉宽转化电路设计

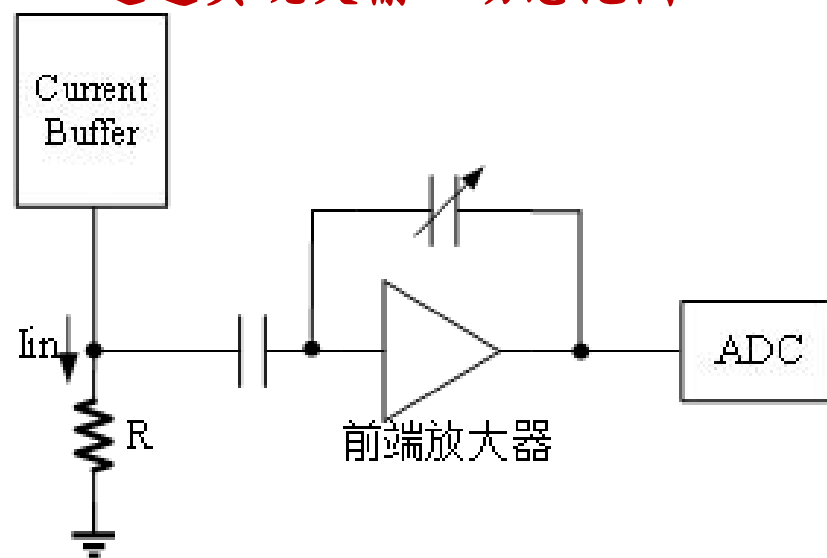
3. TDC电路设计

4. 版图与仿真

5. 展望



双通道实现大输入动态范围



外部可调电容实现大输入动态范围

➤ 量能器对读出电路的要求：

能量分辨率：3%

读出速率：小于 $1\ \mu\text{s}$

输入电荷动态范围：160fC-160pC (60dB)

时间分辨率：70ps

除此之外，功耗和面积在满足项目需求的前提下尽可能小。

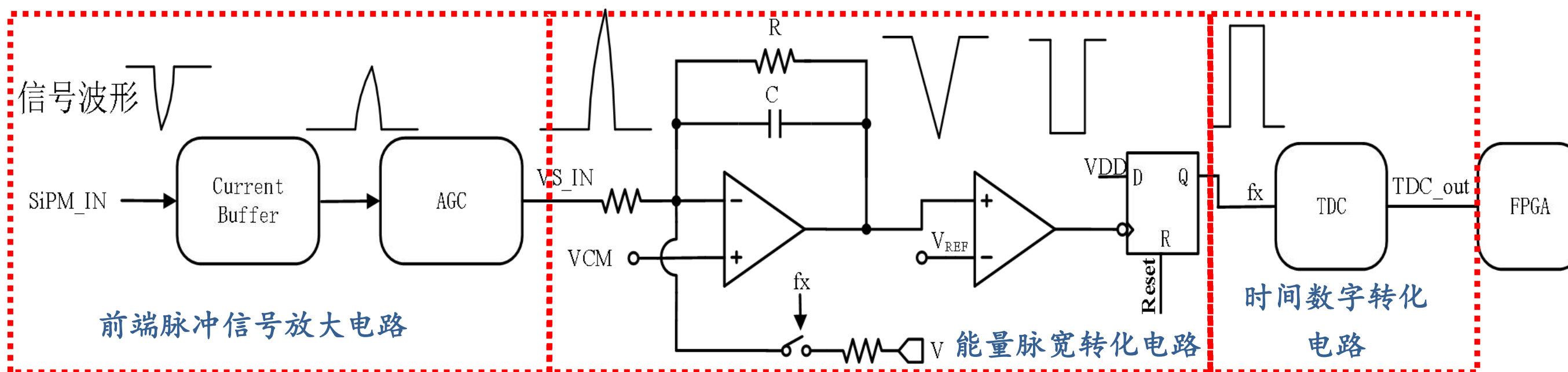
1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

4. 版图与仿真

5. 展望



本文提出的SiPM读出电路原理图

本文提出的SiPM读出电路的工作流程

- 光子打入SiPM产生负脉冲信号，经过CB隔离后通过对地电阻变为正脉冲信号送入AGC，AGC对信号进行放大或衰减确保信号处于后续电路的处理范围内，由积分器、比较器、D触发器1位DAC组成的能量脉宽转化电路将能量信息转化为脉宽信息，并由TDC进行读出

本文提出的SiPM读出电路的优点

- 在信号预处理电路中通过**自动增益放大器**实现单通道处理60dB动态范围的输入信号
- 本文通过将1阶DSM调制电路设计为类似TOT技术的电路，实现能量到脉宽的**线性转化**
- 电路后端采用TDC进行能量测量，相较于高速AD节约了**功耗**

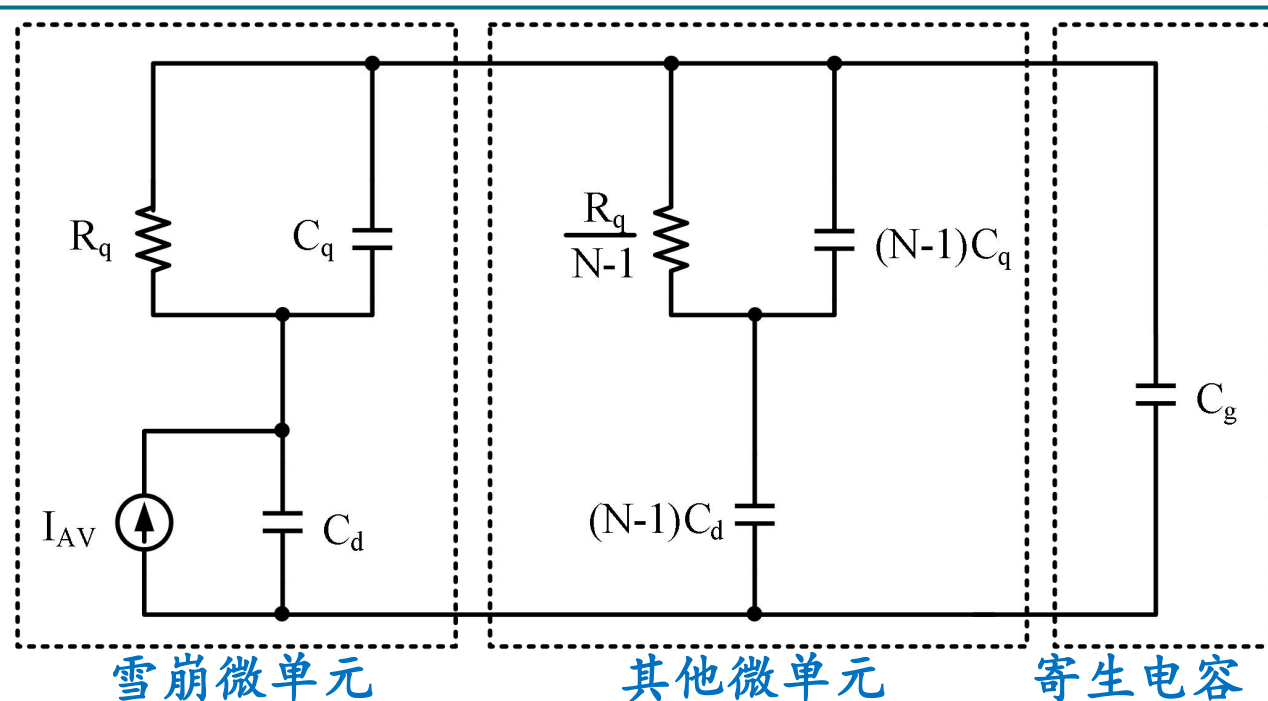
1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

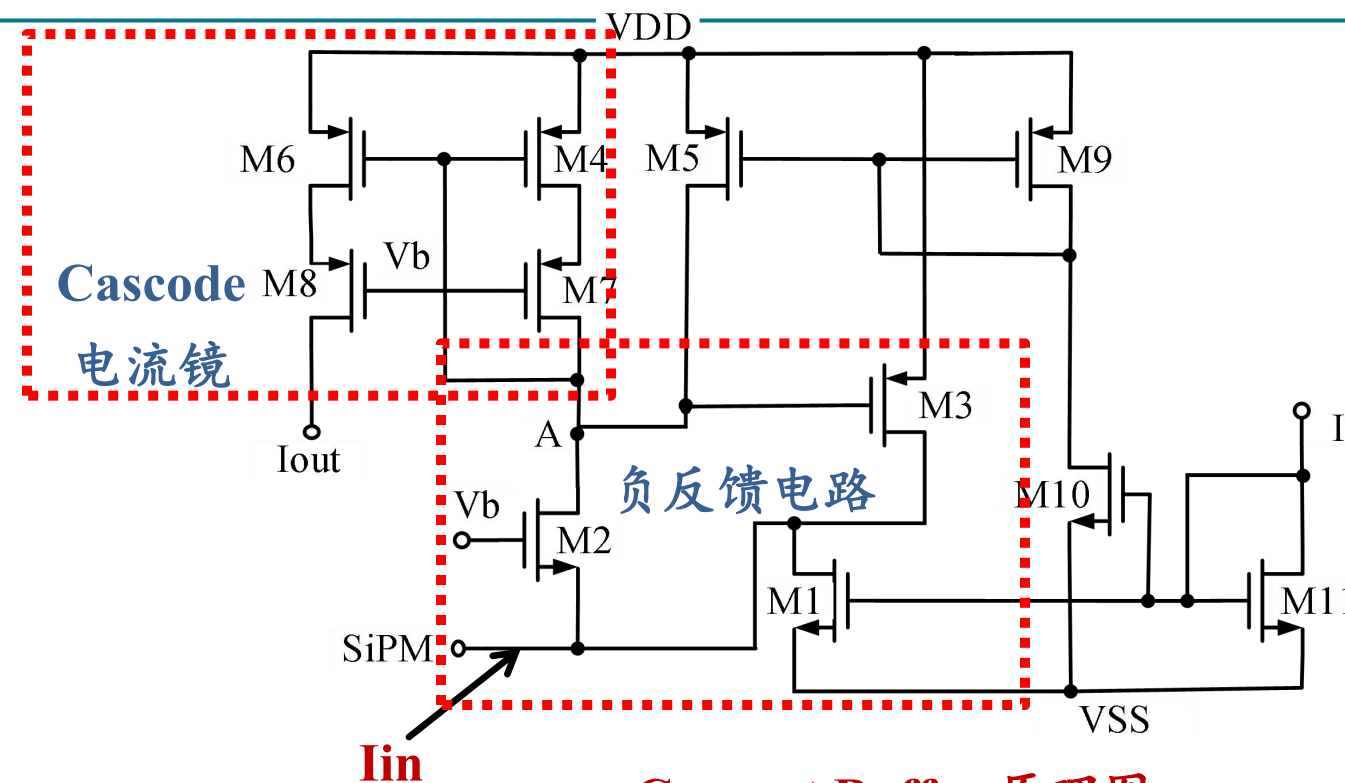
4. 版图与仿真

5. 展望



SiPM 等效电路图

- 淬灭电阻 R_q ，与衬底构成的电容 C_q ，光电二极管的结电容 C_d
- SiPM中由多组微单元组成，每个微单元实现电流倍增
- 对地电容 C_g 接近50pF，影响后面电路的带宽



Current Buffer 原理图

- 共栅级输入，电路输入阻抗小
- 采用共源共栅电流镜，增加电流复制的精确度
- M1、M2和M3组成负反馈回路，提升电路频响特性

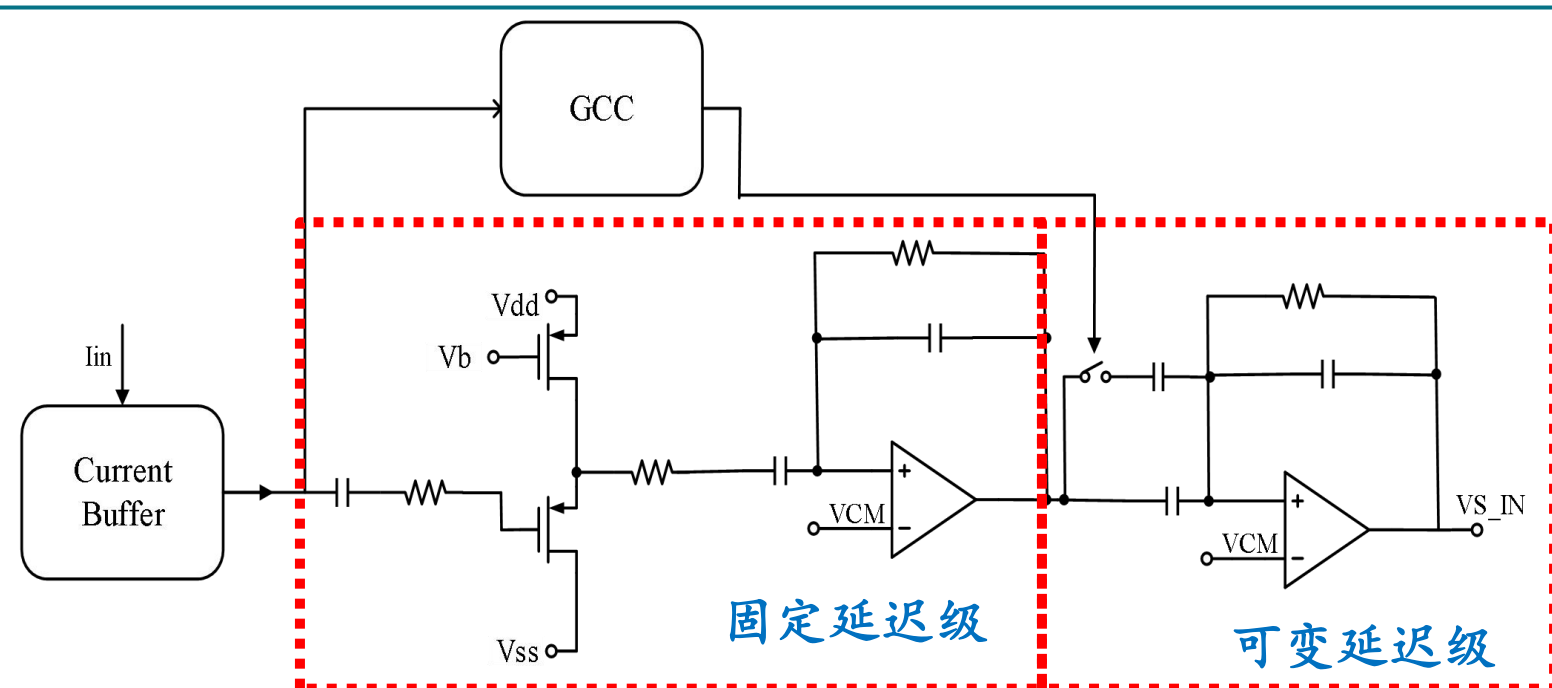
1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

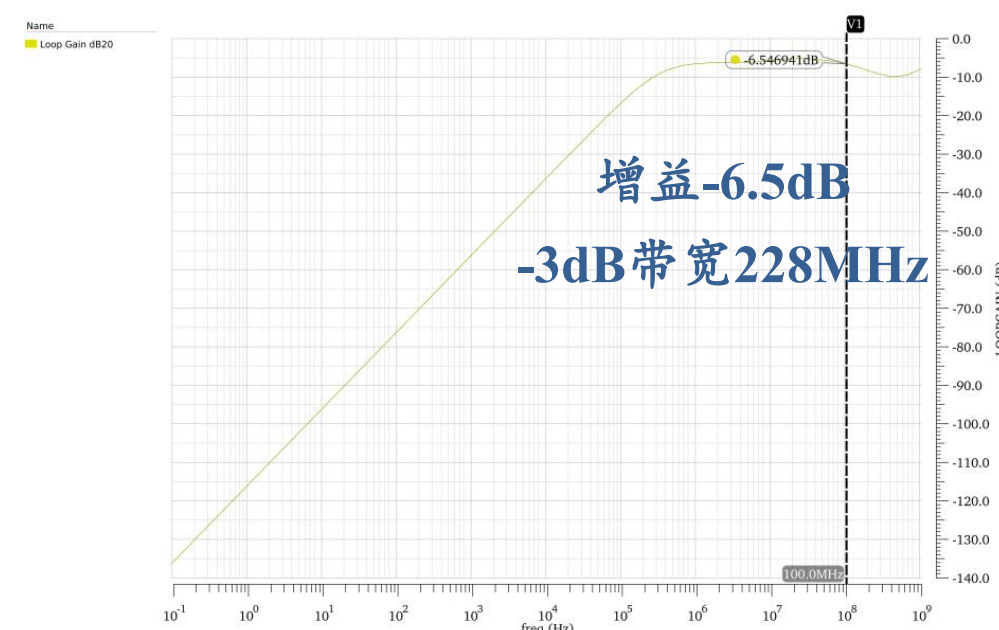
4. 版图与仿真

5. 展望

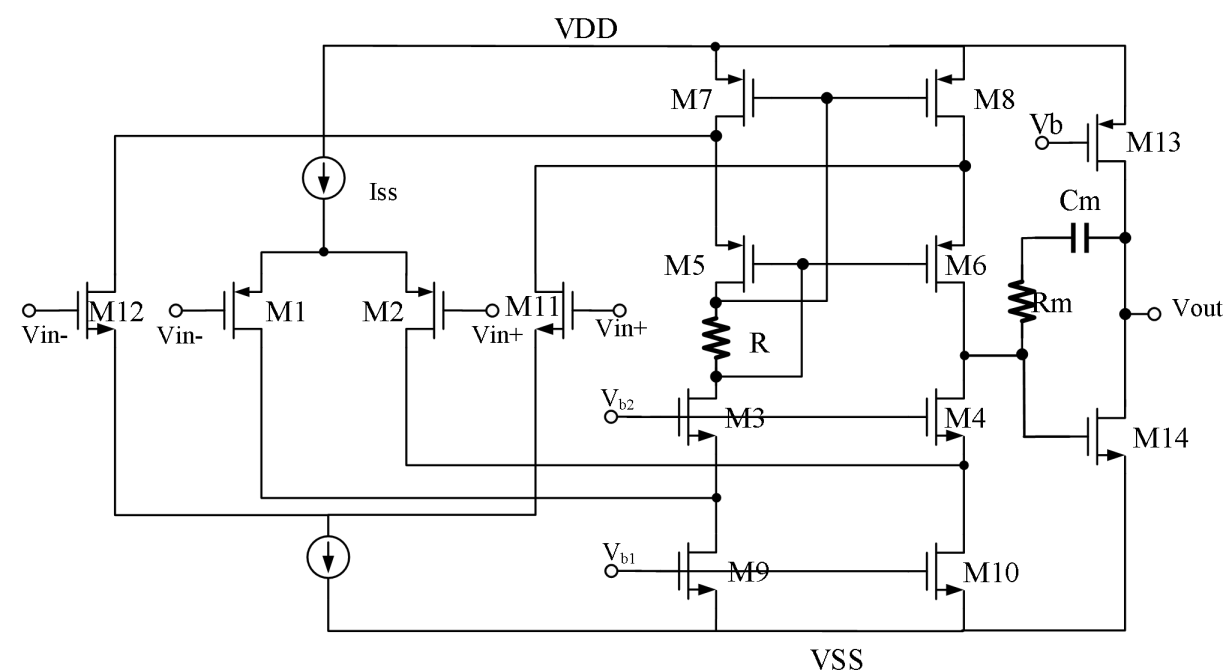


可变增益放大电路原理图

- 电路采用前馈式自动增益控制
- 控制输入电容，不同输入实现不同放大倍数
- 为了防止增益控制未完成时信号到来设计了固定延迟级
- 延迟级为开关的控制留出时间，同时实现输入信号的缩减1/2



延迟级1/2倍放大仿真图



轨到轨输入放大器原理图

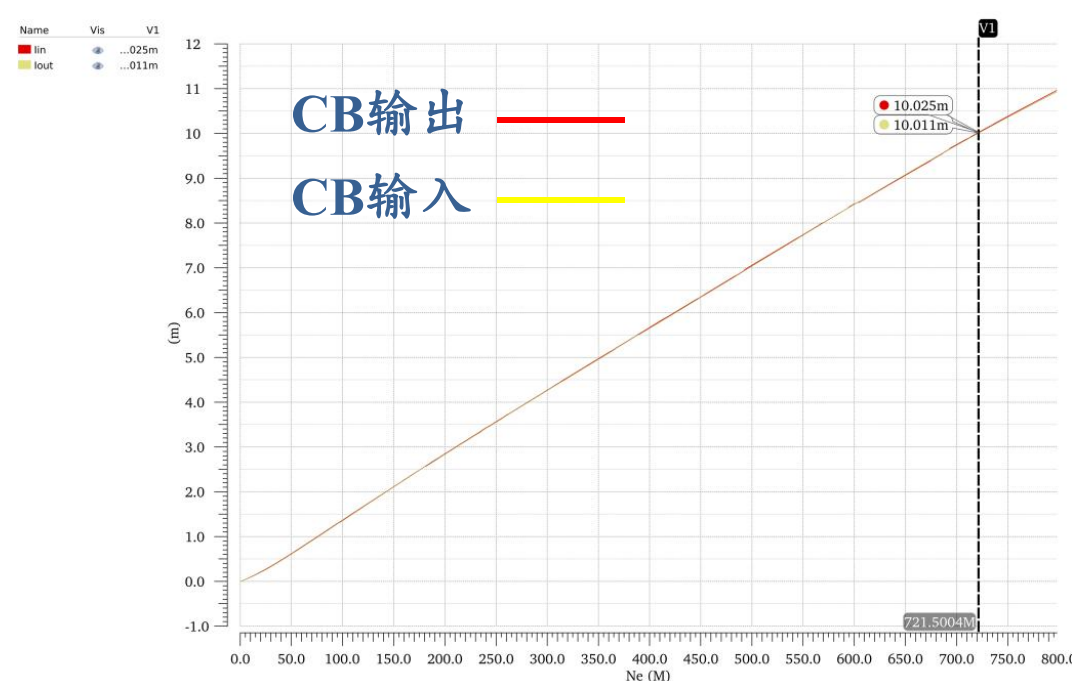
1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

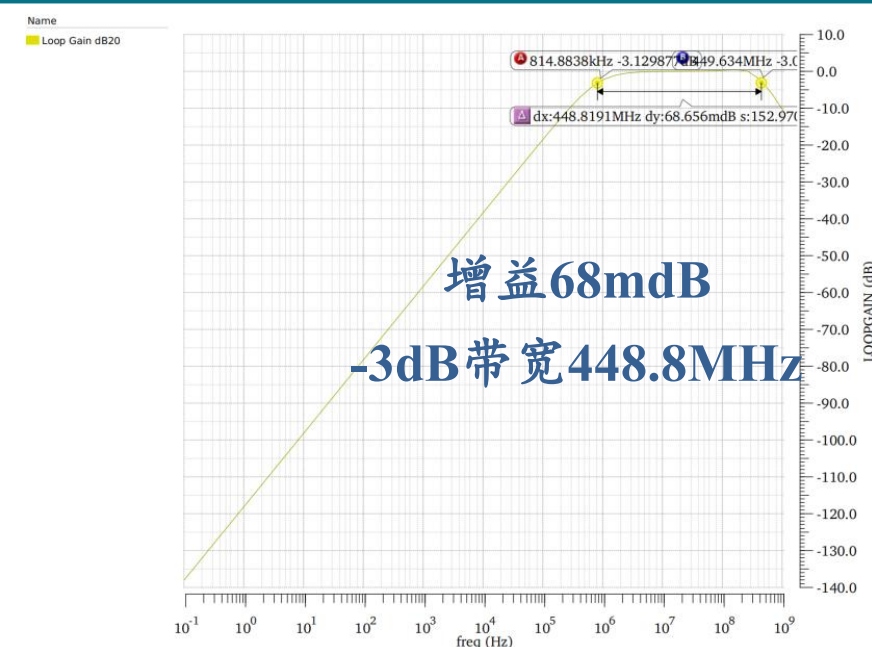
4. 版图与仿真

5. 展望



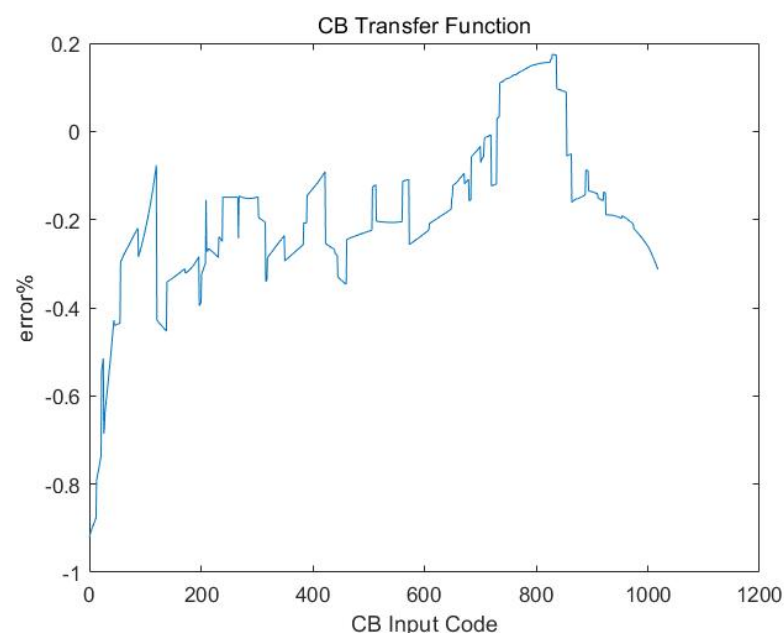
Current Buffer性能参数

参数名称	参数性能
输入阻抗	12Ω
输入动态范围	10μA-10mA
总电流	470 μA
电源电压	3.3V



低增益档位放大曲线

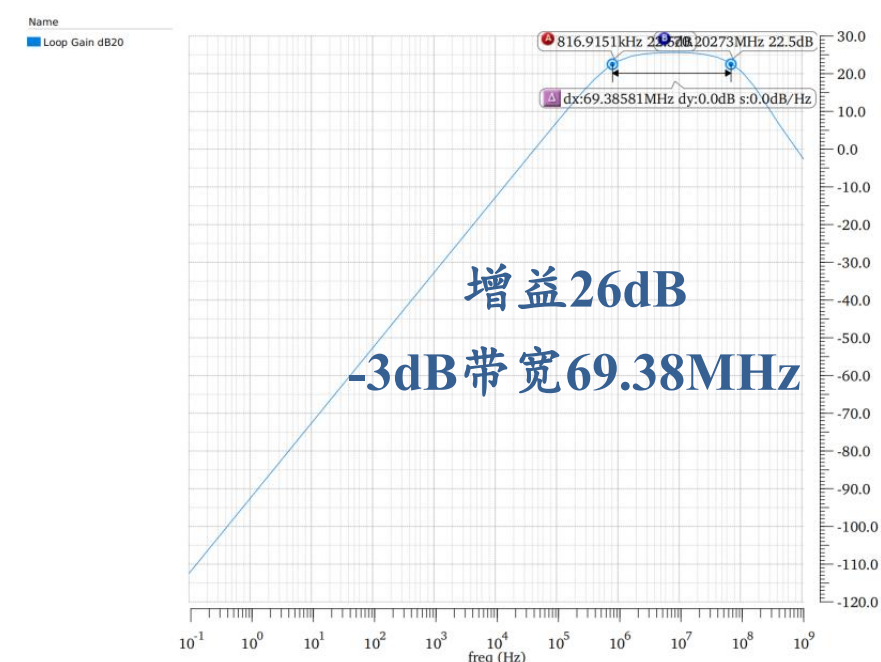
Current Buffer 电流跟随能力扫描仿真



Current Buffer电路的相对误差

瞬态仿真结果显示Current Buffer具有跟随10ns脉宽信号的能力。

- 扫描结果显示Current Buffer能跟随10 μ A-10mA (160fC-160pC) 的电流且相对误差最大为1%，在小电流时最大
- 自动增益放大电路在100MHz处电路闭环增益如右图所示，分别为接近0dB和26dB



高增益档位放大曲线

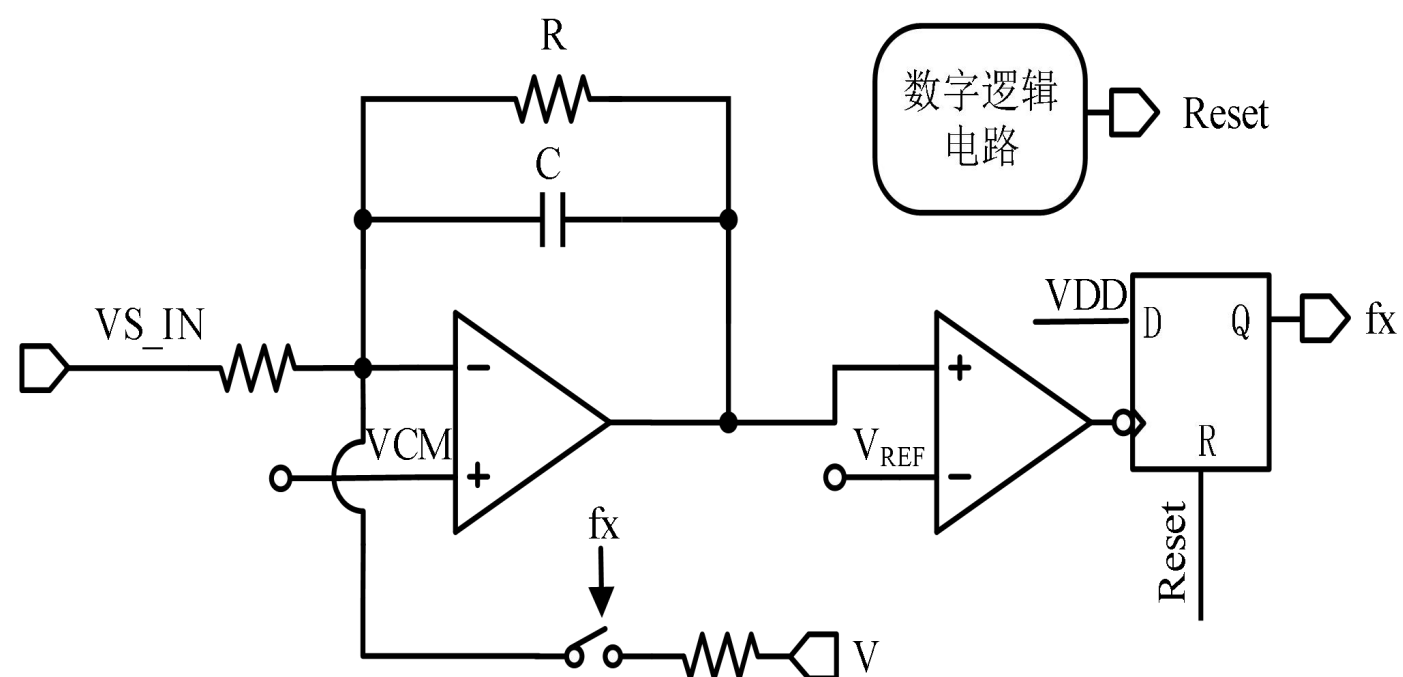
1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

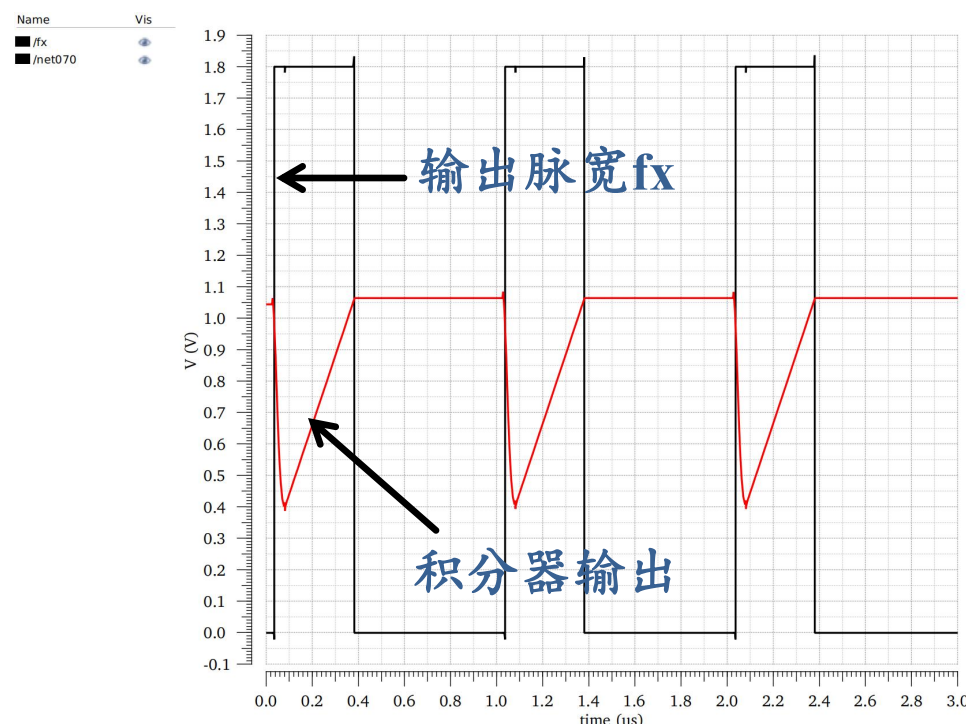
4. 版图与仿真

5. 展望

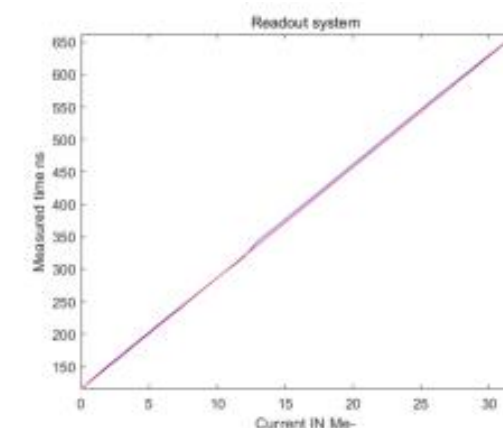


能量脉宽转化电路原理图

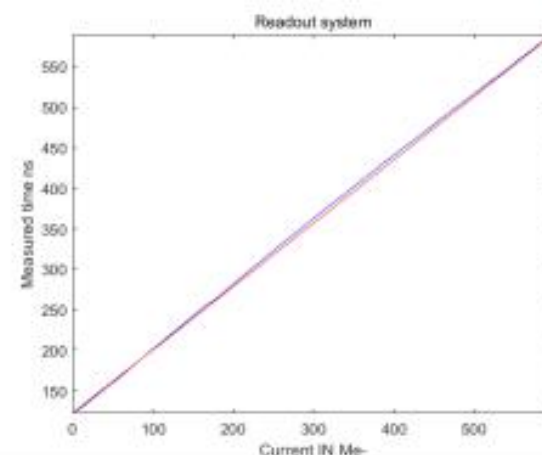
- 能量脉宽转化电路结构基于1阶DSM模型，改变了比较器和D触发器的连接，将输出设计为脉宽
- 电路采用电荷积分的形式生成脉宽，输出与输入线性相关
- 数字逻辑电路防止信号误翻



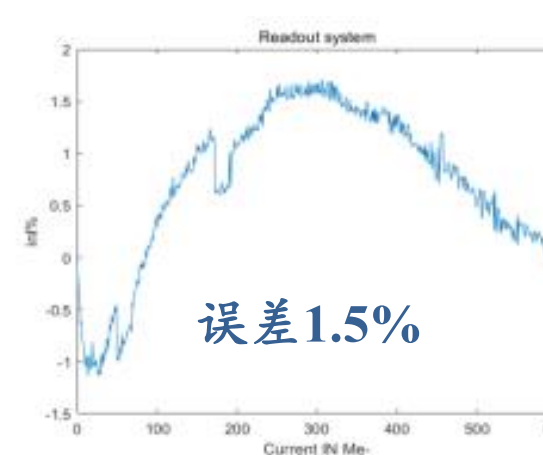
能量脉宽转化电路瞬态仿真



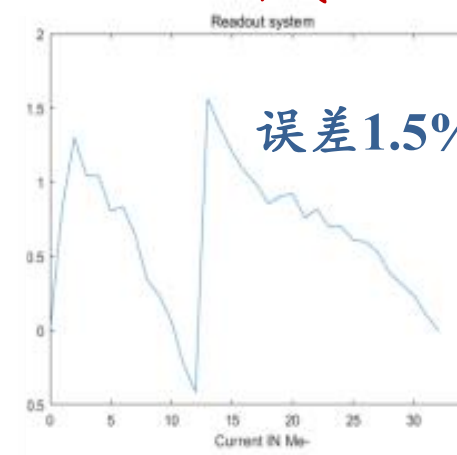
高增益档位脉宽输入曲线



低增益档位脉宽输入曲线



低增益档位脉宽非线性误差



高增益档位脉宽非线性误差

1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

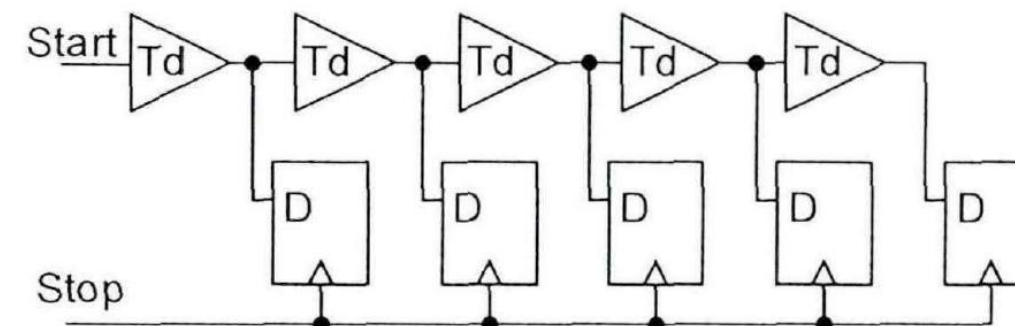
4. 版图与仿真

5. 展望

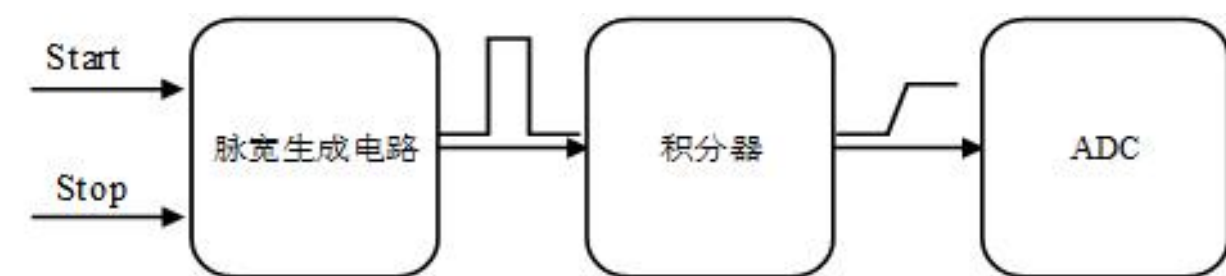


TDC的设计要求

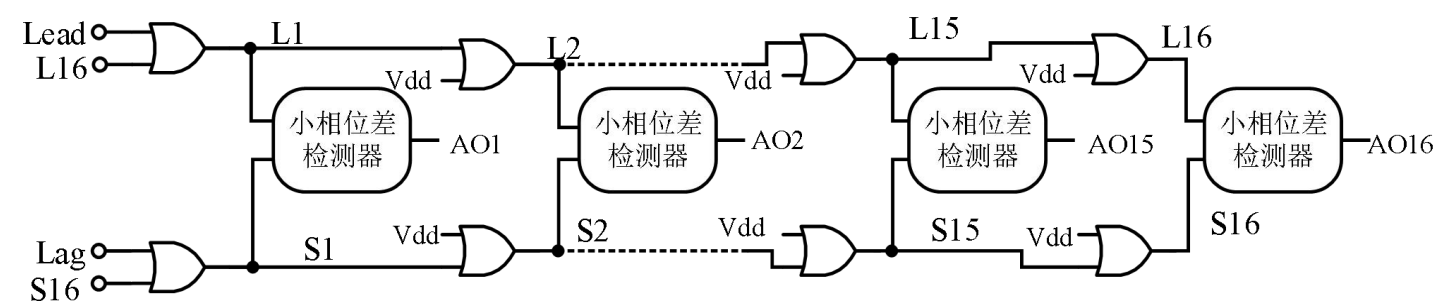
参数名称	指标要求
输入动态范围	0-800ns
最高测量精度	20ps
DLL输入时钟周期	2.88ns



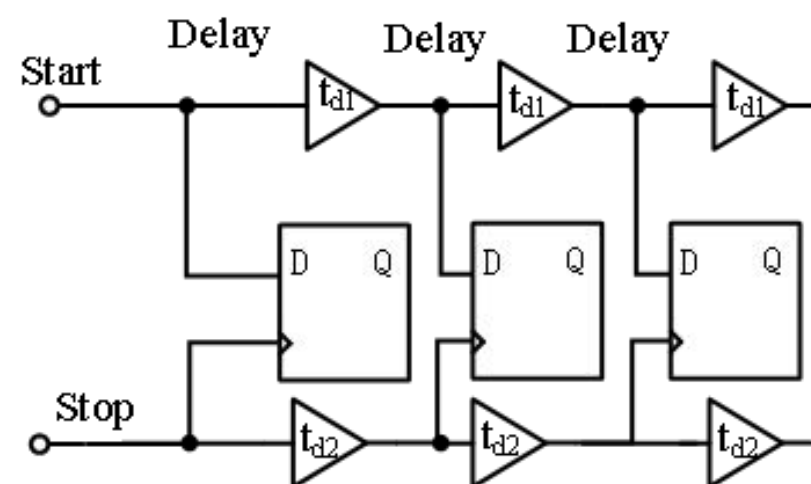
门延迟精度TDC原理图



TAC型TDC原理图



环形游标TDC原理图



游标型TDC原理图

1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

4. 版图与仿真

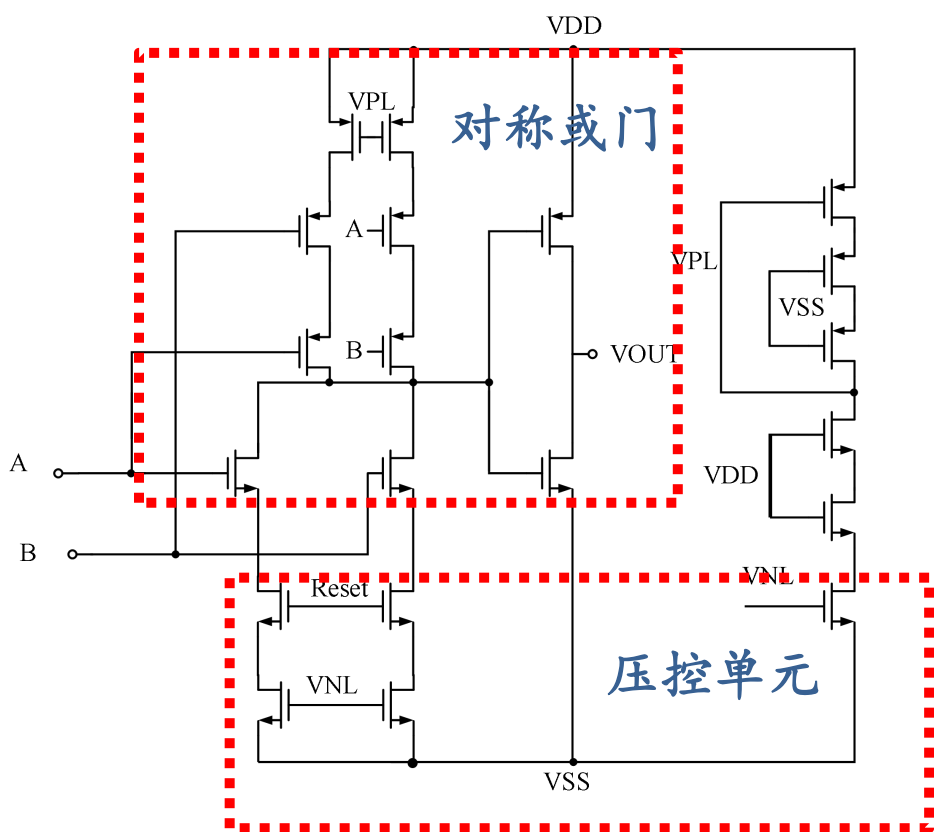
5. 展望

- 经过综合考虑精度、面积等因素，最终选用**环形游标TDC**作为本次电路的脉宽测量电路

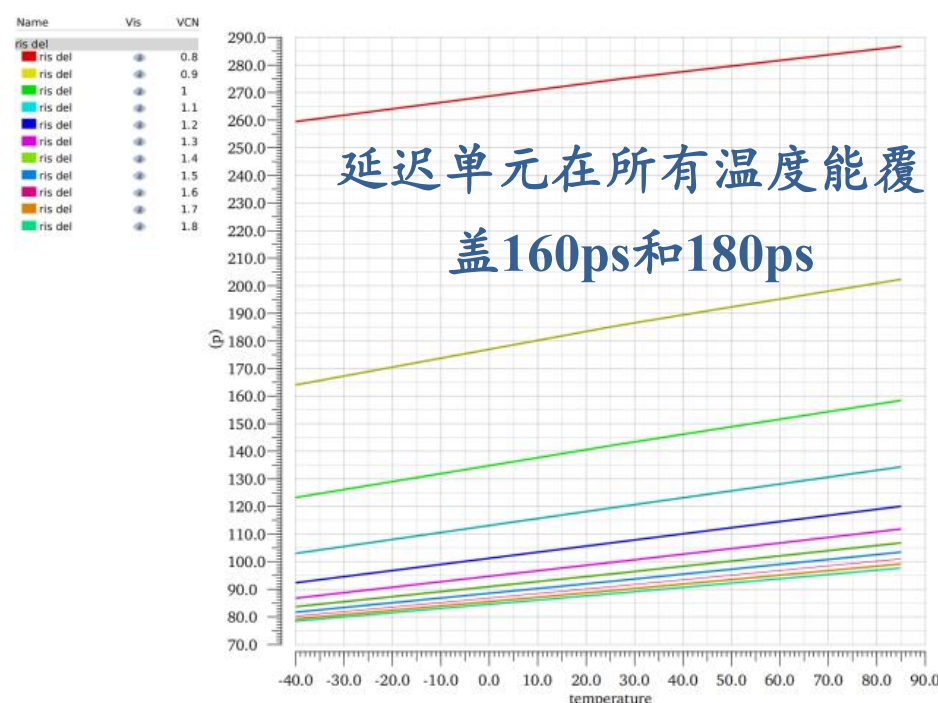
03

可变延迟单元和鉴相器设计

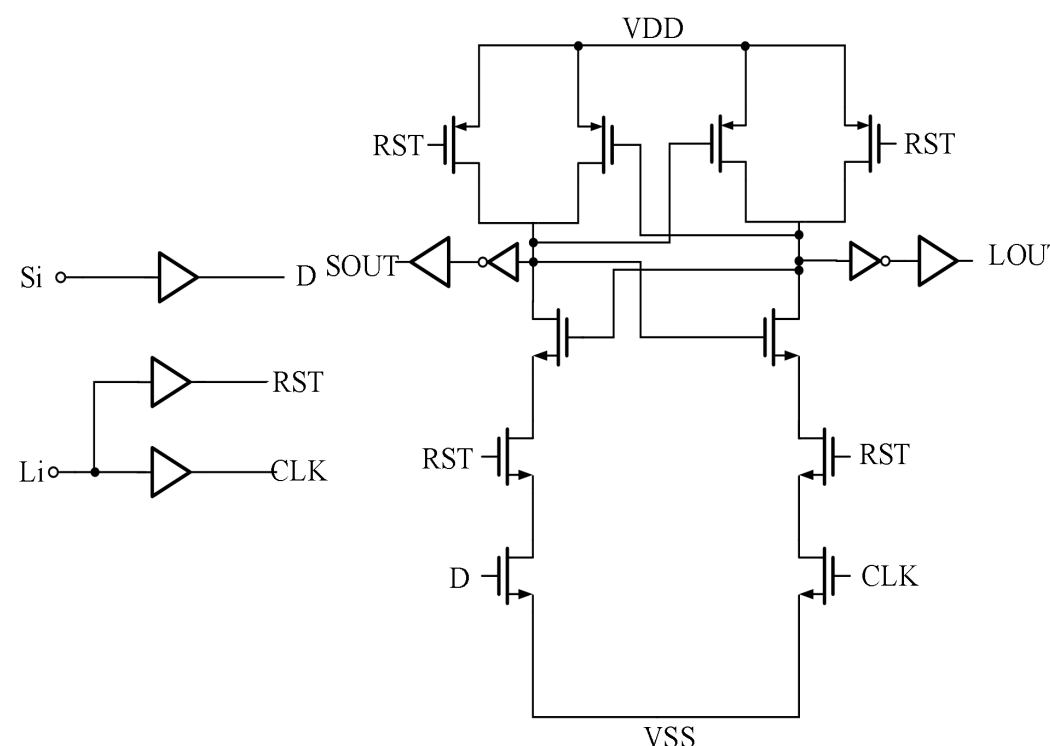
Design of Delay Circuit and PD



可变延迟单元

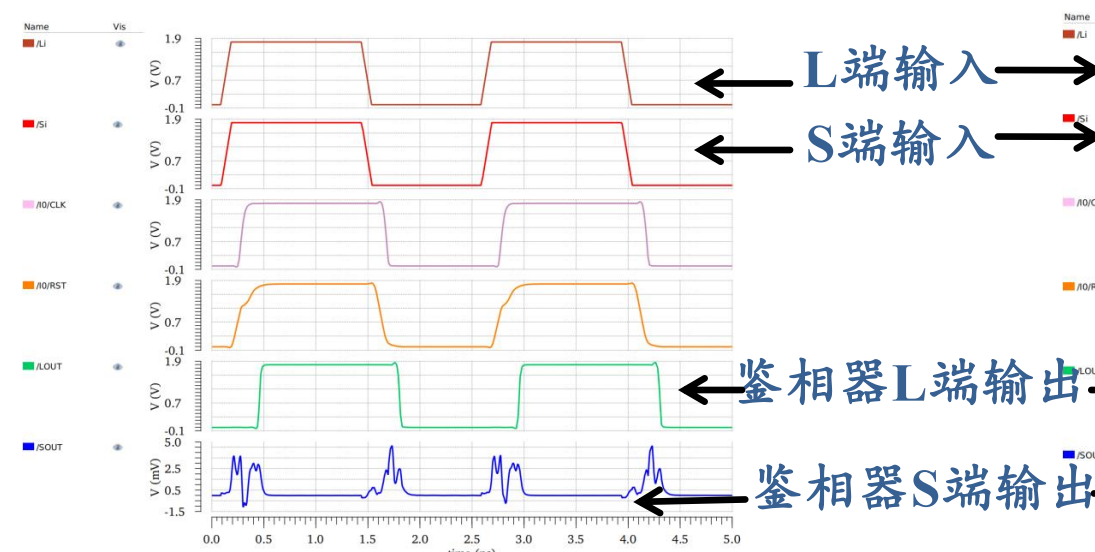


不同工艺角和温度下控制电压的延迟控制范围

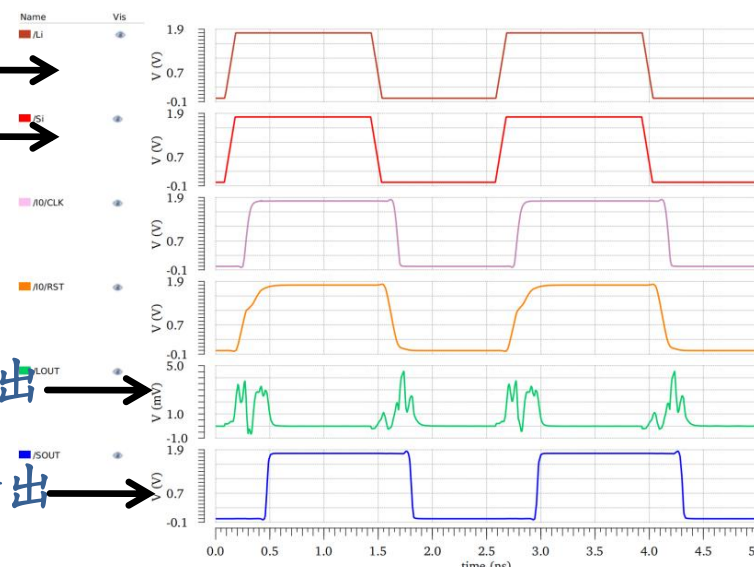


带有自复位功能的鉴相器

- 可变延迟单元采用或门实现，16个延迟单元采用相同设计
- A端输入和B端输入延迟相同
- 鉴相器由长链L产生复位信号，CLK和D支路的时延大于RST支路
- 鉴相器能识别5ps的相位差值，满足电路设计要求



L端比S端先到5ps



S比L端先到来5ps

1. 研究背景

2. 能量脉宽转化电路设计

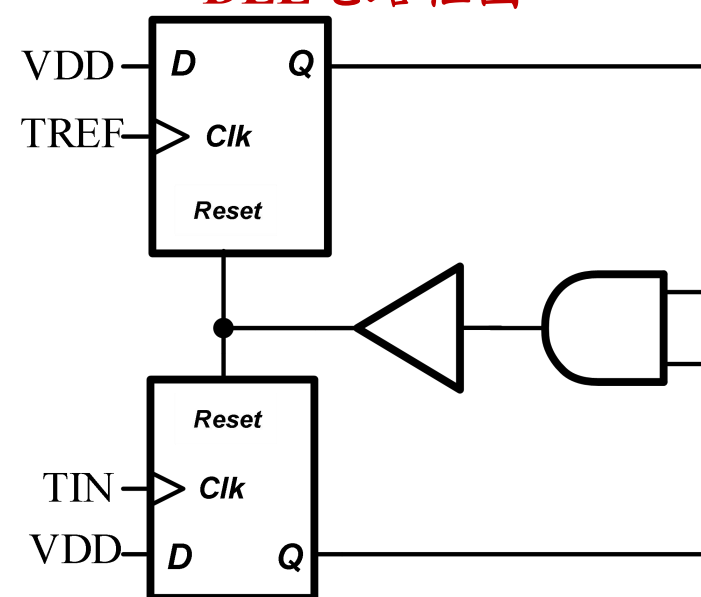
3. TDC电路设计

4. 版图与仿真

5. 展望

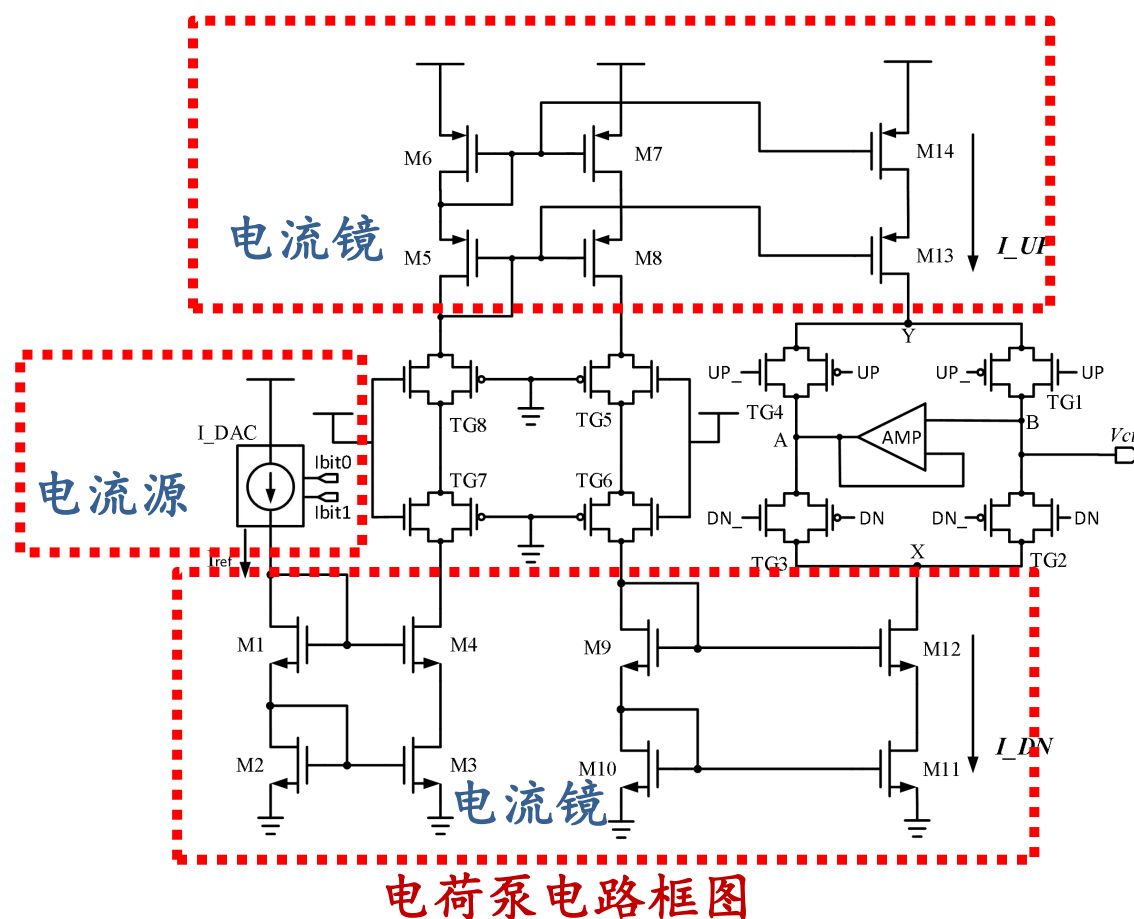


DLL电路框图

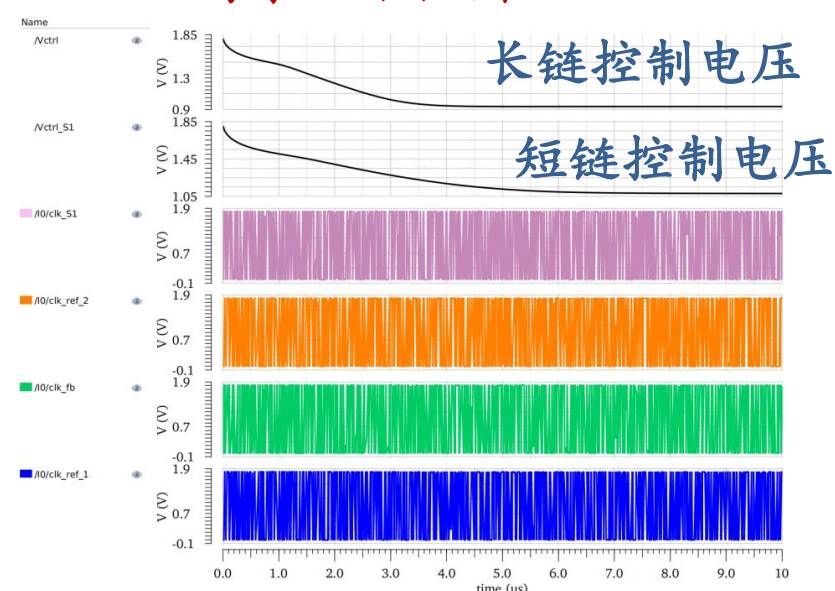


鉴相器电路框图

- 鉴相电路采用2个D触发器组成的鉴相范围为 2π 的鉴相器
- 低通滤波器与电荷泵的积分电容复用
- DLL在 $4\ \mu\text{s}$ 和 $6\ \mu\text{s}$ 左右锁定，TDC工作时仅需一次锁定



电荷泵电路框图



DLL仿真图

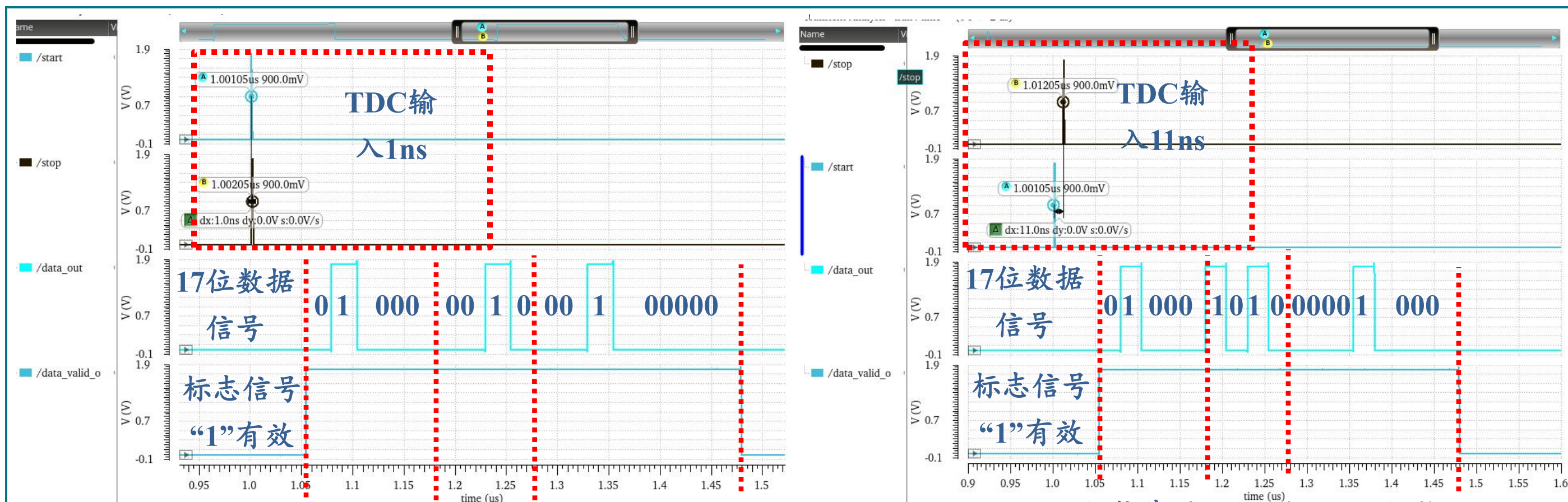
1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

4. 版图与仿真

5. 展望



5位仲裁器 4位短链 8位长链

输出,数据计数输出, 计数输出,

读出2 读出4 读出4

测量1ns的延迟

5位仲裁器 4位短链 8位长链

输出, 数据计数输出,计数输出,

读出2 读出5 读出8

测量11ns的延迟

- $T = \text{长链延迟} * (\text{长链计数} - \text{短链计数}) + 0.32 * (\text{短链计数} - 1) + \text{仲裁器输出} * 0.02 \text{ ns}$
- 读出方式5位仲裁器输出-4位计数器输出-8位长链计数器输出 (低位到高位)
- 1ns读出01000-0010-0010-0000, 整体取反得二进制码00010-0100-0000-0100计算得到测量输出为1ns
- 11ns读出01000-1010-0001-0000, 整体取反得二进制码00010-0101-0000-1000计算得到输出为11ns

1. 研究背景

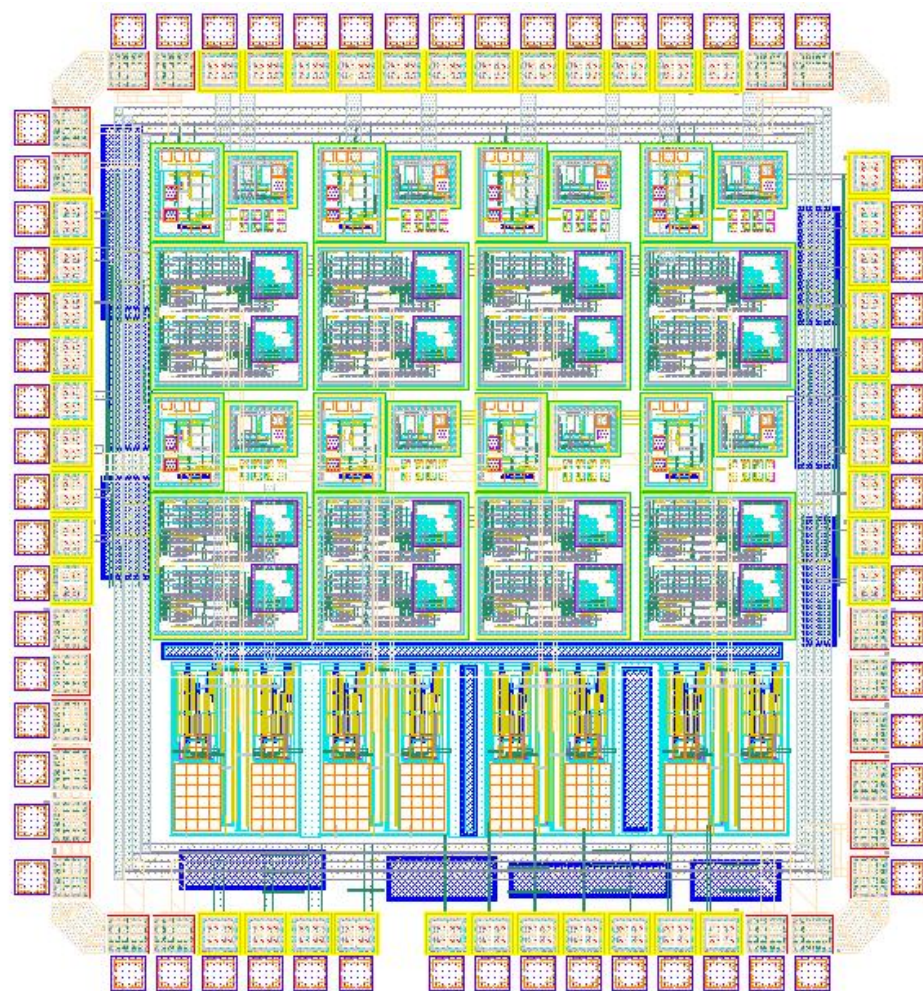
2. 能量脉宽转化电路设计

3. TDC电路设计

4. 版图与仿真

5. 展望

➤ 工艺：TSMC 180nm



8通道读出电路版图

➤ 加PAD后版图总面积为：2196 μm X2358 μm

- 将重要晶体管拆分为多个Multiplier，使版图更加紧凑
- 为了避免关键器件位于边缘位置，在版图中加入虚拟管或虚拟电容，放在器件两侧并与源或漏端共用
- 使用Guard-Ring将每个子模块隔开
- 大电流的走线采用多层走线并加宽
- TDC的走线尽量短减小走线延迟
- 宽金属线每隔一定距离进行开槽
- 模拟电源和数字电源分开

1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

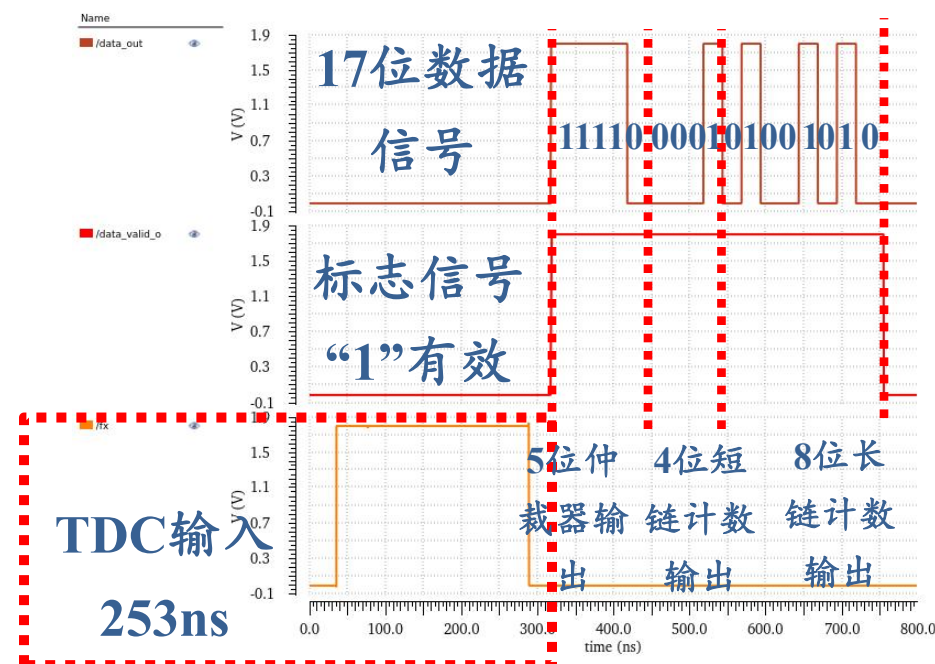
4. 版图与仿真

5. 展望

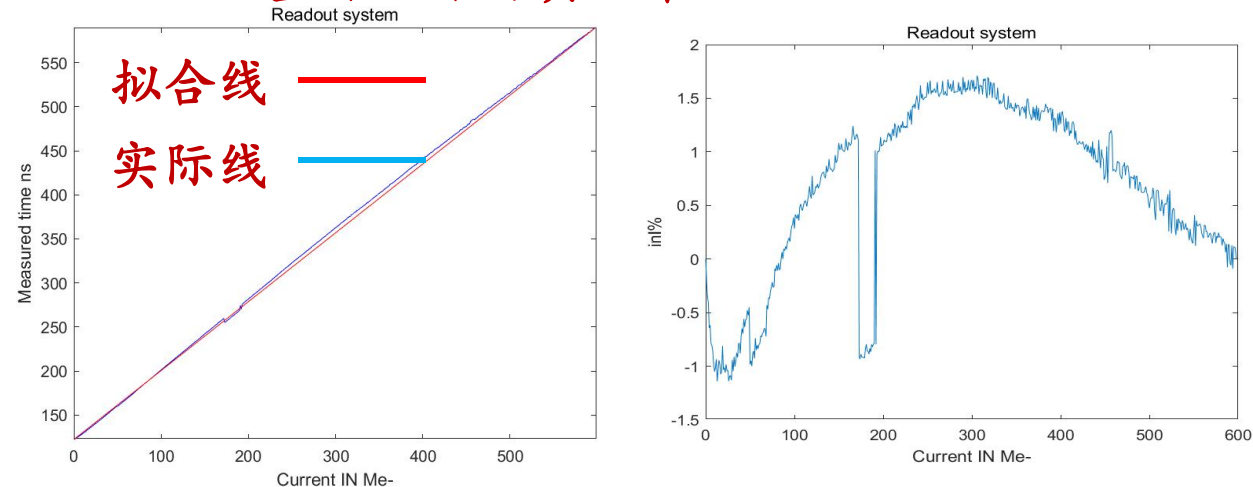


芯片性能对比表

芯片	通道	功耗(mW/通道)	动态范围	ADC	TDC
本文	8	12.78	60dB	无	有
EXYT	64	5	1600pC 0-10mA	无	无
PETA	40	30	8bit	无	有
VATA64	64	16	12pC	无	有
NINO	8	30	200pC	无	无
GAMMA	16	17.5	84dB	无	无
SPIROC	16	5	200pC	有	有



整体电路仿真结果



低增益档位后仿真结果

高增益档位后仿真结果

➤ fx为能量脉宽转化电路的输出，TDC的测量结果为11110-0001-0100-1010，后仿真电路的最大非线性误差为1.8%

➤ 二进制码字从高到低输出为01111-1000-0100-1010，长链的单个延迟为3.2955ns，测量结果为252.998ns

1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

4. 版图与仿真

5. 展望



➤ 展望

1. 本文虽然设计了两个增益档位实现**大的输入动态范围**，但由于比较器在其阈值电压附近的**甄别速度很慢**，延迟电路不可能延迟那么长的时间，因此在区间转化中会有一些的甄别死区，后续可以增加比较器功耗提升性能来**减小死区**。
2. 设计的时间数字转化器虽然有DLL电路通过控制电压校正延迟精度，但在设计时没有采用工业级的校正方法，在下一版电路上可以加入例如**熔丝法**等方法调节单个延迟单元的延迟，以保证测试能比较接近后仿结果。
3. 由于流片的推迟，本文设计的芯片仅有**后仿结果**，等芯片流片回来后，应设计测试电路板，对芯片进行**电学测试**，分析测试结果指导设计改进并应用到零角度量能器中。

1. 研究背景

2. 能量脉宽转化电路设计

3. TDC电路设计

4. 版图与仿真

5. 展望

THANKS

