



西北工业大学

NORTHWESTERN POLYTECHNICAL UNIVERSITY

面向粒子辐射探测领域具有通用性、多通路的全数字输出前端读出芯片研究进展

汇报人：刘超 郑然* 王佳 胡永才

zhengran@nwpu.edu.cn

2021年10月23日

目录

CONTENTS

- 01 研究背景
- 02 电路设计与测试验证
- 03 ASIC升级优化研究进展
- 04 总结与展望

PART ONE

研究背景

粒子辐射探测前端读出ASIC

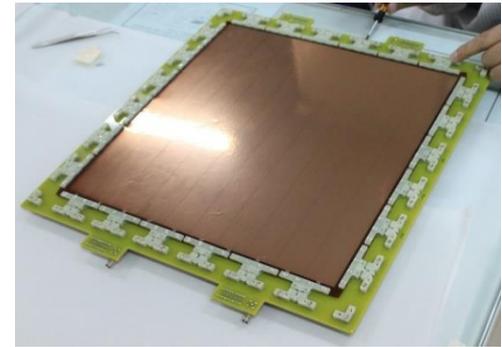


前端读出ASIC发展方向：

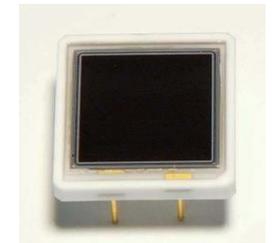
- **低噪声**
- 低功耗
- 高集成度（超多通路，集成数字化电路）
- 高速度（高计数率）
- 大动态范围
- **能量和时间同时测量**
- 抗辐射

技术难点：

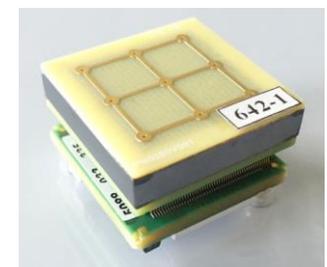
- (1) **低噪声低功耗**前置放大和成形等电路设计方法。
- (2) **皮秒级精度**时间鉴别和时间/数字转换（TDC）算法及电路设计方法的研究；
- (3) 高速度、大动态范围下的噪声优化。



气体探测器（大面积GEM）



闪烁体探测器（pCsl+APD）

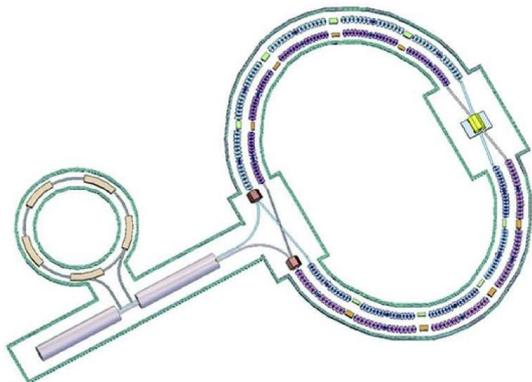


半导体探测器（碲锌镉）

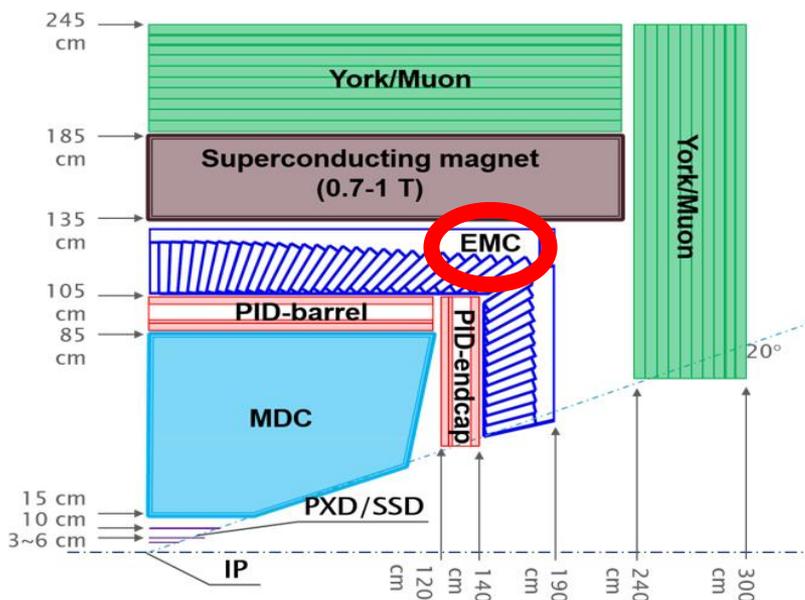
具体应用背景



(a)

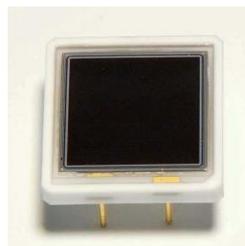


STCF:
能量范围: 2-7 GeV 峰值亮度: $> 0.5 \times 10^{35} \text{cm}^{-2}\text{s}^{-1}$



EMC

- Energy range: 0.02-2.5 GeV
- At 1 GeV σ_E (%)
 - Barrel(CsI): 2
 - Endcap (Cs): 4



Hamamatsu APD S8664-1010:

光敏面积: 10mm X 10mm
端电容: 270pF
典型增益: 50
泄露电流: 100nA

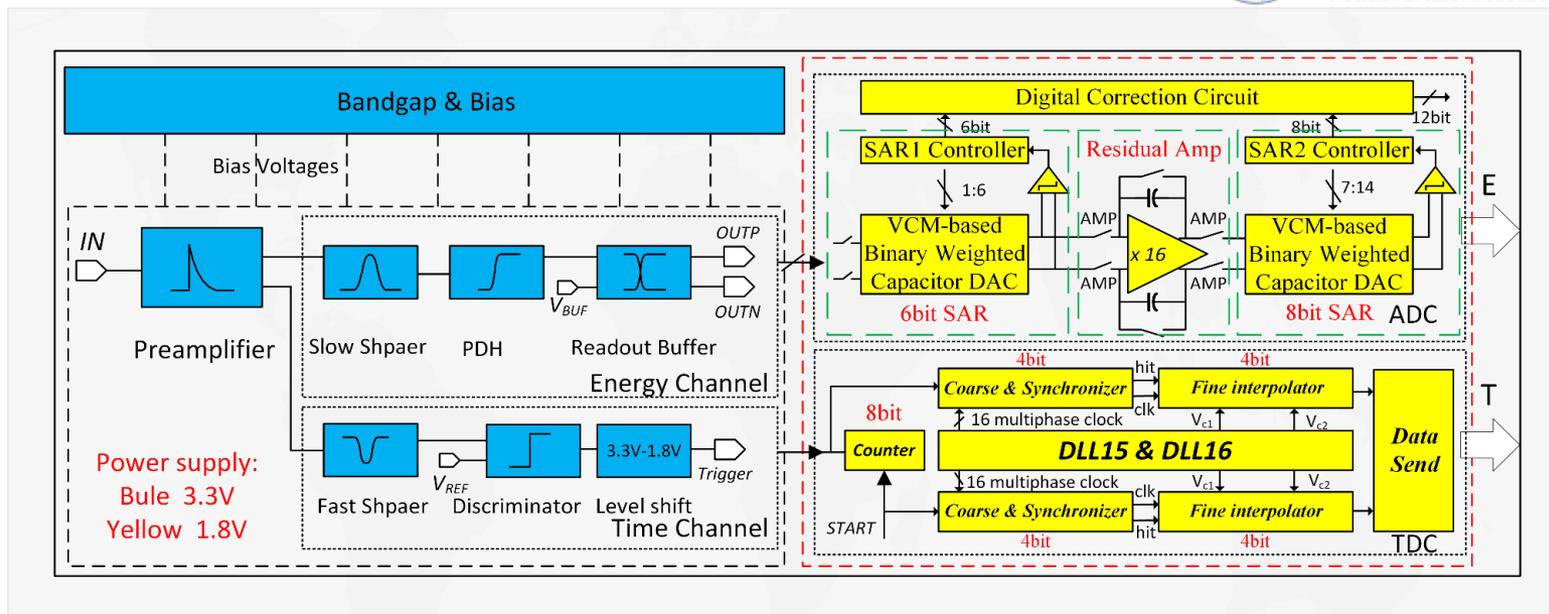
ASIC设计需求:

- 噪声: $\text{SNR} > 4$ (@4fC)
- 时间精度: $< 100\text{ps}$
- 动态范围: 4fC~400fC
- 成形时间可调
- 事件率: $> 100 \text{ k}$
- 数字输出
- 非线性度: $< 2\%$

PART TWO

电路设计与测试验证

单通道ASIC结构图

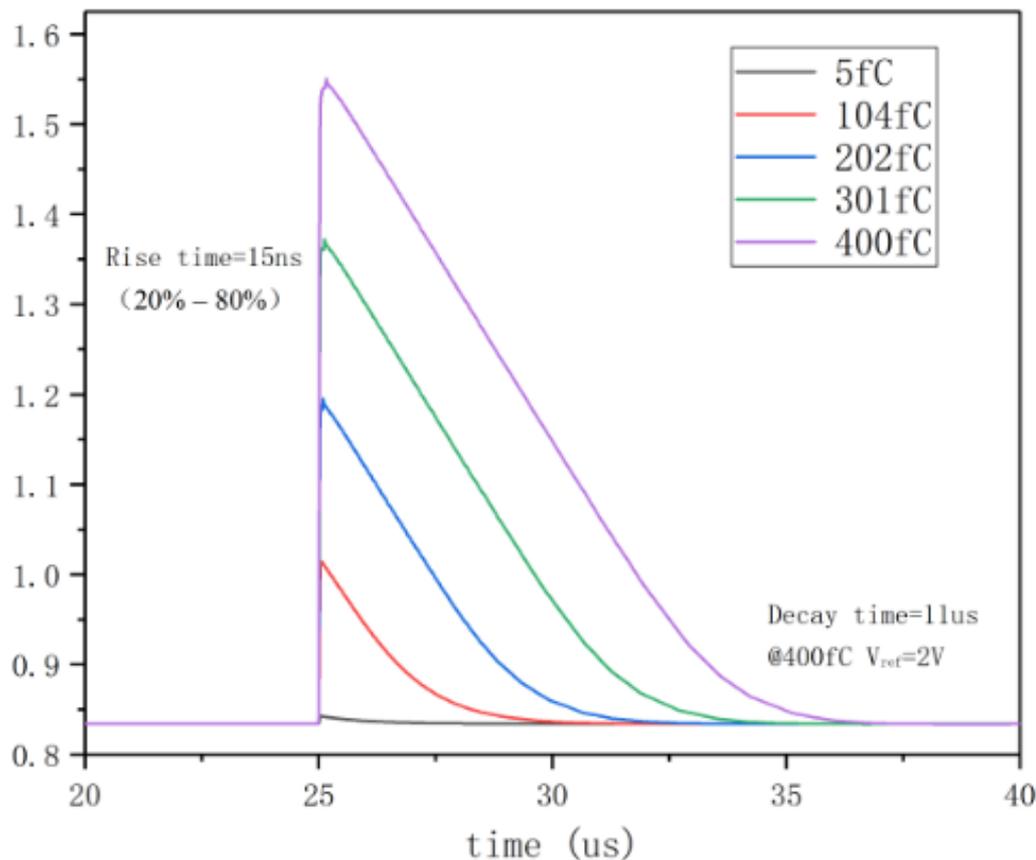
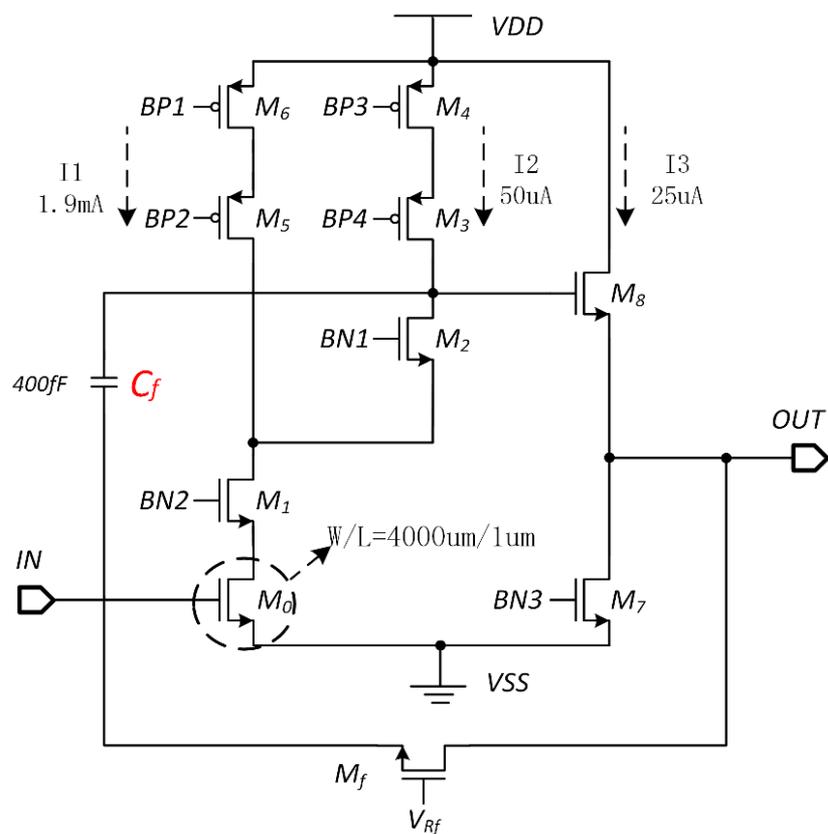


单通道混合信号前端读出ASIC芯片结构图

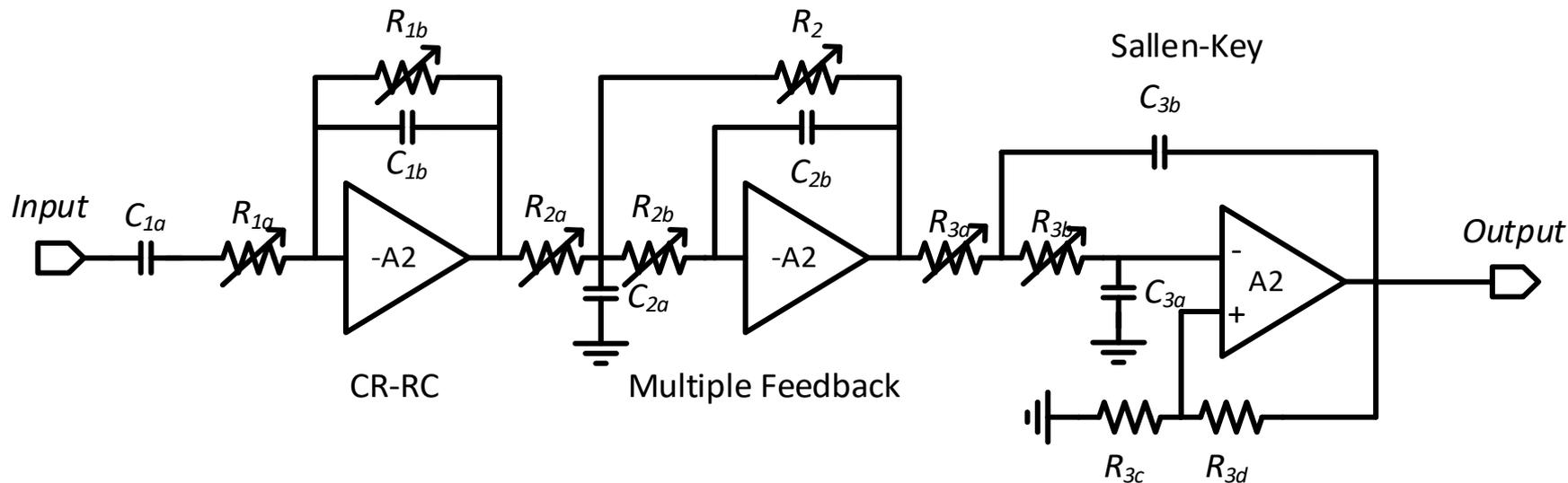
- 1、包含**能量和时间测量**通道。
- 2、模拟前端电路采用3.3V电源，ADC和TDC量化模块采用1.8V电源电压。
- 3、ADC为12bit分辨率为、可达10MHz采样率的两级流水线逐次逼近模数转换器。
- 4、TDC为16bit, 包含三级：8位计数器+采用16相位时钟的内插型量化器（4位）+循环游标结构的细量化器。

[1] Chao Liu, Ran Zheng, et al. A low noise APD readout ASIC for electromagnetic calorimeter in HIEPA [J]. NIMA, 2020, 985.

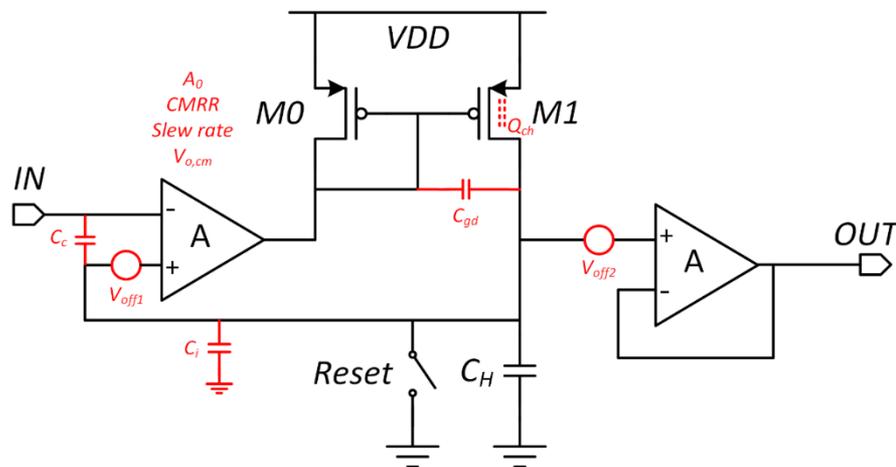
[2] Chao Liu, Ran Zheng, et al. Design and Development of a Front-End Readout ASIC for APD-Based STCF Electromagnetic Calorimeter [C]. NSS, 2021.



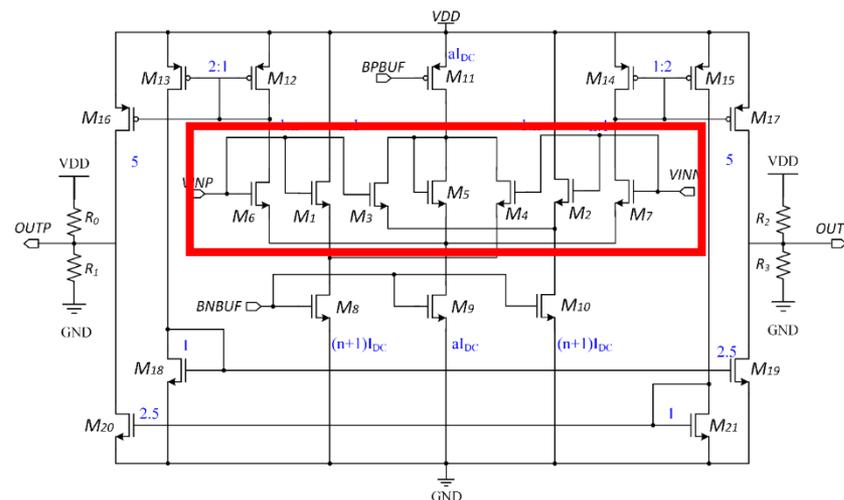
- 1、CSA核心运放为**共源共栅结构**，增加电流支路 (M_5 、 M_6) 实现**高增益**。
- 2、反馈电阻采用MOS管实现，可外部调节以**适应不同计数率**。
- 3、NMOS输入管，实现高带宽，上升时间约15ns (270pF输入端电容)。
- 4、基本可以满足不同探测器需求，噪声、功耗可根据探测器端电容和动态范围优化。



- 1、采用CR-RC⁵高阶成形器，滤除更多的噪声，并改善信号的拖尾，减小信号宽度，满足高技术率需求。
- 2、成形时间可调，200ns，275ns，350ns，425ns，500ns，800ns。
- 3、增益可微调（SK增益1~1.9）。
- 4、使用Poly电阻，实现较好的线性度。

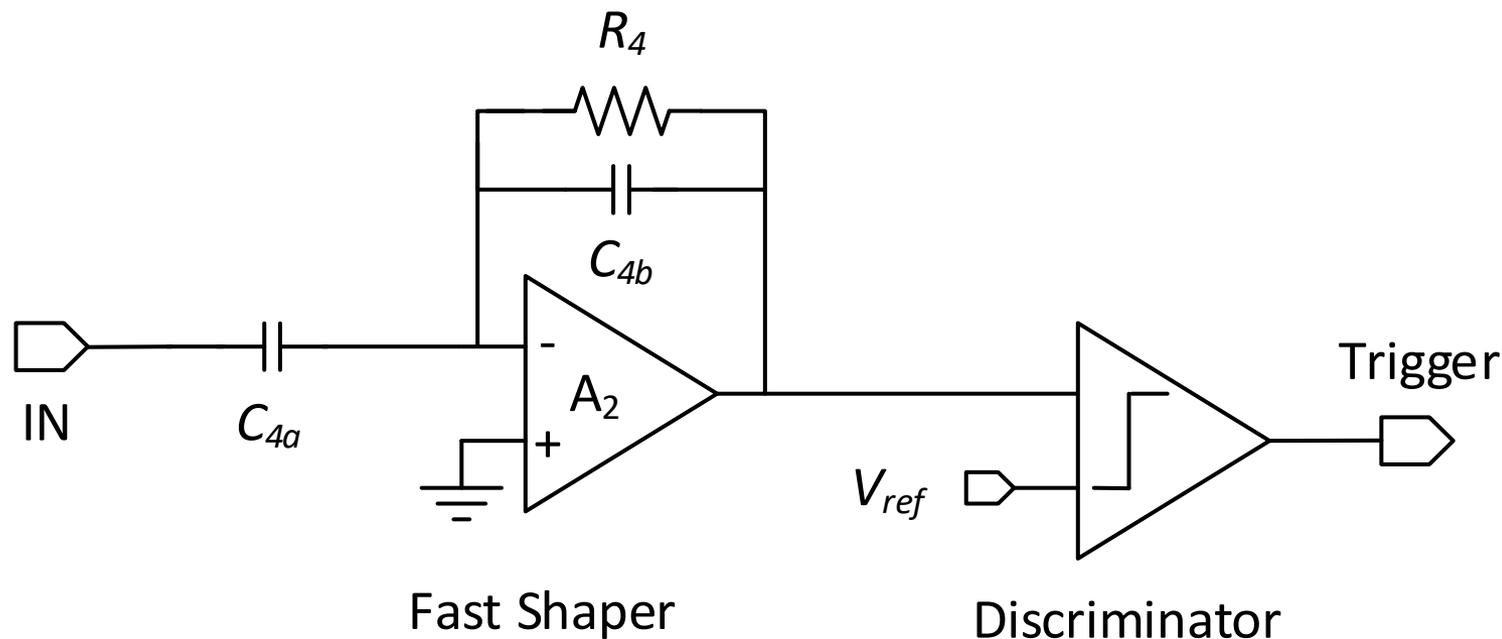


PDH

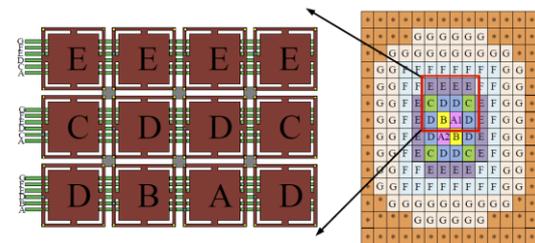
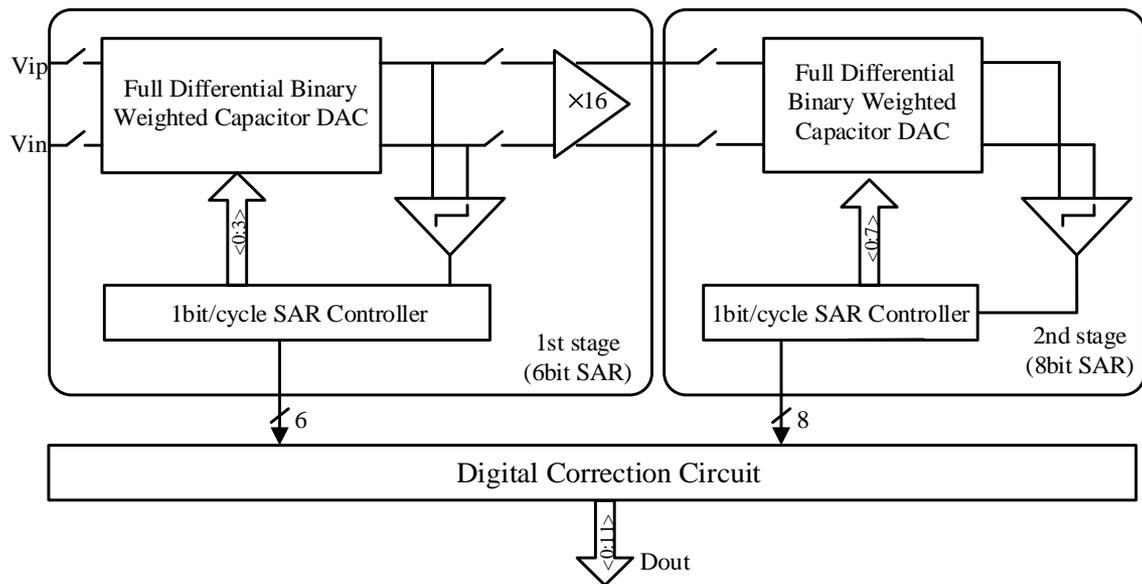


BUFFER

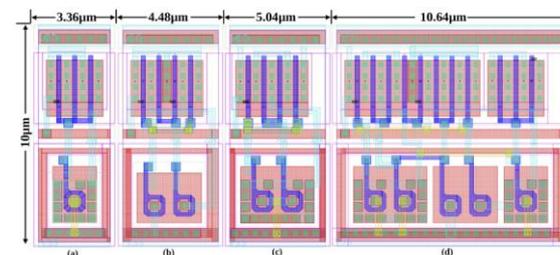
- 1、PDH自动检测shaper输出信号峰值，实现高精度采样保持，减小输出数据量以及对ADC采样速率的需求。
- 2、采用非线性补偿技术的Analog buffer，实现单端到双端的转换，并提供足够的驱动能力驱动ADC。BUFFER高输入阻抗，对前面输入信号的驱动能力无要求，且避免了ADC采样开关回馈对信号造成影响，有利于减小通道串扰。



- 1、采用fast shaper提高增益，避免堆叠信号的丢失（相比于在CSA后面直接加比较器结构）。
- 2、比较阈值 V_{ref} 外置可调。
- 3、使用高速高灵敏性比较器产生触发信号。

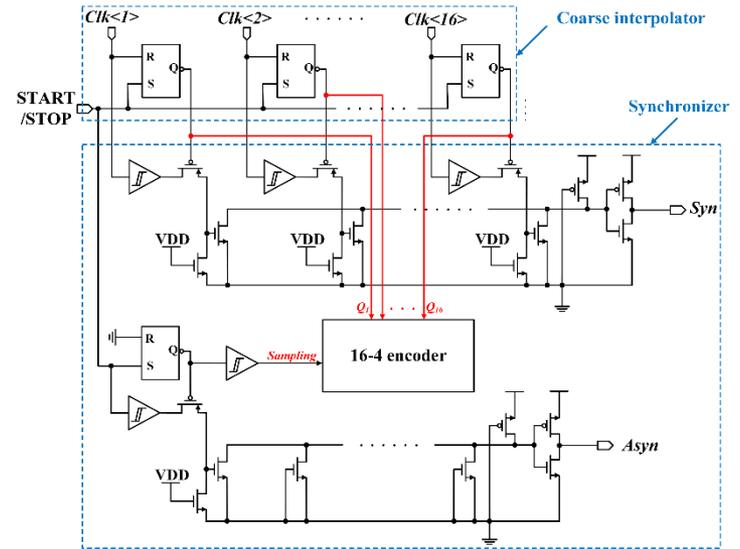
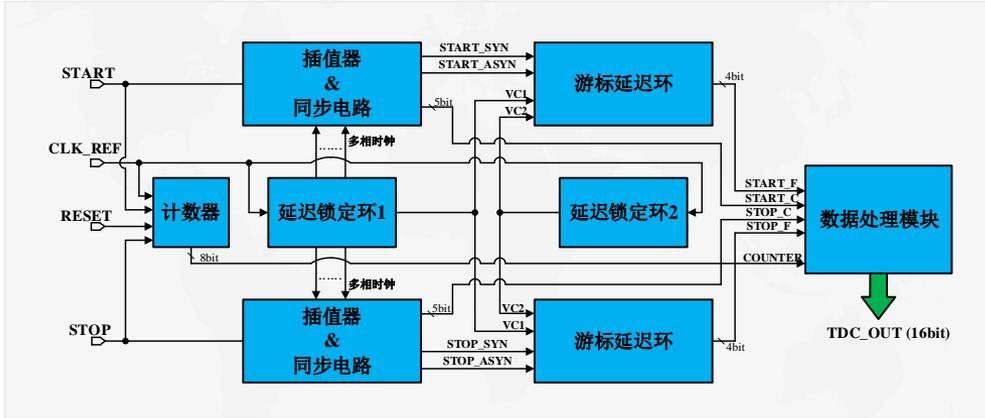


电容阵列DAC版图布局布线方法



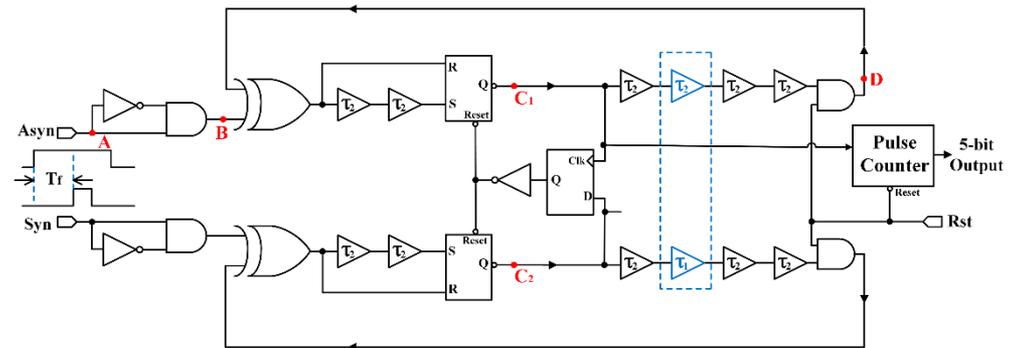
抗辐射数字单元

- 1、第一级位6-bit的SAR ADC和16倍的余量放大器，第二级为8-bit的SAR ADC。两级输出数据经数字校准电路后输出12bit信号。
- 2、电容阵列DAC采用**单位电容阵列**，提高转换速度和线性度。采用**基于 V_{cm} 的开关方式**，提高能量效率和线性度。
- 3、DAC版图设计时采用新型单位电容布线方式，减小失配误差。数字单元进行了**抗辐射加固**。
- 4、功耗小于20mW。

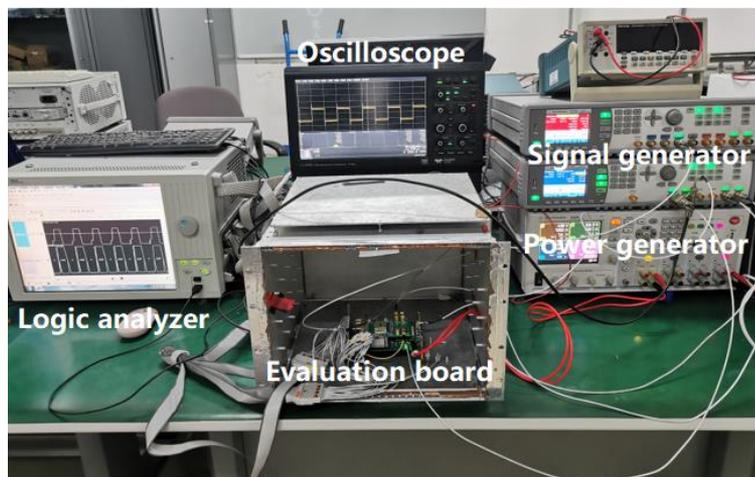


粗量化器和同步器

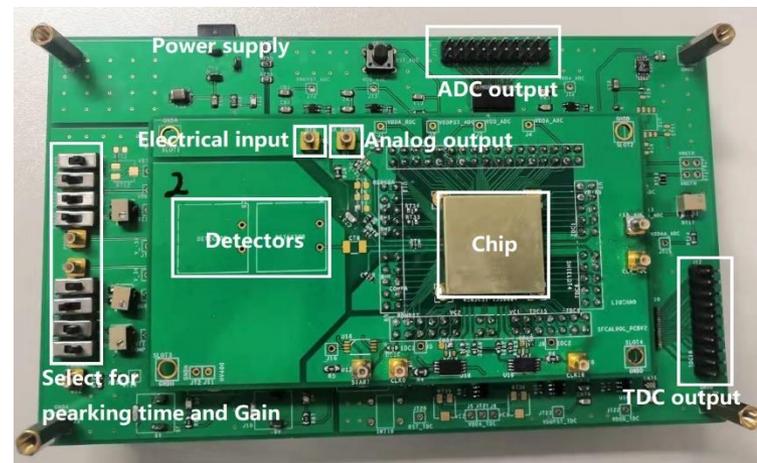
- 1、输入时钟为100MHz时，量化范围为2.56us，设计LSB为**42ps**。
- 2、该结构适合多通道设计。
- 3、新型同步器电路**无需额外校准**即可达到应用需求。
- 4、细量化器采用**循环结构**，减小面积和功耗。



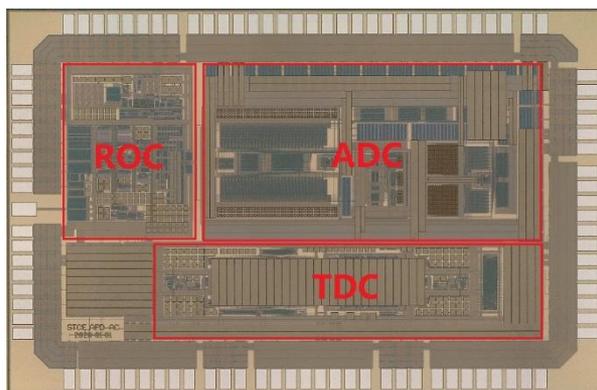
细量化器



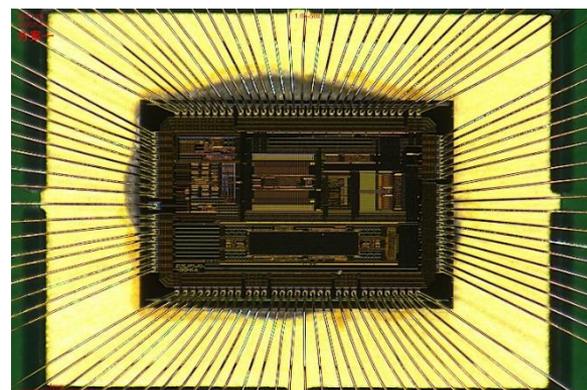
测试设备



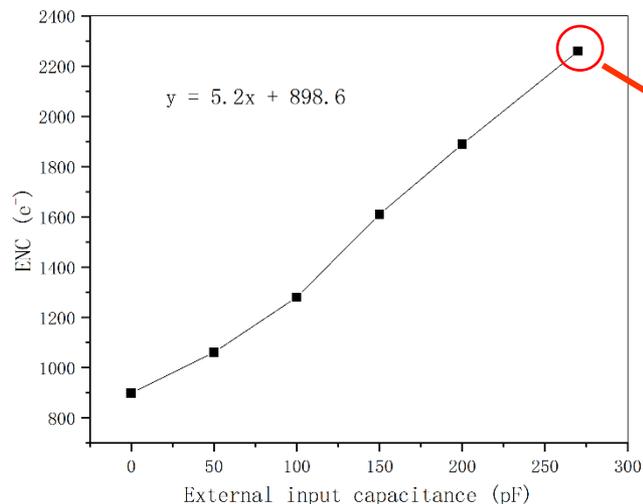
测试PCB板



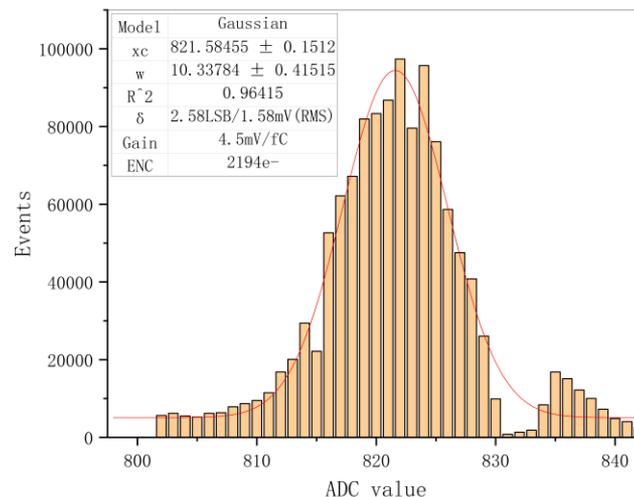
芯片显微图



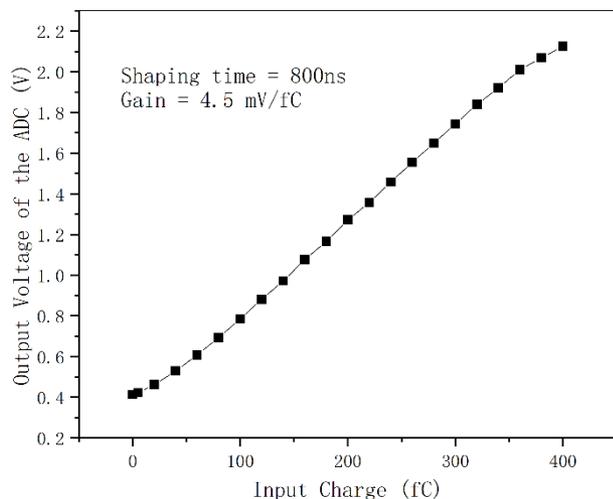
芯片绑定图



ENC与输入端电容关系图



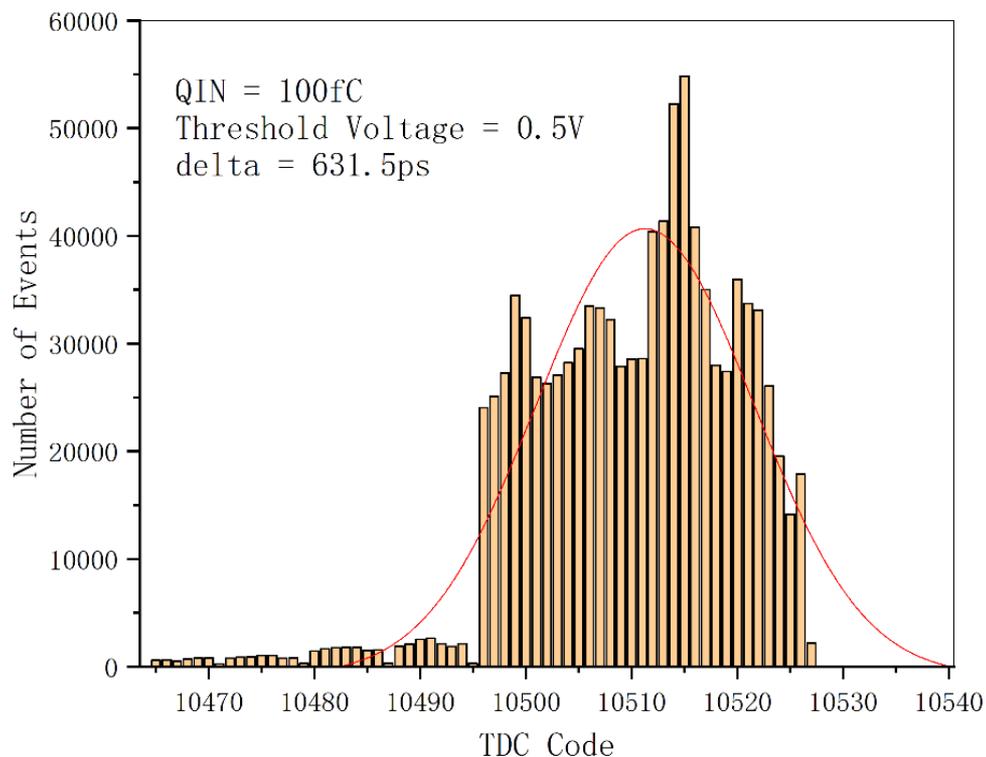
ADC输出噪声分布图



输出信号幅度与输入电荷关系图

在800ns的成形时间下，输入端无外加电容时ENC为898e⁻，噪声斜率为**5.2e⁻/pF**，270pF输入端电容下ENC为**2194e⁻**。

在量程范围内，系统输出非线性度小于2.5%（主要受BUFFER的影响）。



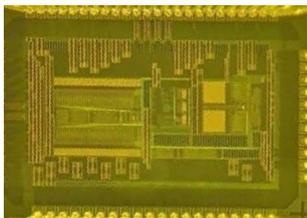
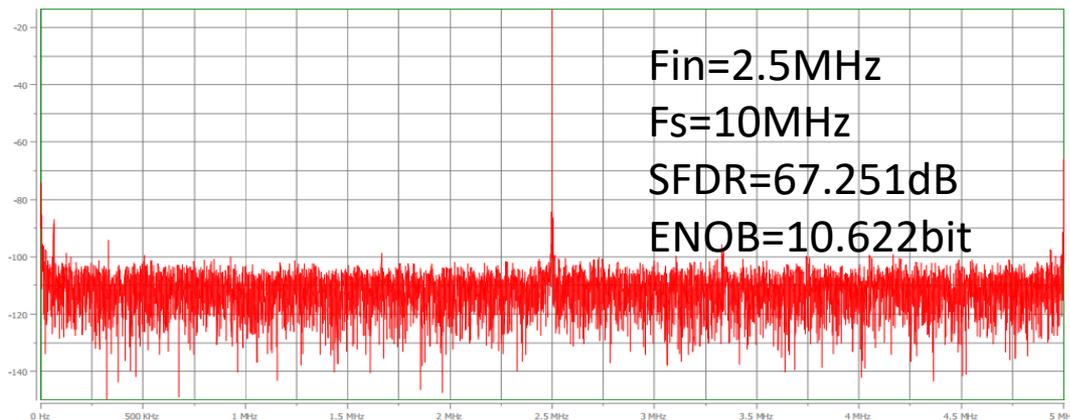
QIN=100fC, VTH=0.5V时TOA的分布图

- 1、在100fC输入信号，阈值电压0.5V情况下，TOA的抖动为**631.5ps**。
- 2、阈值电压0.5V的情况下，30fC~400fC输入信号的时间步移（time walk）小于**15.5ns**。

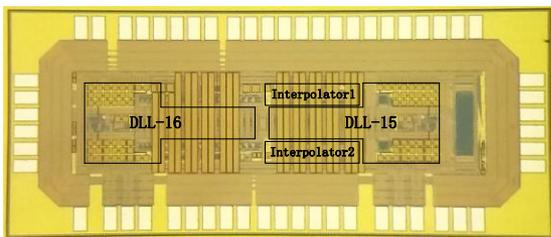
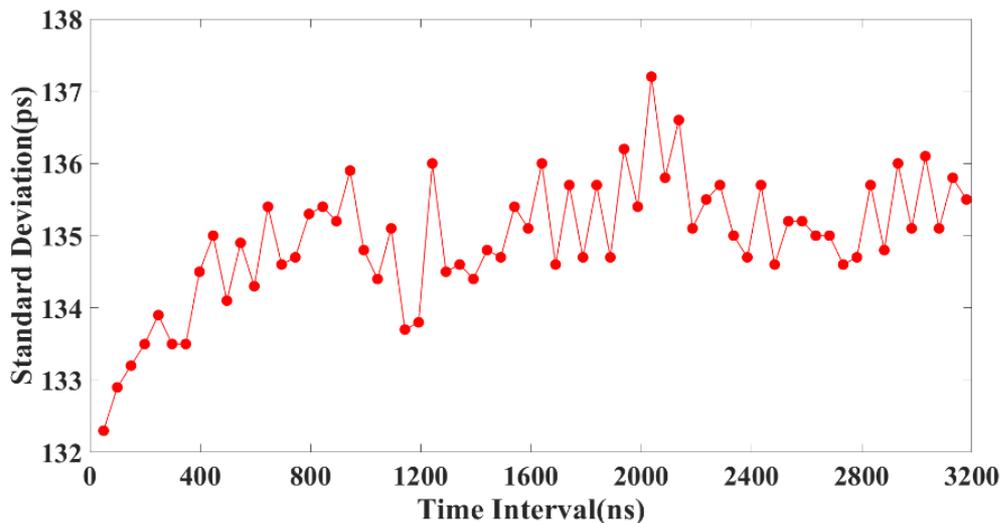
ADC和TDC性能



ADC单独测试下，输入信号2.5MHz，采样率10MHz时，其SFDR=67.25dB，有效位为**10.622bit**。



TDC单独测试下，输入时钟80MHz时，其在全量程范围内的单射精度如图所示，均值为**135ps**。



由于细量化器版图失配，并未达到80M时钟下的设计精度52ps，已在新版本中修正，并已交付SMIC投片验证。

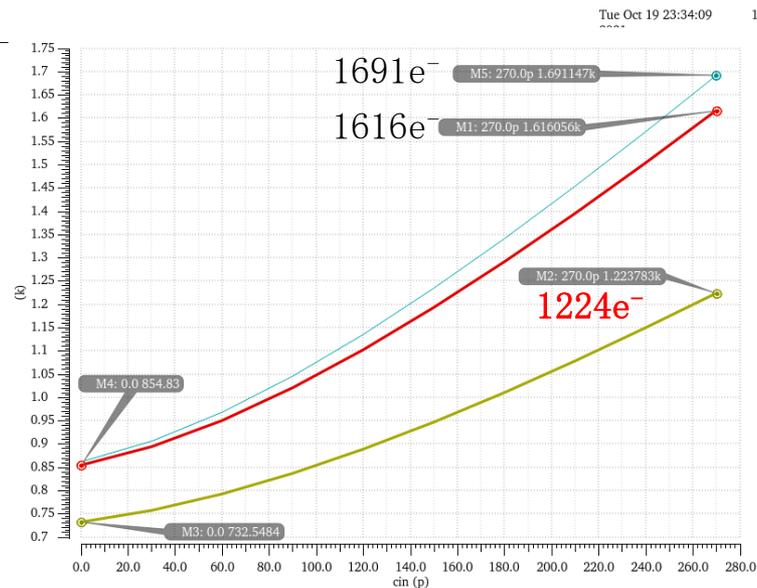
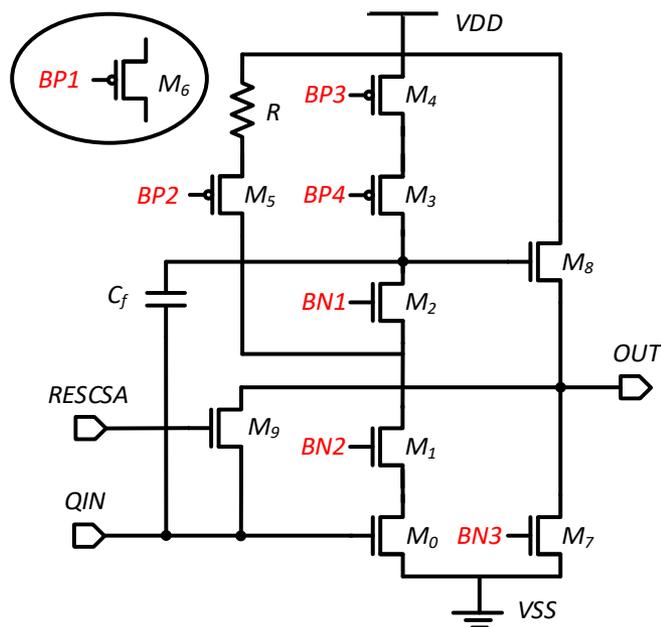
测试总结



Parameter	Value
Process	0.18 μ m 1.8V/3.3V Mixed-Signal CMOS
Input Charge Range	4fC — 400fC
Shaping time	200ns, 275ns, 350ns, 425ns, 500ns, 800ns
Nonlinear error	<2.5%
Total Gain	4.5mV/fC @ $t_p=800$ ns
ENC (RMS.)	898.6e ⁻ +5.2e ⁻ /pF @ $t_p=800$ ns, $C_{det}=270$ pF
Time Resolution (TOA)	631ps @ $V_{TH}=0.5$ V, $Q_{IN}=100$ fC
Time Walk	15.5ns between 30fC and 400fC @ $V_{TH}=0.5$ V
ENOB(TDC)	13.75bit
Dynamic range(TDC)	3.2us(input clock: 80MHz)
ENOB(ADC)	10.62bit
SFDR(ADC)	67.25dB
Area	2.4mm x 1.6mm
Power supply	3.3V(ROC), 1.8V(ADC TDC)
Power	35mW(ROC)+20mW(ADC)+15mW(TDC)

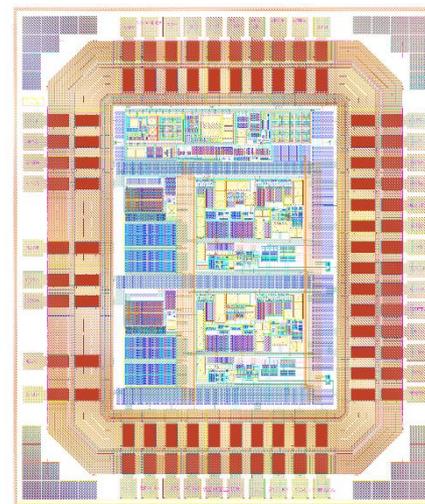
PART THREE

ASIC升级优化研究进展

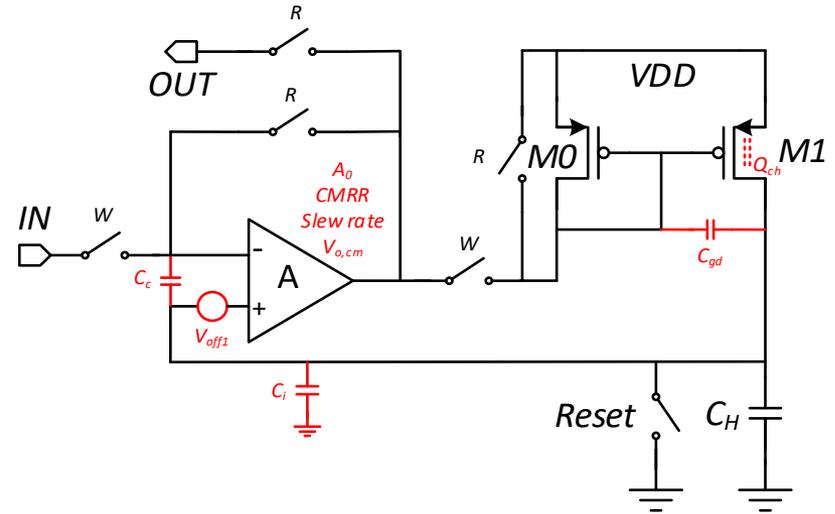
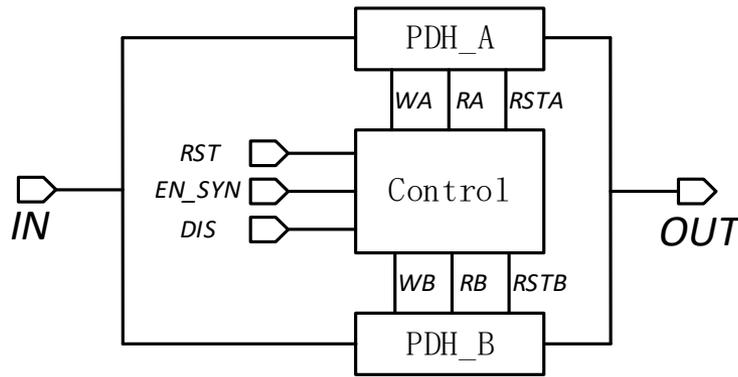


降低噪声方法：

- 1、将CSA运放尾电流管M6替换为电阻，减小噪声。
- 2、增大输入管的电流（10mA），提升输入管的跨导，降低噪声斜率，输入端**270pF**下，ENC可达到**1224e⁻**。
- 3、增大成型时间（使用计数率增强技术保证芯片的计数率需求），减小噪声。



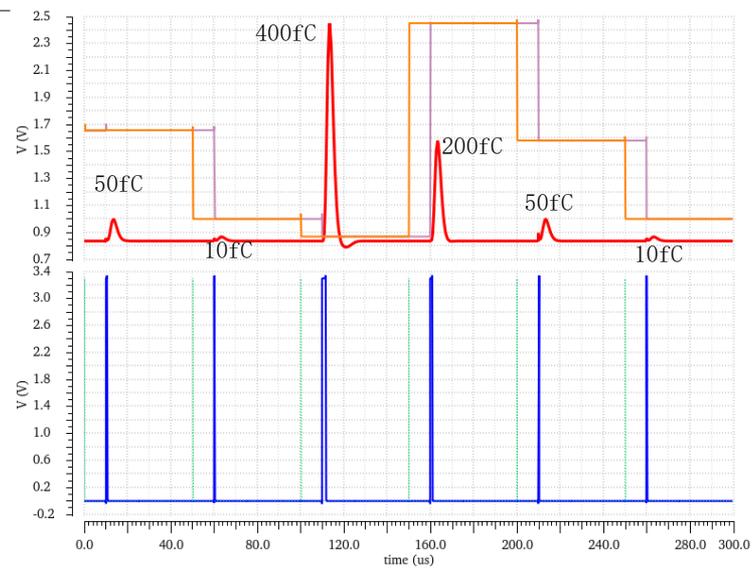
SMIC（7月流片验证）

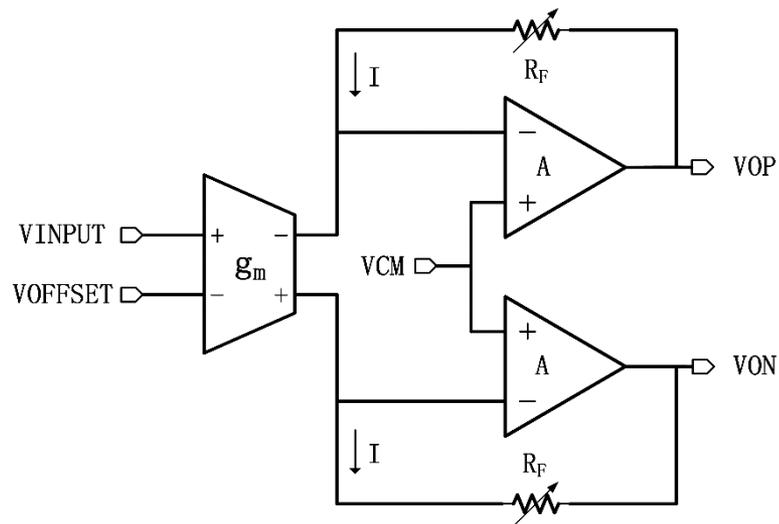


1、避免读出死区时间，PDH_A和PDH_B轮流采样保持。

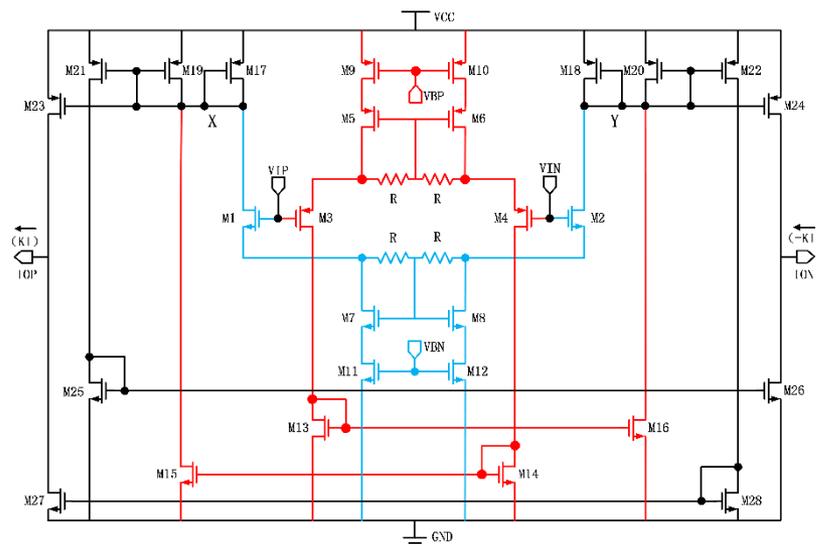
2、分为同步工作模式（根据输入RST采样保持，A和B轮流采样保持）和异步工作模式（根据到来信号的触发信号DIS轮换A和B，可**检测到堆叠信号**）。

3、需要继续减小误差：11% (@QIN=4fC) 😞





BUFFER



轨对轨输入恒定跨导电路

- 1、高输入阻抗，对输入信号**无驱动能力需求**，适用于多通道低功耗模拟前端。
- 2、输出与输入无直流通路，减小因ADC开关动作造成的误差。
- 3、跨阻放大器的核心运放可采用AB类运放，以较低功耗提供足够驱动能力。

参考文献: Grace, C. R., T. Stezelberger, and P. Denes. "PETAL: A Multichannel Differential ADC Driver for High-Speed CMOS Image Sensors." IEEE Transactions on Nuclear Science PP.99(2019):1-1.

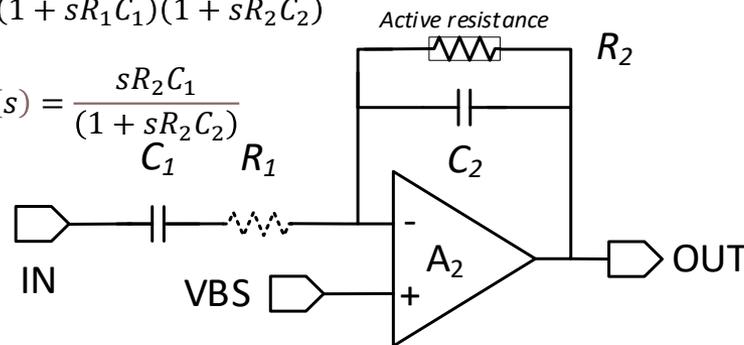
时间精度



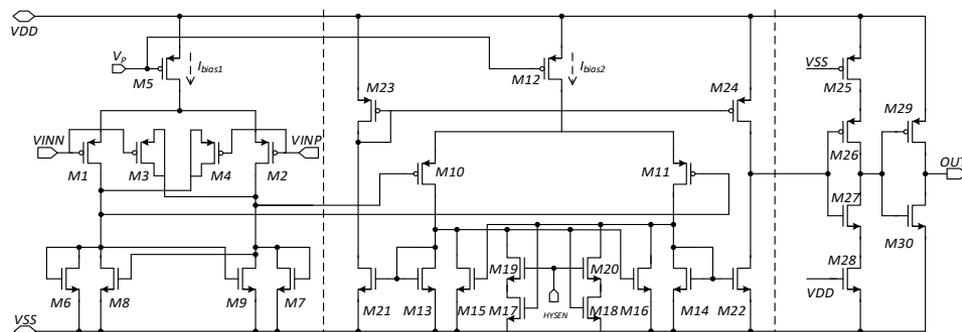
- 1、在积分时间 (R_1C_1 , R_2C_2) 等于探测器信号上升时间情况下, 时间精度最高; 微分时间 (C_1R_2) 越大越好。
- 2、根据信号上升时间优化运放带宽。
- 3、使用阻值为 $4M\Omega$ 的有源电阻, 可实现TOT的线性范围达到**2pC** (甚至更高), 扩到输入动态范围。

$$H(s) = \frac{sR_2C_1}{(1 + sR_1C_1)(1 + sR_2C_2)}$$

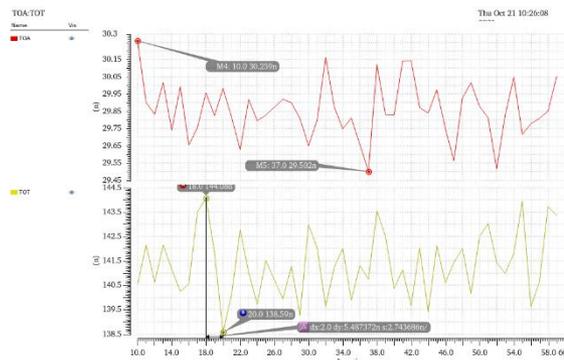
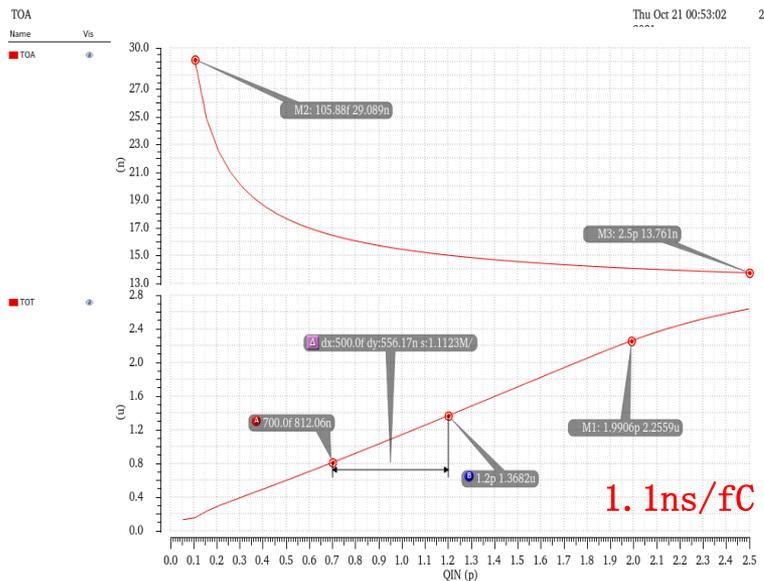
$$H(s) = \frac{sR_2C_1}{(1 + sR_2C_2)C_1R_1}$$



快成形器



带迟滞功能的高速高灵敏性比较器



QIN=100fC

抖动 (Peak-to-peak) :

TOA: 758ps

TOT: 5.48ns

PART FOUR

总结与展望

总结:

- 为了满足STCF EMC的需求，设计用于读出APD探测器信号的混合信号前端读出ASIC芯片，对其噪声、时间精度、线性度等性能进行了测试。
- 所设计的ASIC的结构能够满足绝大部分的前端读出应用需求，能够**同时进行能量和时间测量**，为设计具有通用性、多通道的混合信号前端读出ASIC芯片奠定基础。

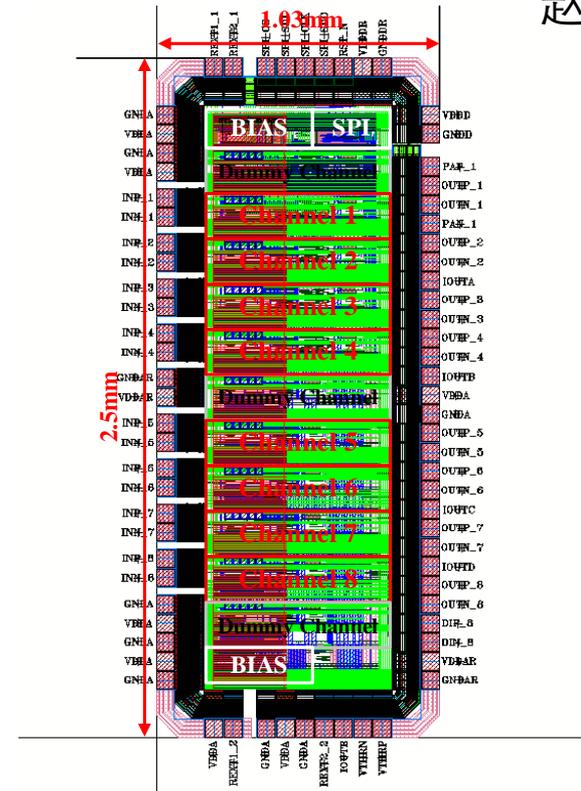
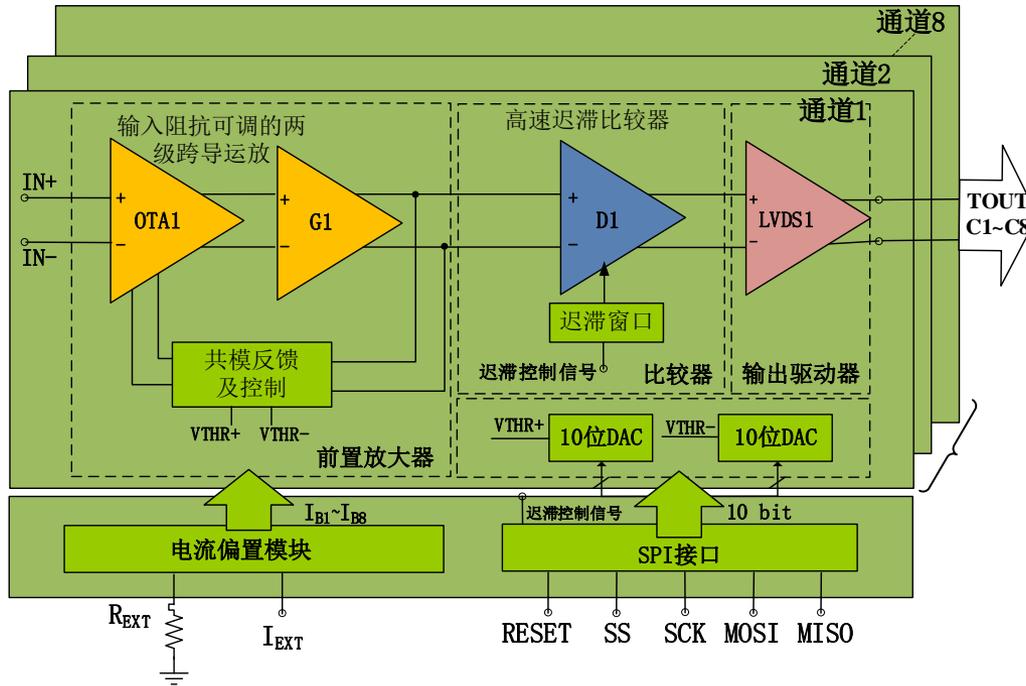
后续工作:

- 完成单通道混合信号ASIC芯片与APD探测器的联合测试
- 继续优化PDH电路，减小误差；优化BUFFER的线性度和噪声。
- 设计DAC，输出接口电路。
- 设计**多通道前端读出ASIC**的配置和时序控制逻辑，完成具有通用性、多通道原型芯片原型流片验证。（**计划12月份投片**）

NTIMP1：高精度快速时间检测ASIC



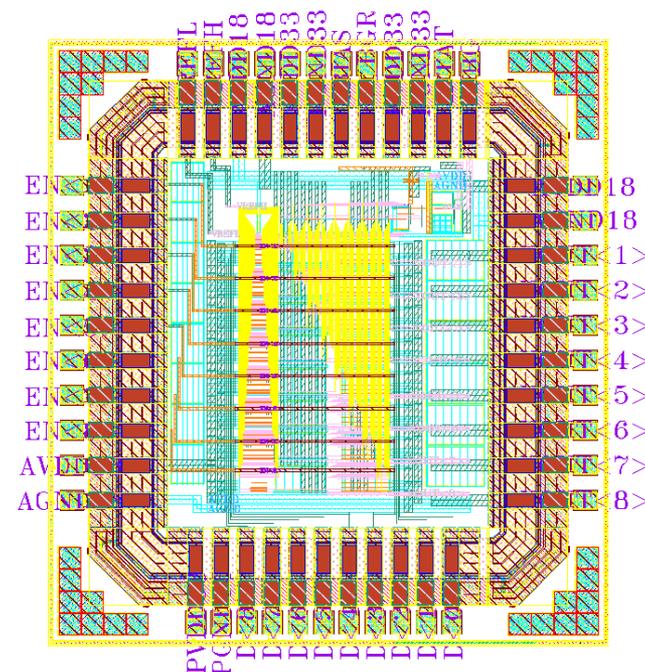
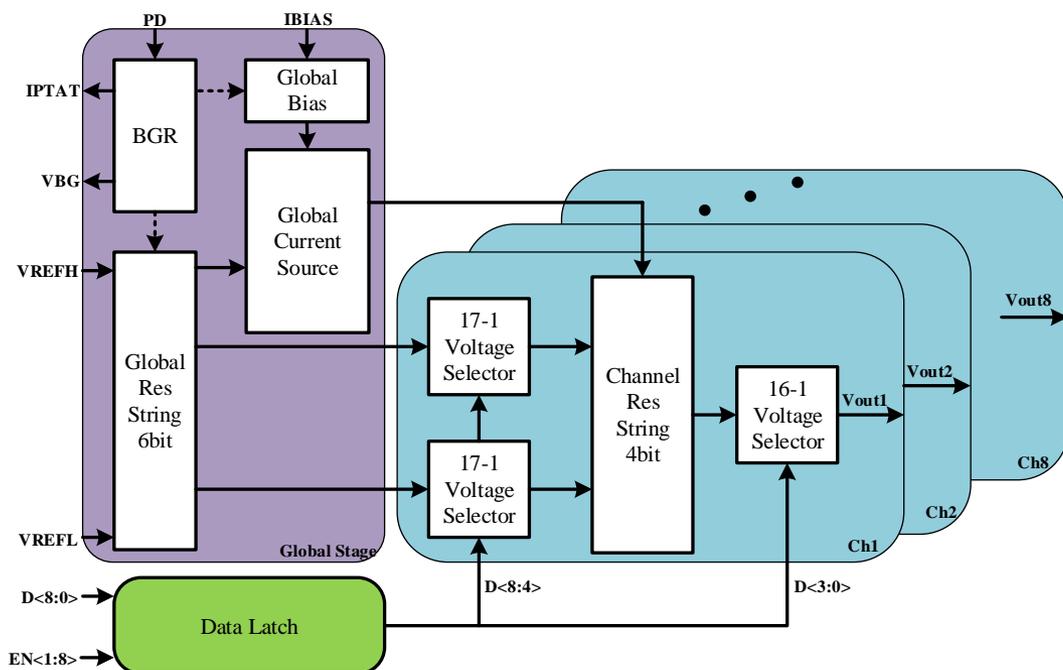
赵子威



指标	性能
输入信号	2~4mV
输入阻抗	50~160Ω
时间精度	好于50ps
I/O控制接口	SPI
测量事件率	300K
数据接口	支持LVDS
功耗	约10mW/Channel

NTIMP1：一款基于低电压（1.2V）工艺的快速边沿检测电路，目标时间精度为**50ps**，具有输入阻抗可调、通道比较阈值独立可调、支持LVDS输出等特点。**已交付GSMC流片。**

RFRDAC1: 8输出通道小面积DAC



RFRDAC1: **8输出通道10bit小面积RFR(Resistor Floating-Resistor)DAC**, 整体面积为 670um x 878um, 可同时输出8路稳定电压(**$DNL \pm 0.5LSB$** , **$INL \pm 1LSB$**), 支持各通道独立配置, 片内具有可选基准参考电压(1.25V), 可集成于各类传感器及控制器芯片中用于电压配置, 实现小芯片架构。**已交付SMIC流片。**



西北工业大学

NORTHWESTERN POLYTECHNICAL UNIVERSITY



谢谢!

Northwestern Polytechnical University

基础扎实

工作踏实

作风朴实

开拓创新