·激光前沿交叉科学·



# 基于可编程逻辑阵列的速调管预失真模型

谢春杰, 唐雷雷, 梁钰, 冯光耀, 王琳, 周泽然

(中国科学技术大学国家同步辐射实验室,合肥 230026)

摘 要: 合肥红外自由电子激光(IR-FEL)是一个工作在中红外和远红外波段的自由电子激光装置,为达 到其设计指标,需要使用低电平系统(LLRF)对加速腔内加速场的幅度和相位进行监测和控制。但是速调管的 输入输出非线性特性,使得近饱和区控制增益降低,导致了反馈效率的降低。设计了基于可编程逻辑阵列 (FPGA)的预失真模型对速调管的幅度非线性特性进行修正,并且对 2048 节点直接查找表算法和 32 节点线性插 值查找表算法进行了比较和在线实验。比较结果显示,在准确度满足要求情况下,直接查找表算法比线性插值 查找表算法延迟减少25%,并且资源消耗量要少于线性插值查找表算法。采用基于直接查找表算法的预失真模 块在东芝 E3729 型号速调管上进行了反馈效率的比较,添加预失真模块后反馈效率提高了43%。

关键词: 红外自由电子激光;直线加速器;预失真;速调管;低电平系统;可编程逻辑阵列 中图分类号: TL503.2 doi: 10.11884/HPLPB202234.210214 文献标志码: A

# Predistortion model of klystron based on Field **Programmable Gate Array (FPGA)**

Liang Yu, Feng Guangyao, Xie Chunjie, Tang Leilei, Wang Lin, Zhou Zeran (National Synchrotron Radiation Laboratory, University of Science and Technology of China, Hefei 230026, China)

Abstract: Hefei Infrared Free Electron Laser (IR-FEL) is a free electron laser device operating in mid-infrared and far-infrared. To achieve its design targets, a low level radio frequency (LLRF) system is needed to monitor and control the amplitude and phase of the acceleration field in the accelerator cavity. However, the input-to-output nonlinear characteristic of the amplitude of the klystron decreases the control gain near the saturated region, which reduces the efficiency of feedback. In this paper, a predistortion algorithm based on FPGA is designed to correct the nonlinear characteristics of the amplitude of the klystron, and the 2048-node direct lookup-table algorithm and the 32-node lookuptable with linear interpolation algorithm are compared and tested online. The comparison shows that, in the condition of accuracy requirement, the direct lookup-table algorithm consumes 25% less clocks than the lookup-table with linear interpolation algorithm, with less total resource consumption. The feedback efficiency is compared on Toshiba E3729 klystron, and it is improved by 43% after adding the direct lookup-table algorithm based predistortion module.

Kev words: infrared free electron laser, linear accelerator, predistortion, klystron, low-level RF system, field programmable gate array

合肥红外自由电子激光装置(IR-FEL)是由中国科学技术大学国家同步辐射实验室建造的一个用于能量化学 研究的实验装置,可以产生频谱范围为 2.5~200 μm 的自由电子激光<sup>[1]</sup>。IR-FEL 直线加速器微波系统由加速结构系 统、功率放大系统、低电平控制系统、频率合成系统等构成。加速结构系统由次谐波预群聚器、群聚器和两个加 速段构成<sup>[2]</sup>。功率放大系统由一个用于驱动 476 MHz 次谐波预群聚器的 10 kW 固态放大器(SSA)、两个用于驱动 2856 MHz 群聚器和两个加速段的 1.5 kW 固态放大器和两个输出脉冲功率为 30 MW 速调管构成。IR-FEL 中低电 平控制系统共有三套,用于提供射频激励信号,其中一套输出频率为476 MHz,两套输出频率为2856 MHz。频率 合成系统为低电平系统提供参考信号、本振信号和时钟信号等。远程控制系统的操作界面(OPI)为低电平系统提 供图形化界面,用于微波场幅度和相位的显示和控制。由于低电平的控制环路增益正比于功率放大系统输入输出

<sup>\*</sup> 收稿日期:2021-05-31; 修订日期:2021-10-19

基金项目:国家自然科学基金项目 (11675170, 11805204); "双一流"重点建设项目 (YD2030000603) 联系方式:谢春杰, xcjnsrl@mail.ustc.edu.cn。 通信作者:周泽然, zhouzr@ustc.edu.cn。

幅度特性曲线的斜率,速调管的输入输出幅度特性呈非线性,故控制环路增益呈非线性,这降低了控制环路的反馈 效率<sup>[3]</sup>。故本文基于红外自由电子激光装置设计了一个预失真模型对速调管的非线性特性进行补偿。

# 1 速调管非线性特性测量与建模

在合肥红外自由电子激光装置中,如图1所示,工作频率为2856 MHz的低电平系统的输出经过一个固态放大器输入到速调管中,由于固态放大器的输入输出幅度特性为线性,为了测量方便,这里将固放和速调管看做一个整体,测量固态放大器的输入(低电平系统输出)与速调管输出的幅度特性。本文针对该测量方案设计了自动化提取速调管的输入输出特性的脚本,通过改变低电平系统输出的幅度,记录对应的速调管输出幅度,测得速调管输入输出幅度特性曲线,并且将相应数据保存在文本文档之中。实验在型号为东芝 E3729 的速调管下进行,设置阴极高压为216 kV,测量了速调管的输入输出幅度特性,实验结果如图2所示,图中h(x)是速调管输入输出特性曲线的函数, k是理想线性输出函数的斜率。在此高压下,速调管的输出幅度随输入先近似线性快速增加,而后增加速度逐渐减慢,近似饱和输出。



Fig. 1 Layout of the linear accelerator of Hefei Infrared Free Electron Laser (IR-FEL) 图 1 合肥红外自由电子激装置直线加速器布局图

功率放大器建模方式有两类:物理模型和行为模型,物 理模型对于系统级建模存在结构复杂,参数求解繁琐等缺 点<sup>[4]</sup>,在本文中采用了行为建模,并使用了经典的多项式拟合 对输入输出曲线进行了拟合,使用了6阶多项式拟合,拟合 度*R*<sup>2</sup> = 0.999 6。

$$R^{2} = 1 - \frac{\sum_{i=1}^{N} (y_{i} - \hat{y}_{i})^{2}}{\sum_{i=1}^{N} (y_{i} - \bar{y}_{i})^{2}}$$
(1)

式中: yi为原始数据, yi为yi的平均值, ŷi为拟合数据, N为数据量。

### 2 算法设计

预失真算法的原理如图 3 所示, h(x)是速调管的输入输出特性曲线, 在速调管前级联一个非线性单元g(x)来补偿速调管的幅度非线性特性, 使速调管产生线性的增益<sup>[5-6]</sup>。在 IR-FEL 中, 驱动速调管的低电平系统输出的数据通



路与合肥光源(HLS II)相同<sup>[7]</sup>,由可编程逻辑阵列(FPGA)计算得到。前馈表(FF table)模块生成特定幅度相位的数 字正交信号(IQ),然后将该正交信号与比例积分控制器(PI Controller)输出叠加得到新的 IQ,再通过数字模拟转换器(DAC)将数字量 IQ 数据转换为模拟量的 IQ,最后由矢量调制器调制到 2856 MHz 输出。前馈表中 IQ 信号的幅 度相位信息由 OPI 控制。如图 4 所示,预失真(Pre-linearization)模块添加在 PI 反馈模块后、DAC 前,对低电平系统 的输出进行预失真处理,使得速调管输入输出幅度为线性。



图 4 低电平控制模块简要原理图

#### 2.1 数字预失真的 IQ 实现

如图 2 所示,理想的线性化输出函数为*k*\**x*<sub>2</sub>,*x*<sub>2</sub>为预失真模块的输入幅度,速调管实际输出曲线函数为*h*(*x*<sub>1</sub>), *x*<sub>1</sub>为预失真模块的输出幅度。由于理想线性化输出函数与速调管实际输出函数之间存在如式(2)所示的关系,所 以对公式(2)求逆,得到公式(3)预失真模块输出幅度与输入幅度之间的函数关系。

$$h(x_1) = k * x_2 \tag{2}$$

$$x_1 = h^{-1}(k \cdot x_2) \tag{3}$$

如公式(4)所示, *IQ* 信号与幅度成正比(这里*A*是信号的幅度, *φ*是信号的相位), *I*和*Q*为预失真模块的输入。预 失真模块输出 *IQ* 信号与输入 *IQ* 信号的比值等于输出幅度与输入幅度的比值,结果如公式(5)所示,这里将预失真 模块输出幅度与输入幅度之间的比值记为预失真因子*f*(*x*)。

$$\begin{cases} I = A * \cos(\varphi) \\ Q = A * \sin(\varphi) \end{cases}$$
(4)

$$f(x_2) = \frac{x_1}{x_2} = \frac{h^{-1}(k \cdot x_2)}{x_2} \tag{5}$$

公式(6)中I'和Q'为预失真模块的输出,等于输入 IQ 信号乘以预失真因子 f(x2),即

$$\begin{cases} I' = f(x_2) \cdot I \\ Q' = f(x_2) \cdot Q \end{cases}$$
(6)

#### 2.2 基于 FPGA 的预失真算法实现

目前对于速调管,基于 FPGA 的数字预失真算法的实现有两种方式:基于多项式的预失真算法和基于查找表

#### 031022-3

(C)1994-2022 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

的预失真算法<sup>[8-9]</sup>,基于查找表的预失真算法又包含直接查找表算法和带线性插值的查找表算法等<sup>[10]</sup>。本文采用了 基于查找表的两种方式,实现流程如图 5 所示,图(a)表示基于直接查找表算法的 FPGA 流程图,图(b)表示基于线 性插值的查找表算法的 FPGA 流程图。先将前馈表输出的 IQ 数据平方相加转换为幅度的平方,然后通过一个坐 标旋转数字计算模块获得幅度信息,预失真模块输入幅度作为查找表的输入,通过查找表得到对应的预失真因子, 预失真因子与同一组 IQ 分别相乘即为预失真模块输出后I/和Q'。





两种算法的预失真因子计算过程有以下差异:2048 节点的直接查找表算法中,查找表地址为11位,选取一共为18位的幅度信号的前11位作为查找表的输入地址,结果会存在7位的量化误差。32节点的线性插值查找表算法共有两个查找表,一个查找表LUT1存储预失真因子,另外一个查找表LUT2存储相邻两个预失真因子的斜率,地址均为5位。线性插值查找表算法的预失真因子计算公式为

$$f(x_2) = f(x_{2n}) + \Delta x \cdot m_n \tag{7}$$

式中: *f*(*x*<sub>2n</sub>)为当前输入下对应的预失真因子,  $\Delta x = x_2 - x_{2n}$ , 其中*x*<sub>2</sub>为预失真模块实际输入幅度, *x*<sub>2n</sub>为当前预失真因 子对应的输入, *m*<sub>n</sub>是当前预失真因子与下一个预失真因子所连直线的斜率, *n*代表该输入对应的预失真因子的地 址。由于查找表中相邻两个预失真因子的斜率为 16 位, 对实际斜率值进行了截位, 所以带线性插值的查找表算法 也会引入误差。

如图 6 所示,使用 Matlab 仿真得到两种算法的预失真模块输入与速调管输出值间的关系*h*(*g*(*x*)),并对两种算法的误差进行分析。将图 6(a)中两种算法波形与原始波形相减(如图 6(b)所示)得到了任意输入下这两种算法与原始波形的误差值。计算误差曲线绝对值的积分与原始波形面积的比值(即图 6(b)红色曲线、黄色曲线与*x*轴所

围面积与图 6(a) 蓝色曲线与 x 轴所围面积的比值) 得到了两种算法的总误差 errors, 结果如表 1 所示, 直接查找表 算法误差是 7.4%, 带线性插值的查找表算法误差是 7.2%, 这两种算法的误差接近, 且都能够满足准确度的要求。



Fig. 6 Simulation of error between actual input and output curves of klystron and 2048-node direct lookup-table algorithm and 32-node lookup-table with linear interpolation algorithm

图 6 速调管实际输入输出曲线与基于 2048 节点直接查找表算法和基于 32 节点的线性插值的查找表算法的误差仿真

表 1 FPGA 实现结果 Table 1 Results of FPGA implementation

algorithm	Lin[clk.cyc]	logic elements			
		LUT	slice	sum	CITOI
direct lookup-table	5	881	385	1266	7.40%
lookup-table with linear interpolation	7	940	500	1440	7.20%

Note: Lin is namber of clocks consumed by different algorithms.

通过对两种算法在可编程芯片 Xilinx Vertex 6 中实现结果进行比较,得到了两种算法的延迟与资源消耗情况, 结果列于表 1。Lin[clk.cyc] 表示不同算法消耗的时钟数目,直接查找表算法延迟减少了 25%。将两种算法主要消耗的 算法消耗了 7个时钟,即直接查找表算法比带线性插值的查找表算法延迟减少了 25%。将两种算法主要消耗的 FPGA 资源:查找表(用于实现组合逻辑和构成存储单元,LUT)和逻辑单元(用于实现组合逻辑和时序逻辑,slice) 列于表中,并计算这两种资源消耗的和,结果显示直接查找表算法资源消耗也少于带线性插值的查找表算法。故 可得出 2048 个节点的直接查找表算法优于 32 个节点的线性插值的查找表算法的结论。综上,我们进行了在线实 验验证两种算法的线性化效果,并且对添加基于直接查找表算法的预失真模块与未添加预失真模块的控制环路的 反馈效率进行了比较。

# 3 在线测试

我们在东芝 E3729 速调管,速调管阴极高压为 216 kV,使用 2856 MHz 低电平控制系统对两种算法的准确度进行了在线测试。低电平系统输出幅度为 0~60000 count 得到了两种算法的速调管输出。结果如图 7 所示,直接查找表算法和线性插值的查找表算法在线性区和饱和区对速调管的非线性特性都有很好的改善作用,在输入幅度小于 20000 count 的情况下速调管的输出约等于 0,在输入幅度 20000~60000 count 范围内速调管输出基本呈线性增加。由此证明两种算法准确度满足要求,都实现了对速调管的输入输出幅度的线性化。

#### 031022-5



第二个实验同样在该速调管下进行,将使用 2048 节点的直接查找表算法与未使用预失真算法的控制环路幅 度反馈效率进行比较,结果如图 8 所示,在反馈参数设置相同情况下,反馈时间由 168 s 减少到 96 s(重复频率 1 Hz), 反馈效率提高了 43%,验证了速调管预失真算法能有效提高反馈效率。

## 4 结 论

本文对速调管的输入输出幅度特性曲线进行了测量,并且基于 FPGA 实现了直接查找表的预失真算法和带线性插值的预失真算法。仿真分析证明了在 Xilinx Vertex6 系列芯片下,2048 节点的直接查找表算法与 32 节点线性插值查找表算法相比准确度相当,且延迟少,FPGA 资源消耗少,所以更具有优势。在线实验进一步证明了直接查找表算法准确度满足要求,预失真算法对速调管输入输出幅度线性化效果良好,并且将反馈效率提高了 43%。

#### 参考文献:

- [1] Li Heting, Jia Qika, Zhang Caishan, et al. Design of FELiChEM, the first infrared free-electron laser user facility in China[J]. Chinese Physics C, 2017, 41: 018102.
- [2] 李和廷, 何志刚, 吴芳芳, 等. 合肥红外自由电子激光装置[J]. 中国激光, 2021, 48: 1700001. (Li Heting, He Zhigang, Wu Fangfang, et al. Infrared free electron laser device of Hefei[J]. Chinese Journal of Lasers, 2021, 48: 1700001)
- [3] Omet M, Michizono S, Matsumoto T, et al. FPGA-based klystron linearization implementations in scope of ILC[J]. Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment, 2015, 768: 69-76.
- [4] Rapp C. Effects of HPA-nonlinearity on a 4-DPSK/OFDM-signal for a digital sound broadcasting signal [C]//European Conference on Satellite Communications. 1991: 179–184.
- [5] Katz A. Linearization: reducing distortion in power amplifiers [J]. Microwave Magazine IEEE, 2001, 2(4): 37-49.
- [6] 孙思思,张俊强,李林,等. SXFEL装置上速调管输入输出特性曲线的线性化[J]. 核技术, 2017, 40(6): 9-15. (Sun Sisi, Zhang Junqiang, Li Lin, et al. Linearization of input/output characteristic curves of klystron on SXFEL device[J]. Nuclear Technology, 2017, 40(6): 9-15)
- [7] 任天祺, 唐雷雷, 周泽然. 基于MTCA的HLS-II直线加速器低电平系统改造[J]强激光与粒子束, 2020, 32: 084006. (Ren Tianqi, Tang Leilei, Zhou Zeran. Upgrade of low level RF system based on micro telecom computing architecture(MTCA) for HLS-II LINAC[J]. High Power Laser and Particle Beams, 2020, 32: 084006)
- [8] Wood J, Root D E. Fundamentals of nonlinear behavioral modeling for RF and microwave design [M]. Norwood: Artech House, 2005.
- [9] Zeng R, Mcginnis D, Molloy S, et al. Control performance improvement by using feedforward in LLRF[C]//Proceedings of IPAC. 2012.
- [10] Omet M, Michizono S Matsumoto T et al. Development and test of klystron linearization packages for FPGA-based low level RF control systems of ILC-like electron accelerators [C]//IEEE Real Time Conference. 2015.